

UNIVERSIDAD CARLOS III DE MADRID

# Tema 2. CPU

---

Departamento de Ingeniería de Sistemas y  
Automática

**RAÚL PÉRULA MARTÍNEZ**  
**LUIS ENRIQUE MORENO LORENTE**  
**ALBERTO BRUNETE GONZALEZ**  
**CESAR AUGUSTO ARISMENDI GUTIERREZ**  
**DOMINGO MIGUEL GUINEA GARCIA ALEGRE**  
**JOSÉ CARLOS CASTILLO MONTOYA**



Universidad  
Carlos III de Madrid

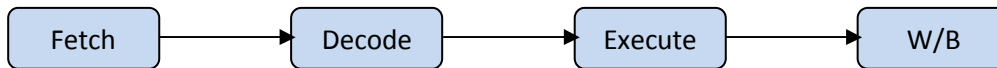


Esta obra se publica bajo una licencia Creative Commons Reconocimiento-NoComercial-CompartidIgual 3.0 España.



## Ejercicio 1

Dada una arquitectura simple:



Determinar:

1. La frecuencia de trabajo de la CPU suponiendo que la duración de las operaciones a realizar en las diferentes etapas son:

Etapa	Operación	Tiempo
Fetch		2 ns
Decode		1.3 ns
Execute	Entera	3 ns
	Suma / Resta PF	10 ns
	Multiplicación / División PF	15 ns
W/B		1.5 ns

2. Para la frecuencia obtenida, determinar el cronograma de ejecución para el siguiente código en ensamblador:

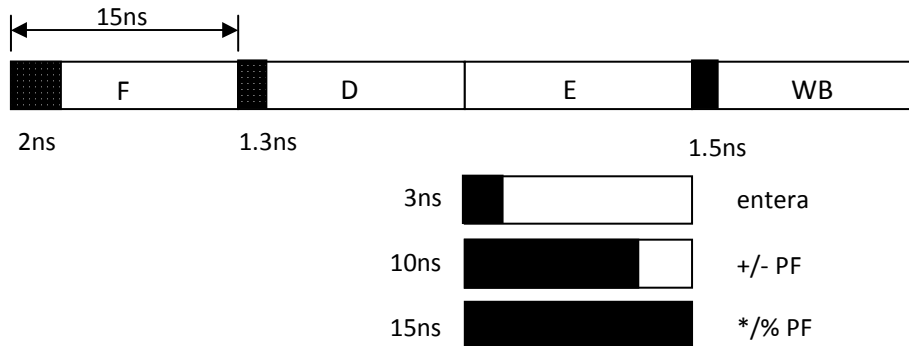
```

    ld r1, 35(r2)
    add r4, r2, r3
    sub r7, r5, r6
    sto r9, 0(r8)
    
```

Y calcular el tiempo en ciclos total y el número de ciclos necesarios por instrucción.

### Solución

1. Dado que por el momento no se tienen conocimientos de otros mecanismos de gestión de ejecuciones multiciclo o de duración variable, el periodo tiene que ser de suficiente duración como para ejecutar a la peor (más larga) de las instrucciones. Por lo tanto, el periodo será de 15 ns.



Observación, si la frecuencia relativa de las operaciones es:

Operaciones	Frecuencia
Operaciones enteras	90%
Operaciones suma/resta	8%
Operaciones PF multiplicación/división	2%

Ocupación de ciclo (promedio):

$$\frac{2 + 1.3 + 3 + 1.5}{4} = 1.95$$

$$\frac{2 + 1.3 + 10 + 1.5}{4} = 3.7$$

$$\frac{2 + 1.3 + 15 + 1.5}{4} = 4.9$$

Aprovechamiento útil del tiempo de ciclo en cada tipo de instrucción:

$$t_n = \frac{1.95}{15} = 13\%$$

$$t_n = \frac{3.7}{15} = 24.66\%$$

$$t_n = \frac{4.95}{15} = 33\%$$

Aprovechamiento promedio teniendo en cuenta las frecuencias relativas:

$$t_{n\text{promedio}} = 0.9 * 13 + 0.08 * 24.66 + 0.02 * 33 = 12.36\%$$

Conclusión: diseño muy poco eficiente.

2. Cronograma.



	1	2	3	4	5	6	7
ld r1, 35(r2)	F	D	E	WB			
add r4, r2, r3		F	D	E	WB		
sub r7, r5, r6			F	D	E	WB	
sto r9, 0(r8)				F	D	E	WB

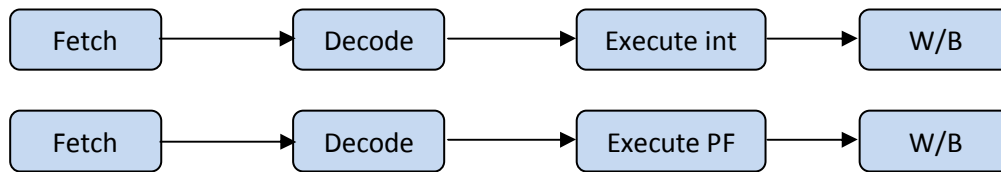
Total ciclos: 7 ciclos.

$$CP = \frac{7 \text{ ciclos}}{4 \text{ instrucciones}} = 1.75 \text{ cicl /instrucción}$$



## Ejercicio 2

Suponer una arquitectura superescalara con dos cauces, uno para operaciones enteras y otro para las operaciones en PF.



Determinar:

1. La frecuencia de trabajo de la CPU suponiendo que la duración de las operaciones a realizar en las diferentes etapas son:

Etapa	Operación	Tiempo
Fetch		2 ns
Decode		1.3 ns
Execute	Entera	3 ns
	Suma / Resta PF	10 ns
	Multiplicación / División PF	15 ns
W/B		1.5 ns

2. El cronograma de ejecución y CPI dado el código ensamblador del ejercicio anterior.
3. El tiempo de utilización de los cauces.

**Solución**

1.

Cauce 1 (aritmético)

2ns	1.3ns	3ns	1.5ns
-----	-------	-----	-------

Podría tener un ciclo como mínimo de periodo 3ns.

Cauce 2

2ns	1.3ns	15ns	1.5ns
-----	-------	------	-------

Como deber ir sincronamente, de nuevo será necesario un periodo de reloj de 15 ns.

2. Cronograma.

	1.	2.	3.	4.	5.
ld	F	D	E	WB	
add	F	D	E	WB	
sto		F	D	E	WB
sub		F	D	E	WB

$$CP = \frac{5 \text{ cicl}}{4 \text{ instruc}} = 1.25 \text{ cicl /instr}$$

Para cada cauce:

Cauce aritmético

$$t_{oc} = 1.95ns$$

$$t_n = \frac{1.95}{15} = 13\%$$

Utilización promedio del tiempo del cauce aritmético:

$$t_{n \text{ promedio}} = 0.9 * 13 = 11.7\%$$

Cauce PF

$$t_{oc} = 3.7ns$$

$$t_n = \frac{3.7}{15} = 24.66\%$$

$$t_{oc} = 4.95ns$$

$$t_n = \frac{4.95}{15} = 33\%$$

$$t_{n \text{ promedio}} = 0.08 * 24.66 + 0.02 * 33 = 2.63 \%$$



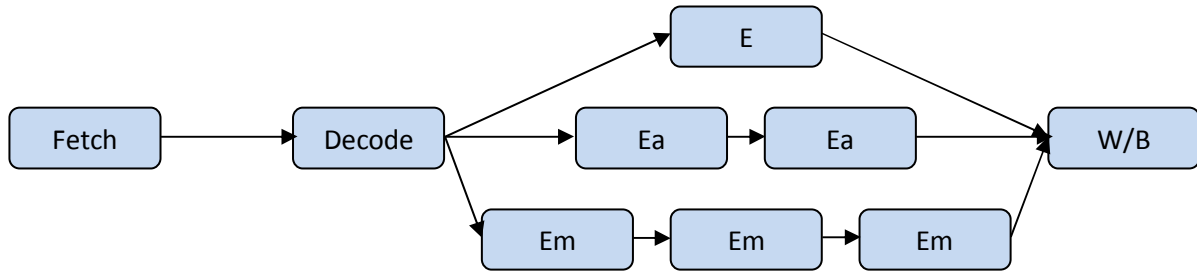
Total

$$t_{n_{promediada}} = \frac{11.7 + 2.63}{2} = 7.166 \%$$



### Ejercicio 3

Suponer que la etapa de ejecución puede tener longitud variable y que se segmenta en 1, 2 y 3 ciclos según sea aritmética entera, suma/resta en PF o multiplicación/división en PF.



1. La frecuencia de trabajo de la CPU suponiendo que la duración de las operaciones a realizar en las diferentes etapas son:

Etapa	Operación	Tiempo
Fetch		2 ns
Decode		1.3 ns
Execute	Entera	3 ns
	Suma / Resta PF	10 ns
	Multiplicación / División PF	15 ns
W/B		1.5 ns

2. Para la frecuencia obtenida, determinar el cronograma de ejecución para los siguientes códigos en ensamblador:

<pre>ld r1, 35(r2) add r4, r2, r3 sub r7, r5, r6 sto r9, 0(r8)</pre>	<pre>ld r1, 35(r2) add r4, r2, r3 ;pf muld r7, r5, r6 ;pf sto r9, 0(r8)</pre>
--	---

Y calcular el tiempo en ciclos total y el número de ciclos necesarios por instrucción.



### Solución

1. El ciclo ahora durará 5 ns para ajustarse a la descomposición de las operaciones flotantes

F	D	E	WB
---	---	---	----

F	D	Ea	Ea	WB
---	---	----	----	----

F	D	Em	Em	Em	WB
---	---	----	----	----	----

Ocupación:

$$i_1 \rightarrow \frac{2 + 1.3 + 3 + 1.5}{4} = 1.95 t_n = \frac{1.95}{5} = 39\%$$

$$i_2 \rightarrow \frac{2 + 1.3 + 10 + 1.5}{5} = 2.96 \quad t_n = \frac{2.96}{5} = 59.2\%$$

$$i_3 \rightarrow \frac{2 + 1.3 + 15 + 1.5}{6} = 3.3 \quad t_n = \frac{3.3}{5} = 66\%$$

Utilización promedio:

$$t_{n\text{promedio}} = 0.9 * 39 + 0.08 * 59.2 + 0.02 * 66 = 41.15 \%$$

2. Cronograma.

Al ser todo operaciones enteras:

	1	2	3	4	5	6	7
ld	F	D	E	WB			
add		F	D	E	WB		
sub			F	D	E	WB	
sto				F	D	E	WB

Suponiendo ahora:

	1	2	3	4	5	6	7	8
ld	F	D	E	WB				
addd (PF)		F	D	Ea	Ea	WB		
muld (PF)			F	D	Em	Em	Em	WB
sto				F	D	E	WB	



## Ejercicio 4

Se están considerando dos alternativas para una instrucción de salto condicional:

La CPU A ejecuta una instrucción de comparación seguida de un salto basado en el resultado de dicha comparación. En la CPU B, la instrucción de salto incluye la comparación. En ambas CPUs la instrucción de salto necesita 2 ciclos y el resto 1 ciclo.

Sabemos que el 20% de las instrucciones son saltos condicionales (en la CPU A existe un 20% de comparaciones por causa de los saltos). Además, la CPU A es un 25% más rápida que la CPU B, por lo que  $\text{Ciclo B} = 1,25 * \text{Ciclo A}$ .

1. Se pide:
  - Determinar los CPI de ambas opciones.
  - Determinar el tiempo de ejecución de cada una de las CPUs. ¿Cuál es más rápida?
2. Si reducimos la diferencia entre los ciclos de reloj a un 10% en vez de un 25%. ¿Qué ocurre?

### Solución

1.  $CPI_A = \% \text{ Saltos} * 2 \text{ ciclos} + \% \text{ resto} * 1 \text{ ciclo} = 0,2 * 2 + 0,8 * 1 = \mathbf{1,2}$  ciclos/instrucción

$$\text{Tiempo}_A = CPI_A * \text{Instrucciones}_A * \text{Ciclo}_A = \mathbf{1,2 * Instrucciones}_A * \text{Ciclo}_A$$

Como en la CPU B no hay instrucciones de comparación, el 20% de las comparaciones desaparecen, por lo que hay que recalcular el porcentaje de saltos de B para calcular el CPI.

$$\text{Instrucciones de salto} = 20\% * (100/80) = 25\% (2 \text{ ciclos})$$

$$\text{Resto} = 100\% - \text{saltos} = 75\% (1 \text{ ciclo})$$

$$CPI_B = 0,25 * 2 \text{ ciclo} + 0,75 * 1 \text{ ciclo} = \mathbf{1,25}$$
 ciclos/instrucción

$$\begin{aligned} \text{Tiempo}_B &= CPI_B * \text{Instrucciones}_B * \text{Ciclo}_B = \\ &= 1,25 * (0,8 * \text{Instrucciones}_A) * (1,25 * \text{Ciclo}_A) = \\ &= \mathbf{1,25 * Instrucciones}_A * \text{Ciclo}_A \end{aligned}$$

$$\begin{aligned} n &= \text{Tiempo}_B / \text{Tiempo}_A = 1,25 * \text{Instrucciones}_B * \text{Ciclo}_B / 1,2 * \text{Instrucciones}_A * \text{Ciclo}_A \\ &= 1,25/1,2 = \mathbf{1,0416} \quad \square \text{ A es un } 4,16\% \text{ más rápida que B} \end{aligned}$$

Aunque la CPU B tiene menor número de instrucciones que ejecutar (un 80% de las de A), la CPU A, con un ciclo de reloj más corto, es más rápida.

2. En el apartado anterior calculamos que:

$$\text{Tiempo}_A = 1,2 * \text{Instrucciones}_A * \text{Ciclo}_A$$

Lo que cambia ahora es la diferencia de la duración entre ciclos:

$$\text{Antes: } \text{Ciclo}_B = 1,25 * \text{Ciclo}_A$$

$$\text{Ahora: } \text{Ciclo}_B = 1,1 * \text{Ciclo}_A$$

Por lo tanto

$$\begin{aligned} \text{Tiempo}_B &= CPI_B * \text{Instrucciones}_B * \text{Ciclo}_B = \\ &= 1,25 * (0,8 * \text{Instrucciones}_A) * (1,1 * \text{Ciclo}_A) = \\ &= \mathbf{1,1 * Instrucciones}_A * \text{Ciclo}_A \end{aligned}$$

$$\begin{aligned} n &= \text{Tiempo}_B / \text{Tiempo}_A = 1,1 * \text{Instrucciones}_B * \text{Ciclo}_B / 1,2 * \text{Instrucciones}_A * \text{Ciclo}_A \\ &= 1,1/1,2 = \mathbf{0,9166} \quad \square \text{ B es un } 9\% \text{ más rápida que A (aprox)} \end{aligned}$$