

UNIVERSIDAD CARLOS III DE MADRID
DEPARTAMENTO DE INFORMÁTICA
GRADO EN INGENIERÍA INFORMÁTICA. ESTRUCTURA DE COMPUTADORES

Para la realización del presente examen se dispondrá de **1 hora y media**.
NO se podrán utilizar libros, apuntes **ni** calculadoras de ningún tipo.

Ejercicio 1. Represente en el estándar IEEE 754 de simple precisión el valor **-36**.

Ejercicio 2. Dado el siguiente fragmento de programa en ensamblador.

```
.text
        .globl main
main:
        li    $a0, 5
        jal  funcion
        move $a0, $v0
        li    $v0, 1
        syscall

        li    $v0, 10
        syscall

funcion:
        li $t0, 10
        bgt $a0, $t0, et1
        li $t0, 10
        add $v0, $t0, $a0
        b et2
et1:    li $t0, 8
        add $v0, $t0, $a0
et2:    jr $ra
```

Se pide :

- a) Indicar de forma razonada el valor que se imprime por pantalla (primera llamada al sistema del código anterior).

Ejercicio 3. Considere una función denominada `SumarValor`. A esta función se le pasan tres parámetros:

- o El primer parámetro es la dirección de inicio de un vector de números enteros.
- o El segundo parámetro es un valor entero que indica el número de componentes del vector.
- o El tercer parámetro es un valor entero.

La función `SumarValor` modifica el vector, sumando el valor pasado como tercer parámetro a todas las componentes del vector. Se pide:

- a) Indique en qué registros se han de pasar cada uno de los parámetros a la función.
- b) Programar utilizando el ensamblador del MIPS32 el código de la función `SumarValor`.
- c) Dado el siguiente fragmento de programa:

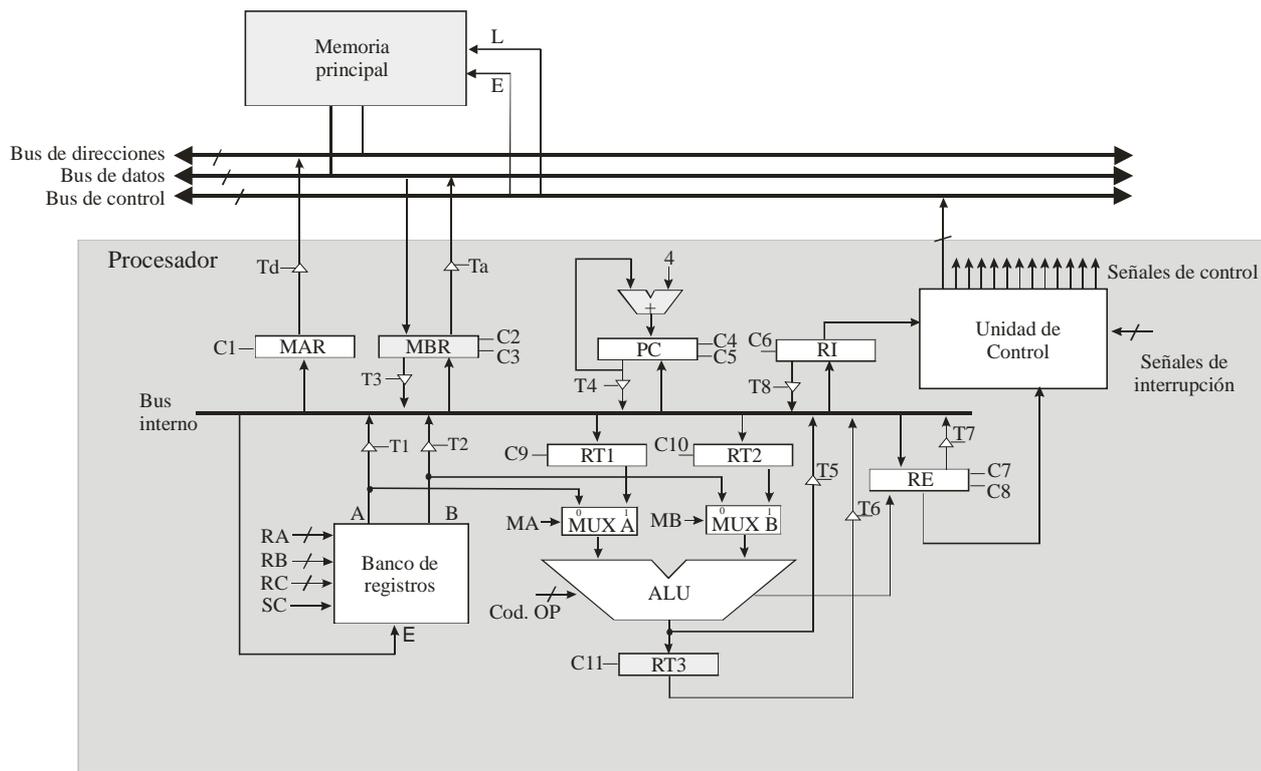
```
.data
v:    .word    7, 8, 3, 4, 5, 6

.text
        .globl main

main:
```

incluya en el `main` anterior, las sentencias en ensamblador necesarias para poder invocar a la función `SumarValor` implementada en el apartado b) de forma que sume a las componentes del vector `v` definido en la sección de datos, el número 5. Implemente a continuación de la llamada a la función, las sentencias en ensamblador que permitan imprimir todas las componentes del vector.

Ejercicio 4. Considere el siguiente esquema de procesador de 32 bits. El banco de registros incluye 32 registros. Considere que el computador utiliza un ciclo de reloj para realizar la decodificación de la instrucción y que se conecta a una memoria que permite realizar una operación de lectura y de escritura en un ciclo.



Este computador dispone del juego de instrucciones del MIPS32. Indique las operaciones elementales y las señales de control (incluyendo el *fetch*) necesarias para ejecutar la instrucción `addi $t0, $t1, 10`.

Ejercicio 5. Sea un computador de 32 bits con una memoria caché de 256 KB, líneas de 64 bytes y un tiempo de acceso de 5 ns. La caché es asociativa por conjuntos de 4 vías y se emplea la política de reemplazo LRU. Se pide:

- Indique el número de líneas y de conjuntos de la memoria caché del enunciado.
- ¿Cuál es el tamaño de los bloques que se transfieren entre la memoria caché y la memoria principal?
- Si el tiempo para transferir un bloque de memoria principal a caché es de 200 ns, indique la tasa de aciertos a caché necesaria, de forma que el tiempo medio de acceso al sistema de memoria sea de 20 ns.