



FABRICACIÓN Y ENCAPSULADO DE CIRCUITOS INTEGRADOS

Autores:

Celia López

Mario García

Marta Portela

Almudena Lindoso

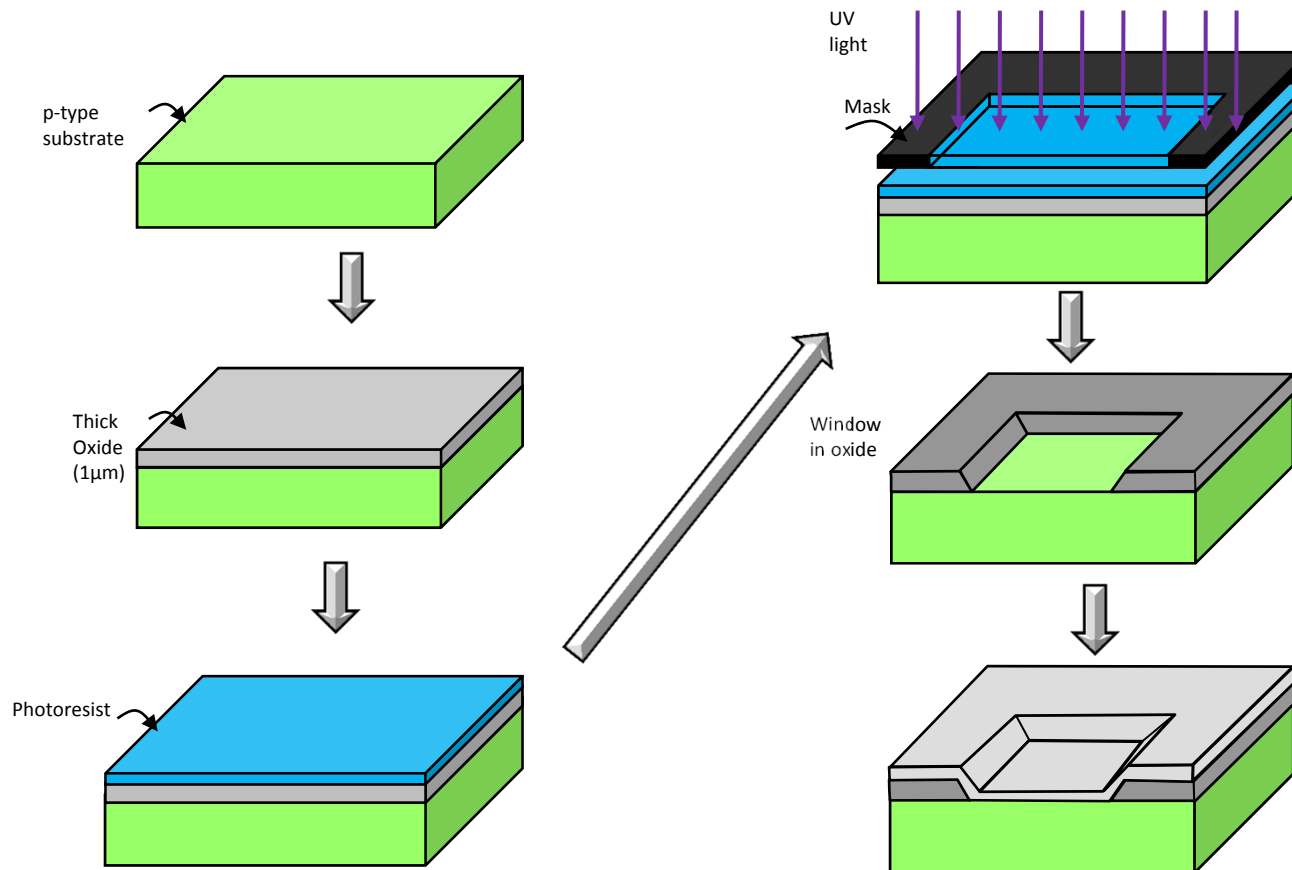
Luis Entrena

Enrique San Millán

ÍNDICE

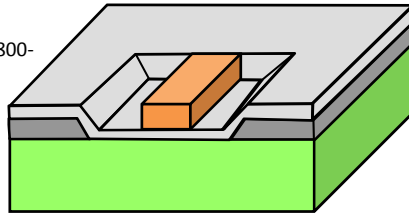
- El proceso de fabricación de un circuito CMOS
 - Fabricación de un transistor NMOS
 - Fabricación de un inversor
 - Un pozo
 - Doble pozo (Twin-tub)
- Encapsulado de Cis
- CIs de aplicación específica: tipos y características

Fabricación de un transistor NMOS (1/2)

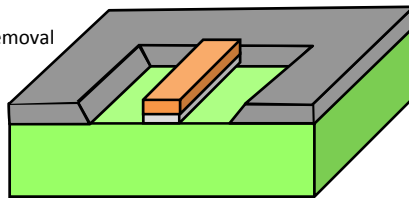


Fabricación de un transistor NMOS (2/2)

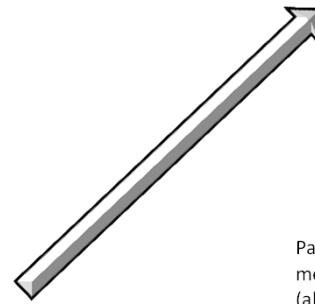
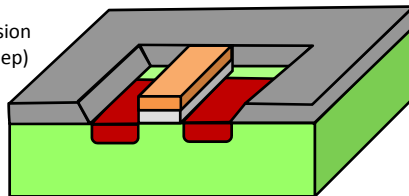
Patterned poly (1-2 μm) on thin oxide (800-1000 \AA)



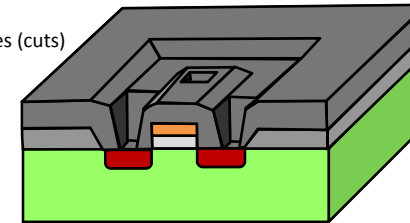
Thin oxide removal



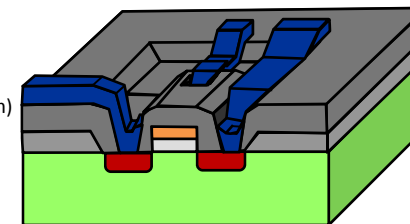
n+ diffusion (1 μm deep)



Contact holes (cuts)

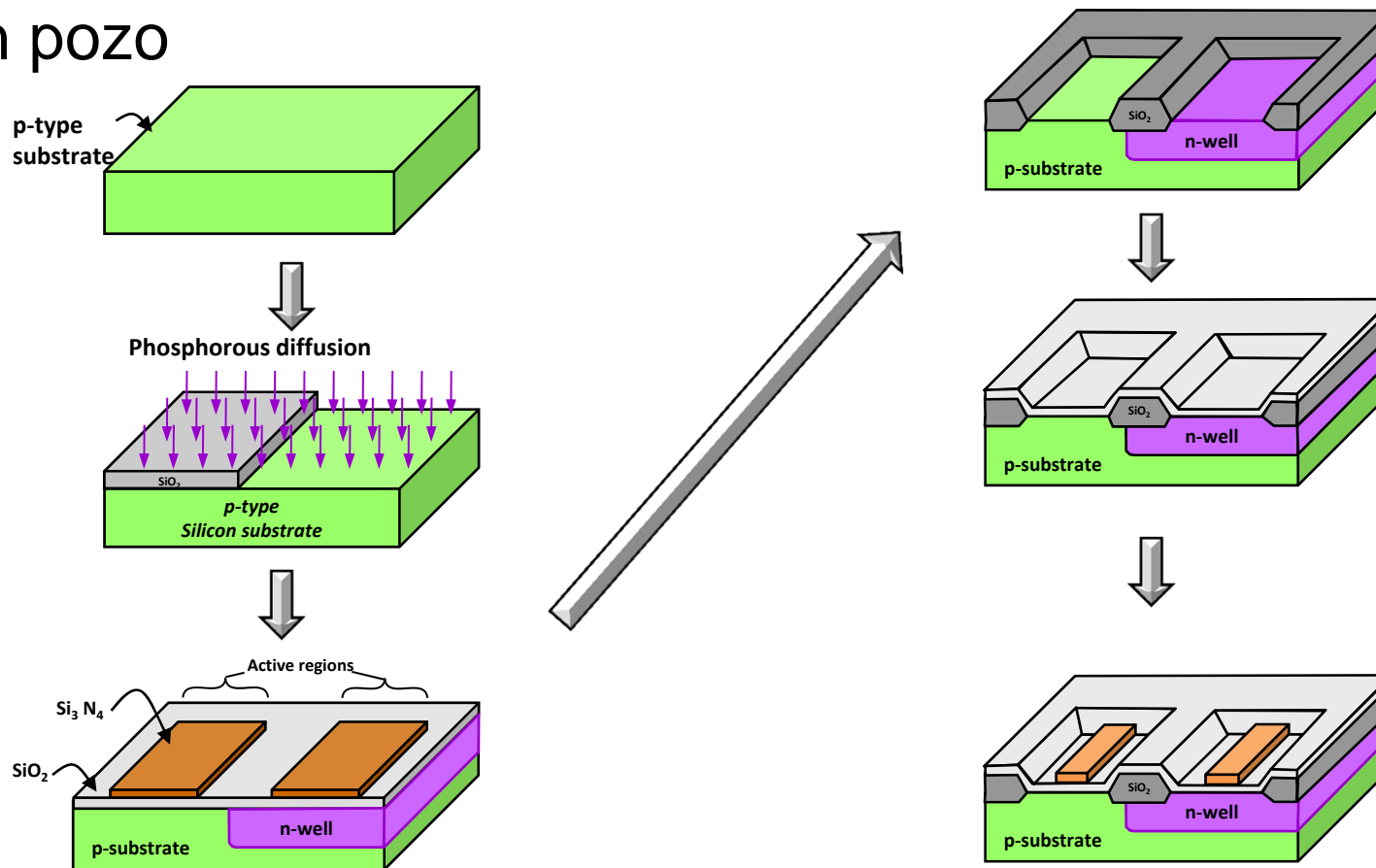


Patterned metallization (aluminum 1 μm)



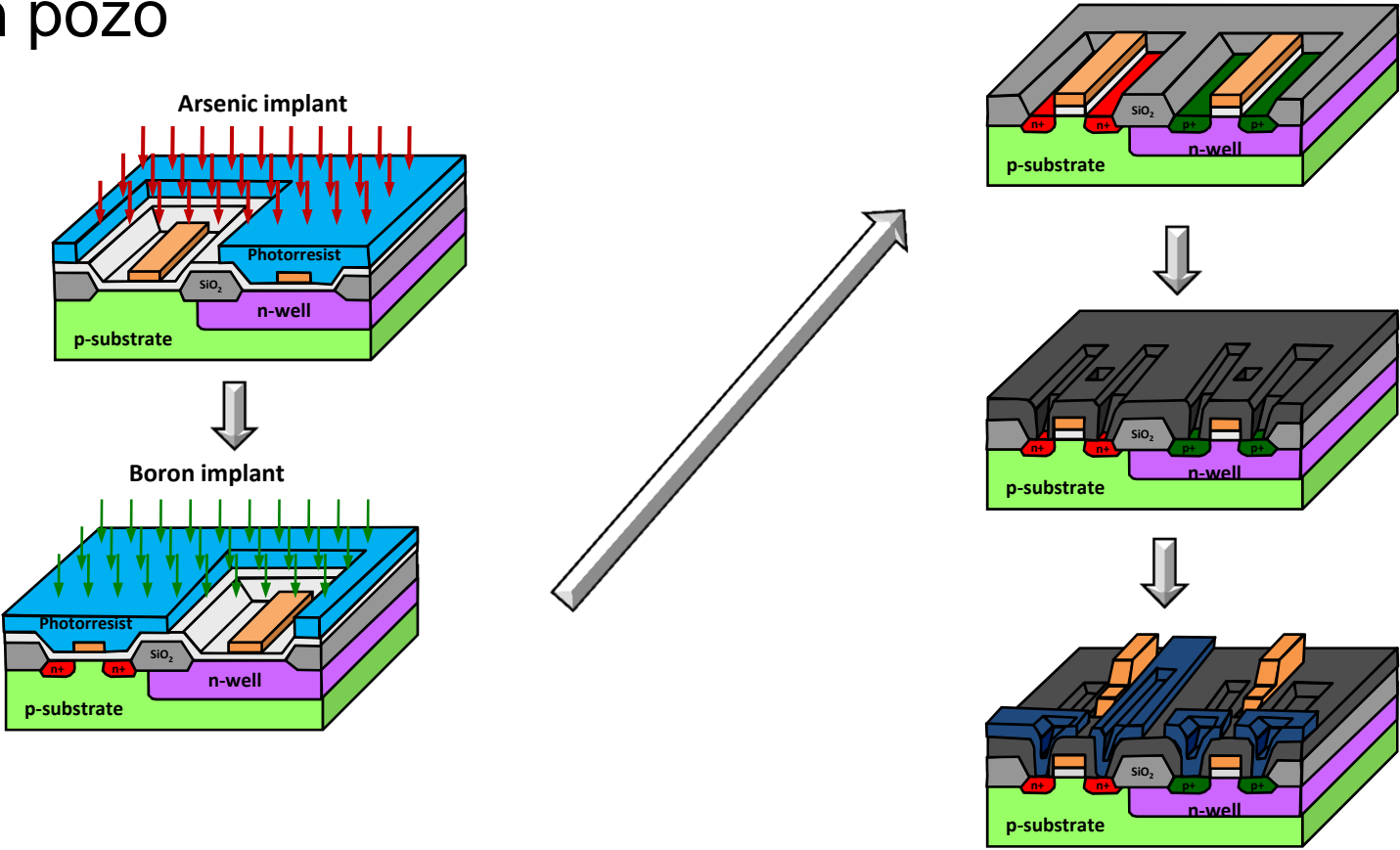
Fabricación de un inversor CMOS(1/3)

■ Un pozo



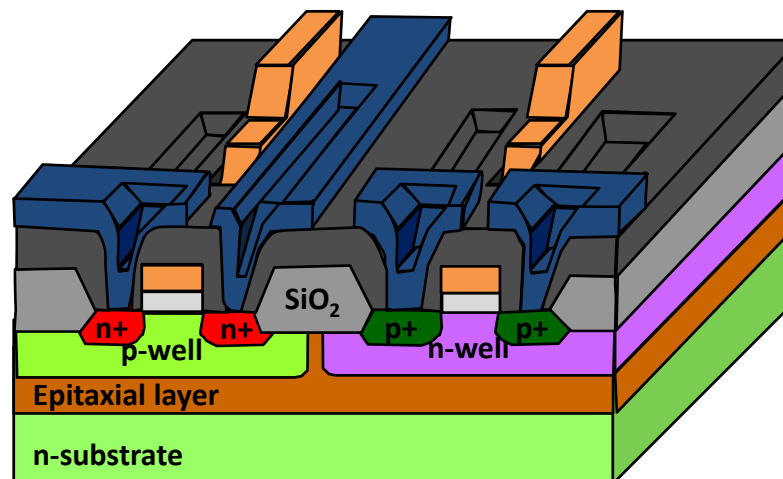
Fabricación de un inversor CMOS (2/3)

■ Un pozo



Fabricación de un inversor CMOS (3/3)

- Doble pozo (twin-tub)



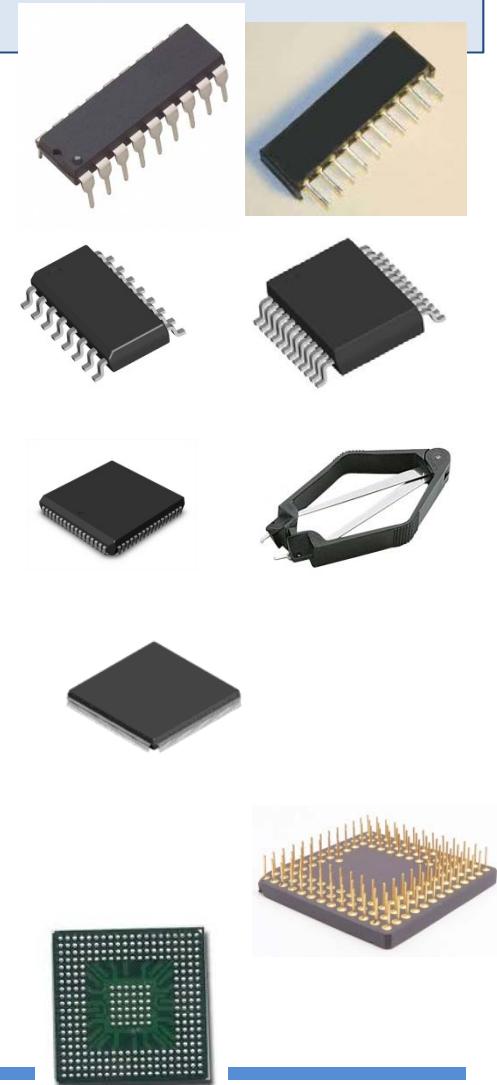
Encapsulado

■ Funciones:

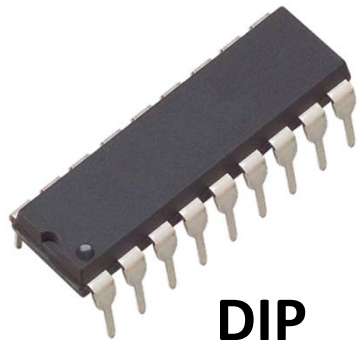
- **Aislamiento.** Aislar el circuito de agentes externos, como el polvo o la humedad.
- **Conectividad.** Los terminales permiten conectar las entradas y salidas del chip a las pistas de una placa.
- **Disipación.** En su funcionamiento normal, los circuitos producen calor, que debe ser disipado. Ese calor debe atravesar el encapsulado. Puede ser necesario añadir un disipador, adherido a la superficie del encapsulado, en caso de que el encapsulado no disipe lo suficiente.
- **Manipulación.** Dado que un circuito integrado es muy frágil, el encapsulado facilita su manipulación, colocación y montaje.

Encapsulado: Tipos

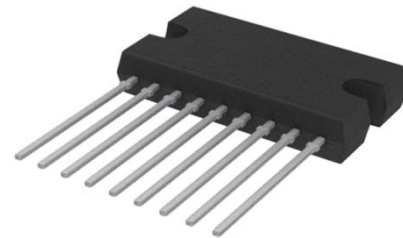
Tipo	Nº pines	Montaje
DIP (Dual In-Line Package) SIP (Single In-Line Package) ZIP (Zig-Zag In-Line Package)	5-64	Inserción
SOIC (Small Outline Integrated Circuit) TSOP (Thin Small Outline Package) SSOP (Shrink Small Outline Package) TSSOP (Thin Shrink Small Outline Package) QSOP (Quarter-size Small Outline Package) VSOP (Very Small Outline Package)	8-32	Montaje superficial
LCC (Leaded Chip Carrier) PLCC (Plastic Leaded Chip Carrier) CLCC (Ceramic Leaded Chip Carrier)	16-200	Montaje superficial Inserción mediante zócalo
FP (Flat Pack) QFP (Quad Flat Pack) PQFP (Plastic Quad Flat Pack) CQFP (Ceramic Quad Flat Pack) TQFP (Thin Quad Flat Pack) LQFP (Low profile Quad Flat Pack)	10-300	Montaje superficial
PGA (Pin Grid Array) PPGA (Plastic Pin Grid Array) CPGA (Ceramic Pin Grid Array)	68-500	Inserción
BGA (Ball Grid Array)	>500	Montaje superficial



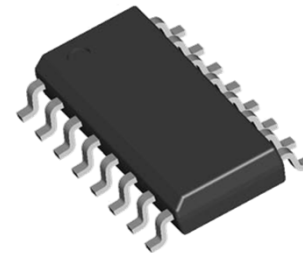
Encapsulado: Tipos



DIP



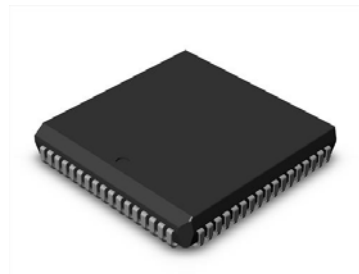
SIP



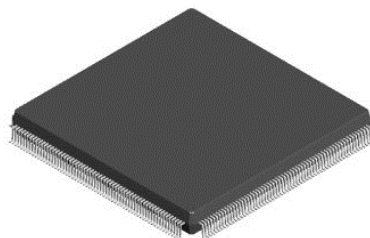
SOIC



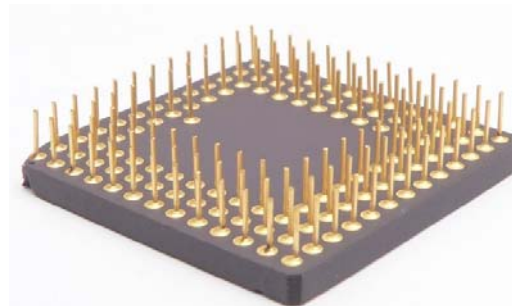
SSOP



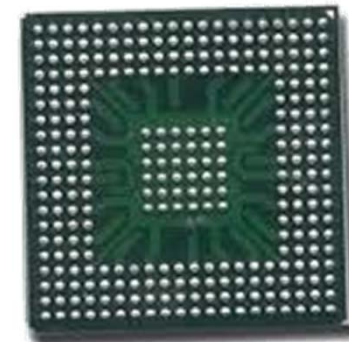
PLCC



QFP



PGA



BGA

Encapsulado: Módulos multi-chip

- Multi-Chip Modules (MCM)
- Es un encapsulado que incluye varios circuitos montados en una misma base y conectados entre sí, de modo que se pueden usar como si fueran un solo chip.
- Hay distintos tipos con distinto grado de integración
- Ejemplos: Pentium Pro, Xenos (GPU de la Xbox)

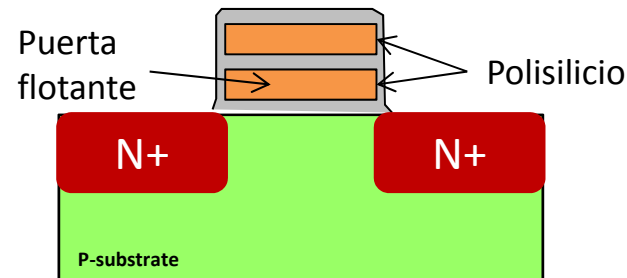
Tipo	Densidad de líneas (cm/cm ²)	Anchura de líneas (μm)	Separación (μm)	Descripción
MCM-L	30	750	2250	Módulo multi-chip laminado. El sustrato es una tarjeta de circuito impreso (PCB) multicapa. Poca integración.
MCM-C	20-40	125	125-375	Módulo multi-chip de sustrato cerámico. Integración media.
MCM-D	200-400	10	10-30	Módulo multi-chip depositado en sustrato de silicio. Alta integración.

CIs de aplicación específica

- ASICs (Application Specific Integrated Circuit): circuitos digitales, analógicos o mixtos.
- Tipos de implementación
 - A medida (full-custom)
 - Parcialmente a la medida (semi-custom)
 - Parcialmente prefabricados: gate array
 - Parcialmente prediseñados: celdas estándar y macroceldas, bloques IP (Intellectual Property)
 - Circuitos totalmente prefabricados: circuitos programables
 - CPLDs (Complex Programmable Logic Devices)
 - FPGAs (Field-Programmable Gate Arrays) de SRAM
 - FPGAs de antifusibles

CIs de aplicación específica

- Circuitos programables: CPLDs
 - Tecnología de programación: Transistor MOS de puerta flotante



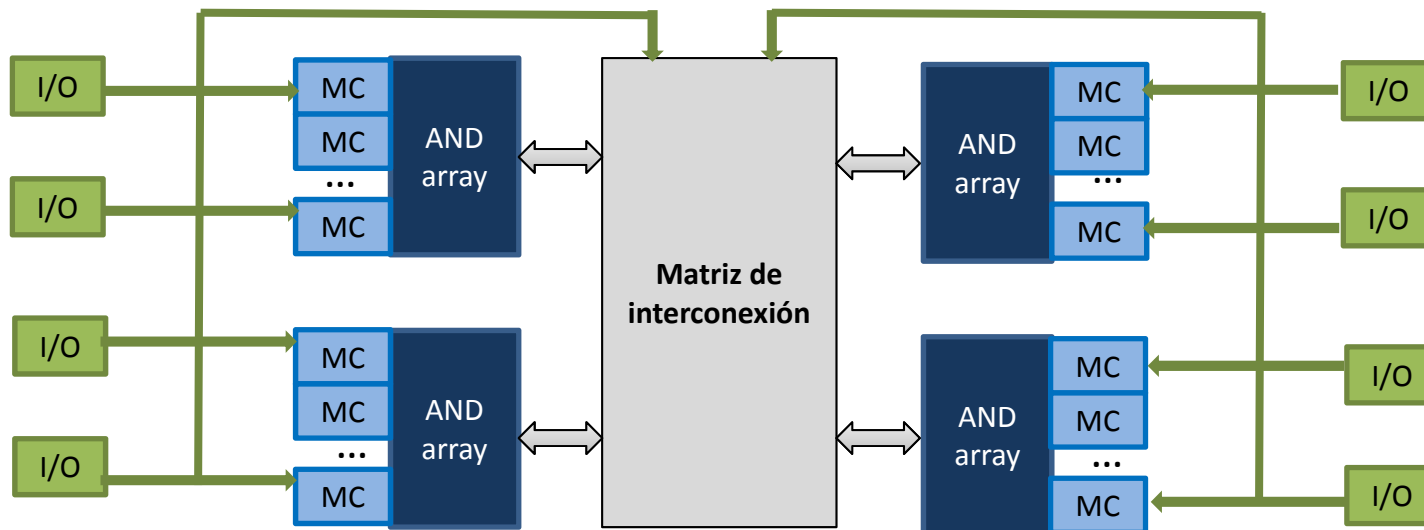
- Cuando el transistor no está programado actúa en modo convencional.
- Tensión umbral programable.
 - Aplicando una tensión suficientemente grande en la puerta es posible dotar a los portadores de suficiente energía como para que atraviesen el óxido y queden atrapados en la puerta flotante. Al suprimir la tensión la celda queda cargada (programada)
- Dispositivos no volátiles
- Reprogramables
- Alto consumo

CIs de aplicación específica

■ Circuitos programables: CPLDs

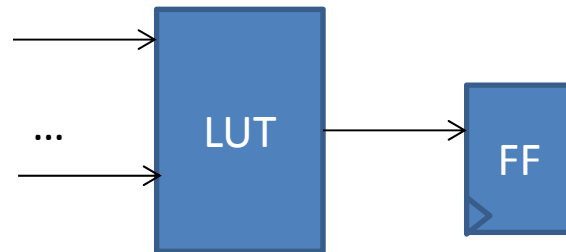
■ Estructura básica

- Interconexiones programables
- Bloques lógicos: términos producto y macroceldas con biestables, inversores y multiplexores.
- Celdas I/O



CIs de aplicación específica

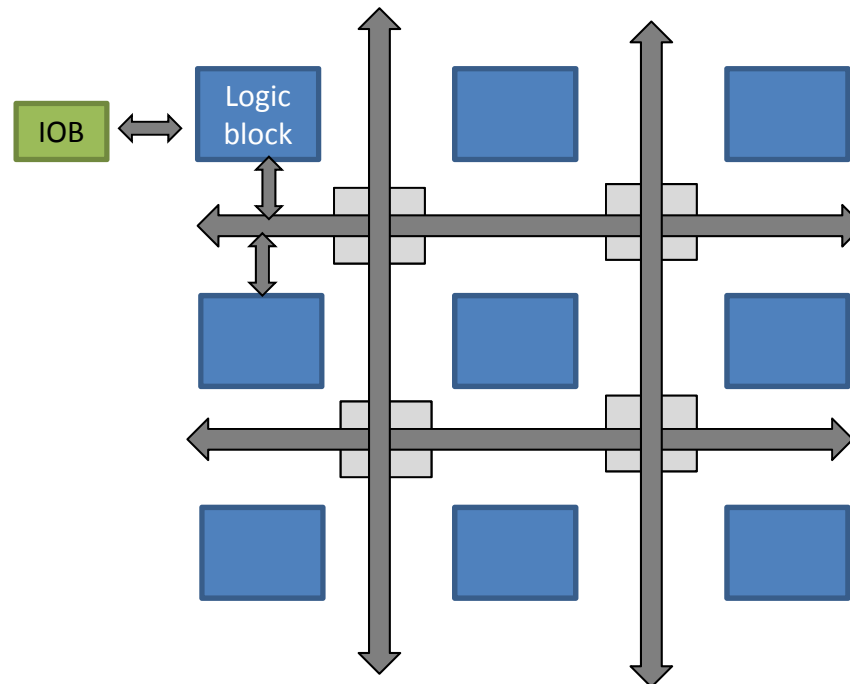
- Circuitos programables: FPGAs de SRAM
 - Tecnología de programación: Celdas de memoria SRAM para el almacenamiento de la configuración del circuito
 - Celda básica
 - Biestable
 - Tabla de búsqueda (Look-up Table, LUT)



- Dispositivos volátiles
- Reprogramables
- Mayor capacidad de integración → Mayor complejidad
- Posibilidad de reconfiguración dinámica

CIs de aplicación específica

- Circuitos programables: FPGAs de SRAM
 - Estructura consiste en una distribución matricial de celdas lógicas comunicadas entre sí y con los bloques de entrada y salida (IOBs) mediante canales de rutado programables



CIs de aplicación específica

- Circuitos programables: FPGAs de antifusibles
 - Tecnología de programación: Antifusibles. Las conexiones necesarias se cortocircuitan durante la programación. La programación se realiza al someter al antifusible (dos electrodos separados por una capa fina de aislante) a una tensión elevada que rompe el dieléctrico creando un cortocircuito permanente
 - Son no volátiles
 - No reprogramables
 - Rápidas → aplicaciones de alta velocidad
 - Estabilidad eléctrica → alta fiabilidad y robustez
 - Son necesarios programadores específicos que suministran pulsos de tensión de duración y valor adecuados
 - Estructura: se programan únicamente las interconexiones, de forma que las celdas básicas realizan una función lógica fija.