

UNIVERSIDAD CARLOS III DE MADRID



Ejercicios de layout

Circuitos Integrados y Microelectrónica

Mario García

Marta Portela

Almudena Lindoso

Enrique San Millán

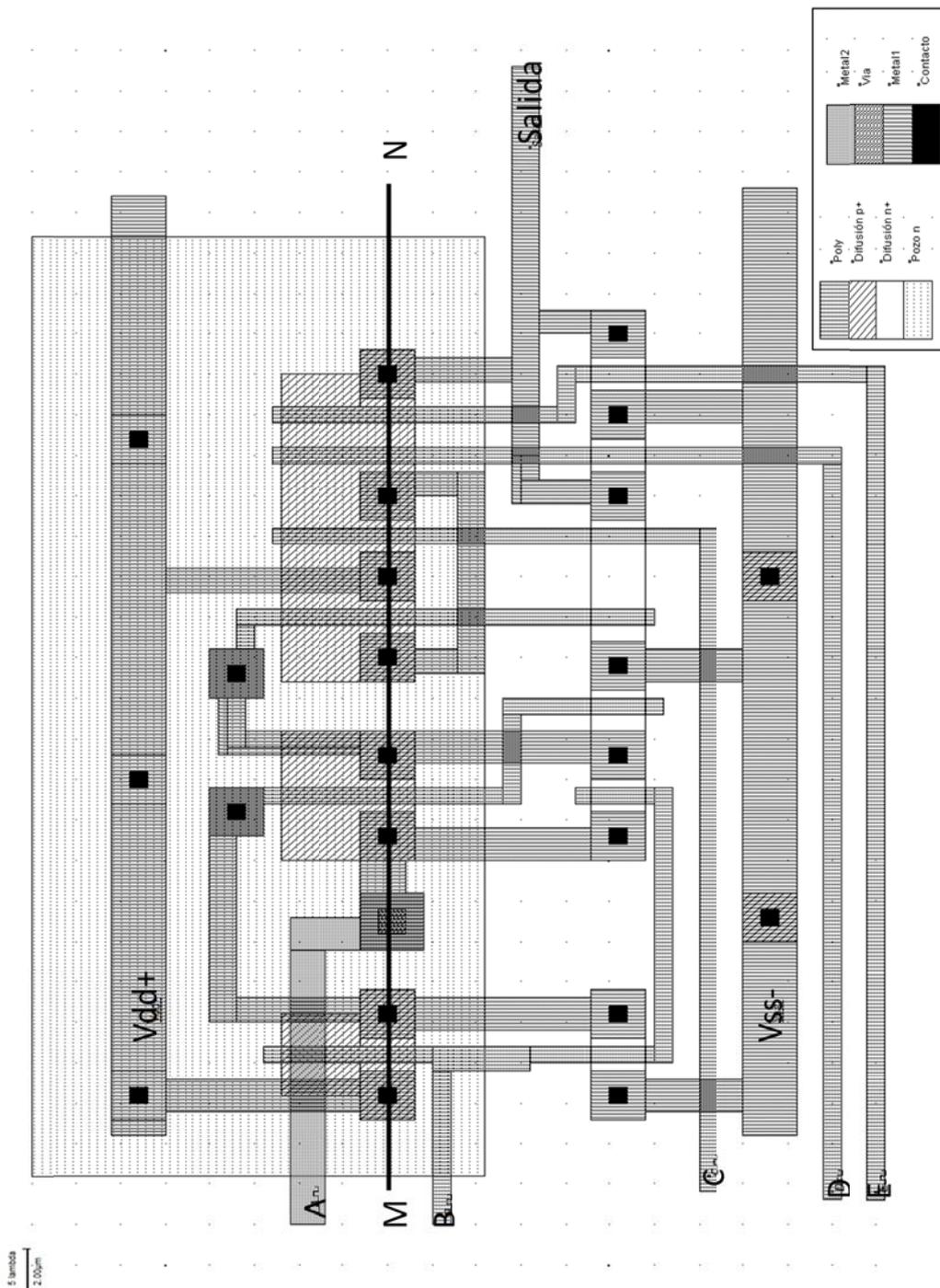
Luis Entrena

Celia López

Ejercicio 1

Para el layout de la figura se pide:

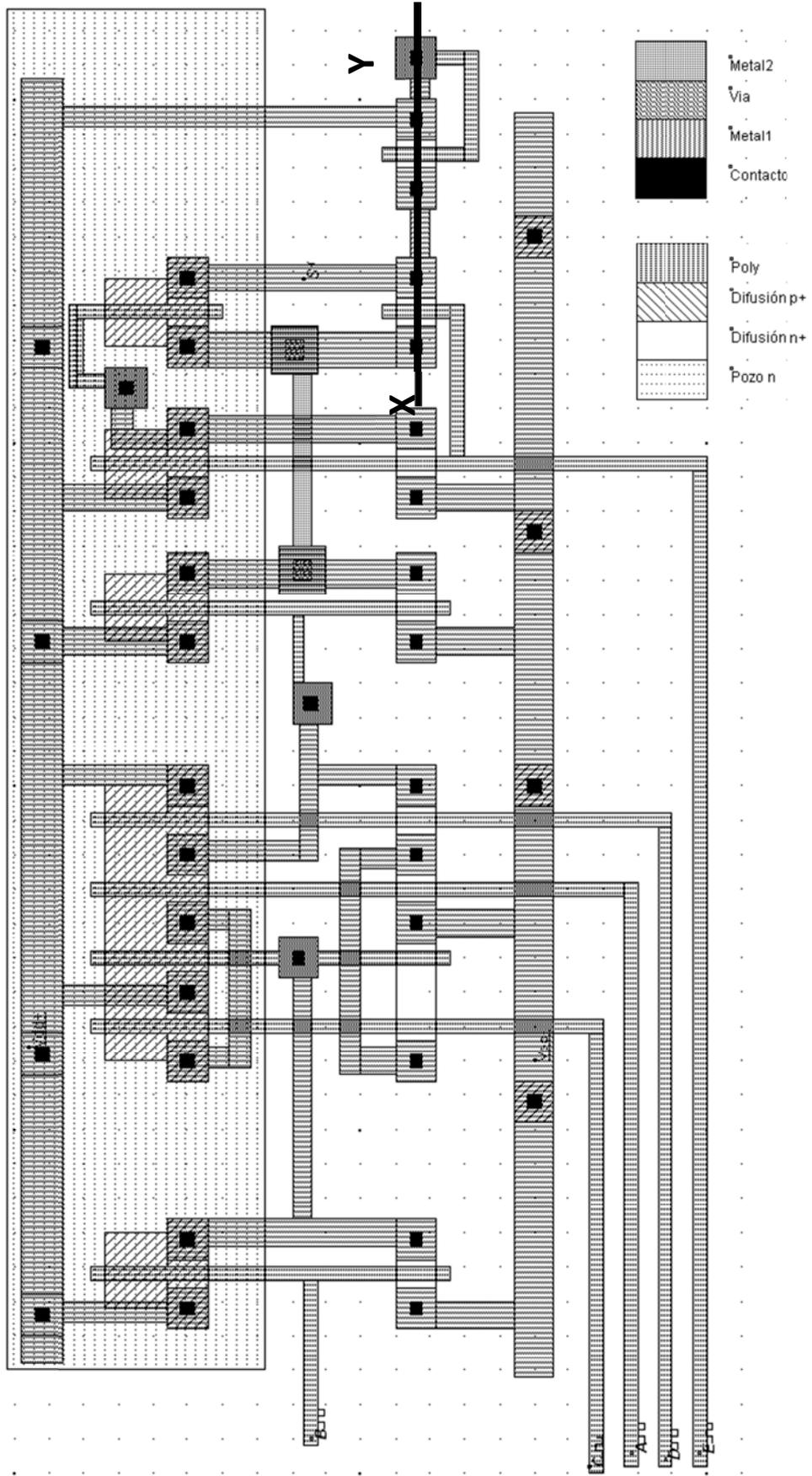
- Obtener el esquema de transistores que representa.
- Represente con puertas lógicas el circuito obtenido indicando a qué conjunto de transistores corresponde cada parte.
- Dibuje la sección transversal del layout en la línea MN.
- Se desea diseñar la función $y=a+b$ (suma lógica) utilizando únicamente transistores de paso. Describa el esquema de transistores y dibuje el layout correspondiente.



Ejercicio 2

Para el layout de la figura se pide:

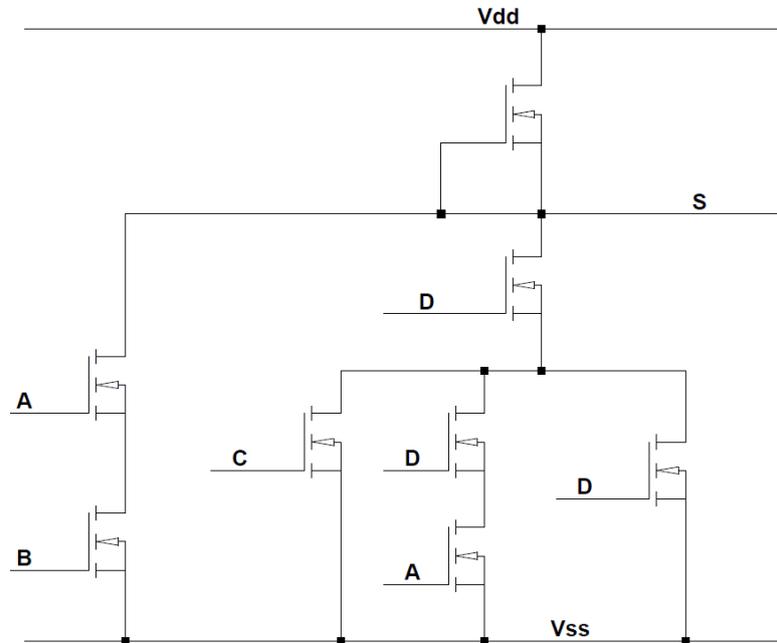
- e) Obtener el esquema de transistores que representa.
- f) Represente con puertas lógicas el circuito obtenido indicando a qué conjunto de transistores corresponde cada parte.
- g) Dibuje la sección transversal del layout en la línea XY.



Ejercicio 3

Partiendo del circuito de la figura:

1. Extraiga la función lógica que realiza el circuito
2. Simplifique dicha función lógica
3. Obtenga la implementación de dicha función simplificada en tecnología CMOS



Ejercicio 4

En la figura adjunta se muestra el esquema físico (layout) de un circuito de entradas A, B, C y salida S. Se pide:

1. Extraer el esquema básico de transistores y sus conexiones
2. Deducir la funcionalidad lógica que realiza el circuito
3. Dibuje el esquema que se obtendría al realizar una sección transversal de la oblea por la línea X-Y, indicando las diferentes zonas que se verían.

5 lambda
2.00µm

