Universidad
Carlos III de Madrid

Instrumentación Electrónica con Microprocesador II: Procesadores Avanzados

Microprocesadores empotrados en FPGAs.

Entorno de desarrollo de Xilinx

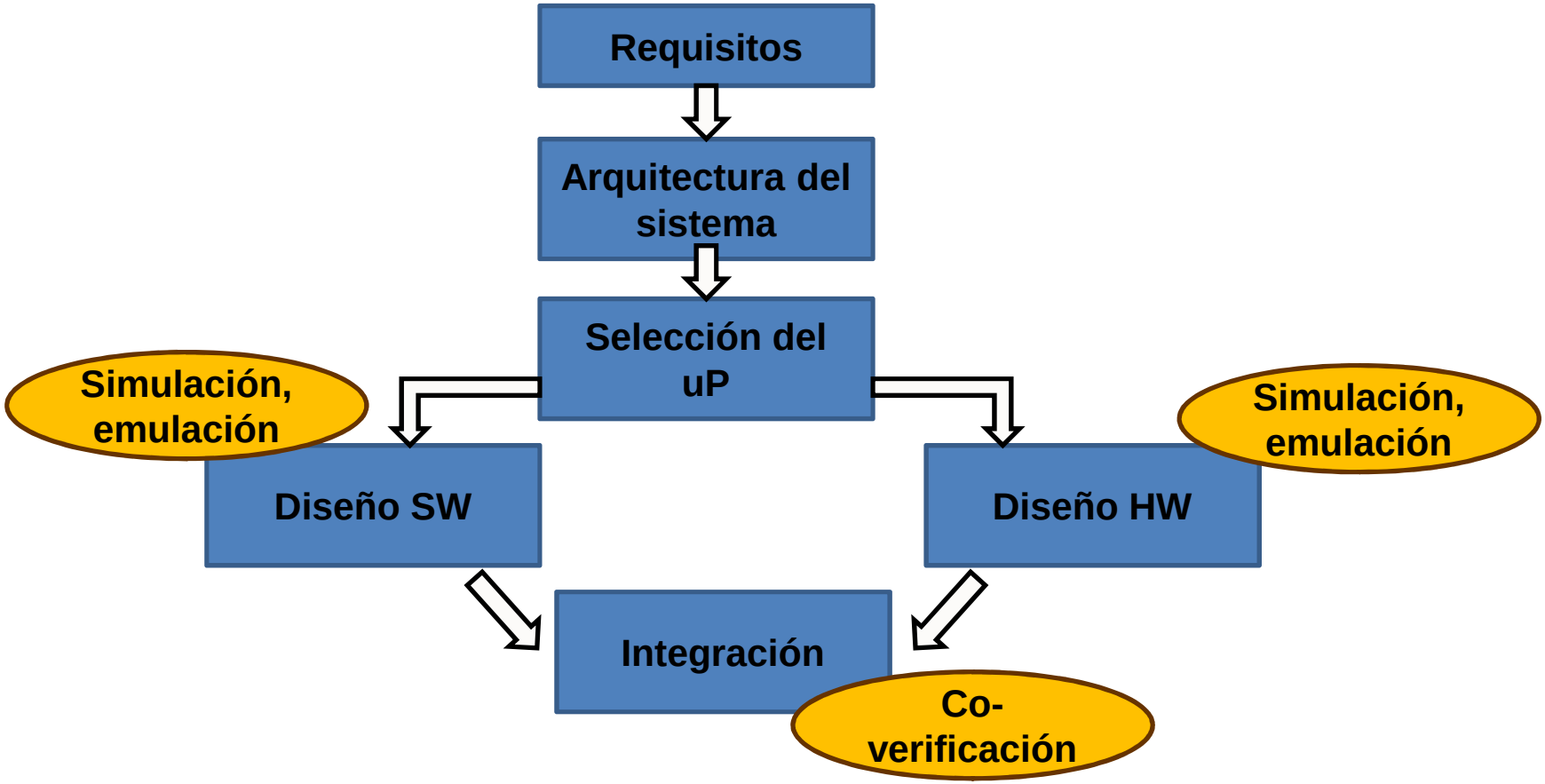
Marta Portela García

DISEÑO DE SISTEMAS EMPOTRADOS

- Sistemas de alta complejidad. El desarrollo del diseño debe ser rápido (time-to-market) y efectivo en coste.
- Herramientas para el desarrollo de sistemas empotrado que facilitan la tarea de diseño y la aceleran.
  - Xilinx →Integrated System Environment (ISE) Design Suite: Embedded Edition
- Integración de HW y SW
- División de la implementación (Co-diseño)

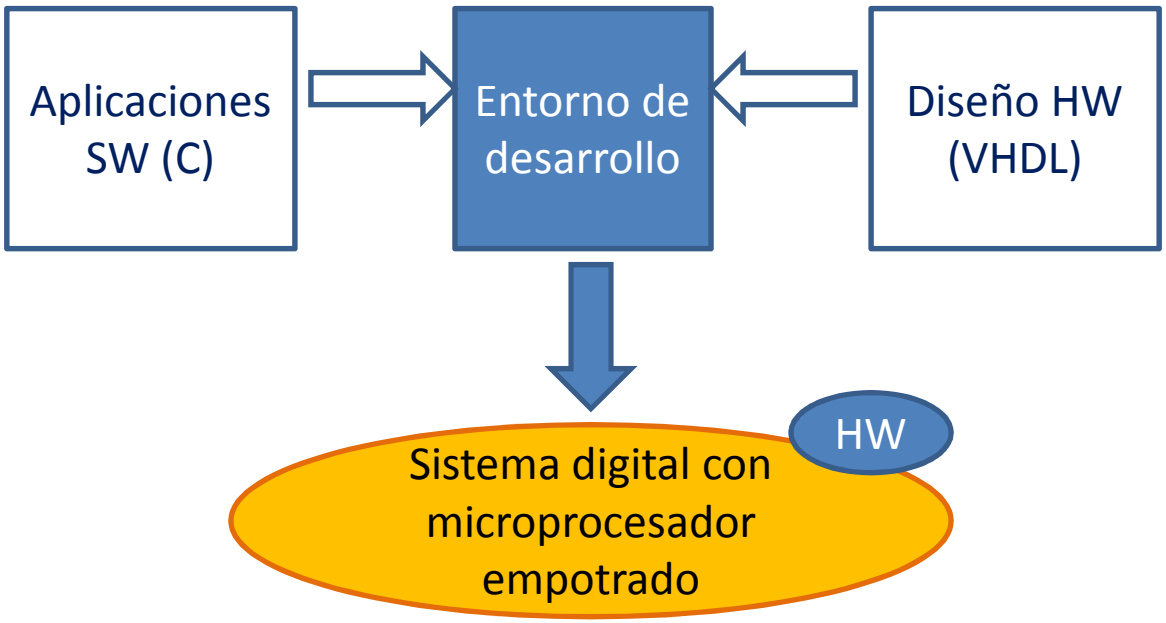
DISEÑO DE SISTEMAS EMPOTRADOS

- ¿Qué funciones debe realizar el hardware y cuáles el software?



HERRAMIENTAS NECESARIAS PARA EL DISEÑO DE SISTEMAS CON uPs EMPOTRADOS

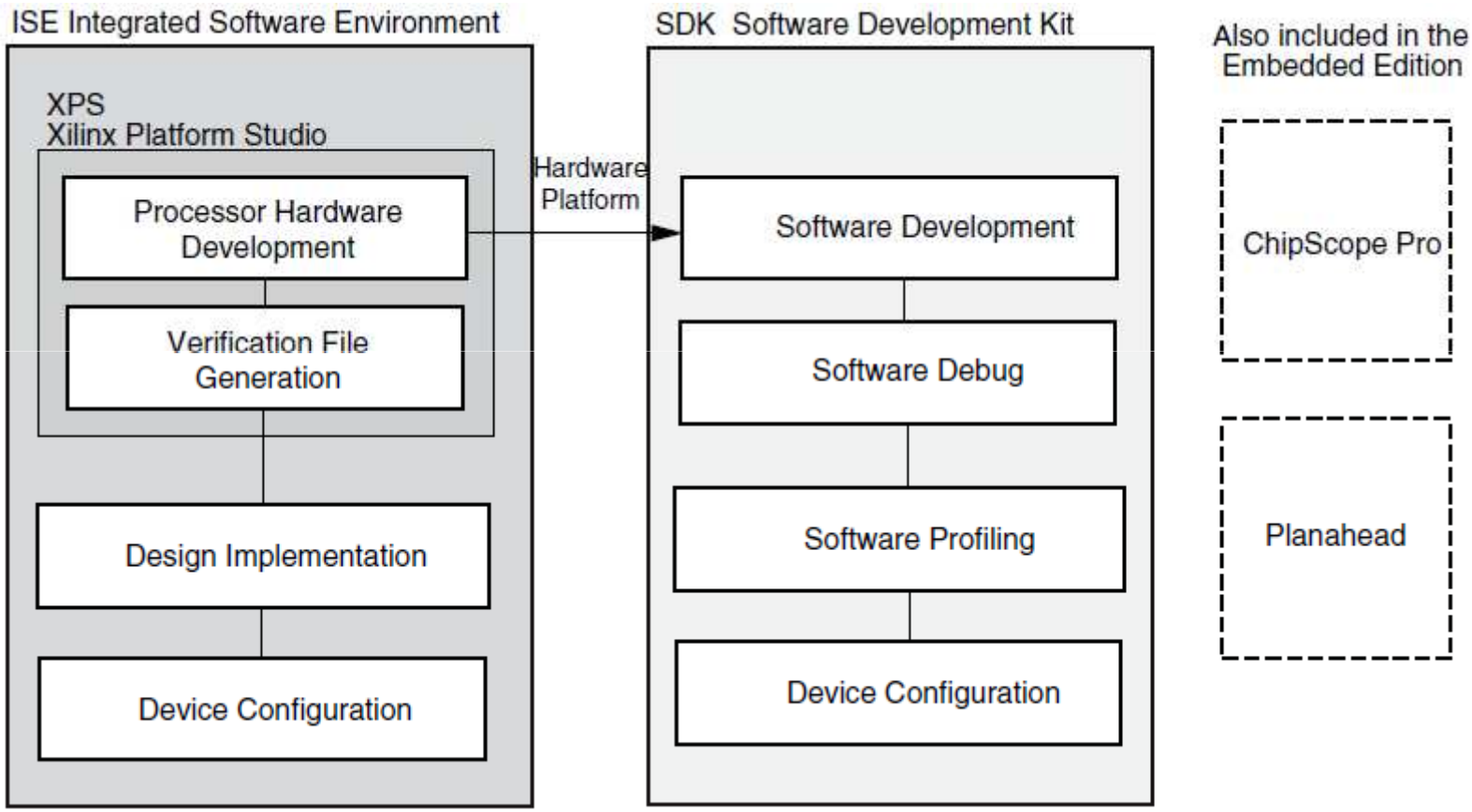
- Entorno de desarrollo con un compilador cruzado
- Programador
- Depurador hardware (OCD→ JTAG)



HERRAMIENTAS DE DISEÑO. ISE DESIGN SUITE: EMBEDDED EDITION

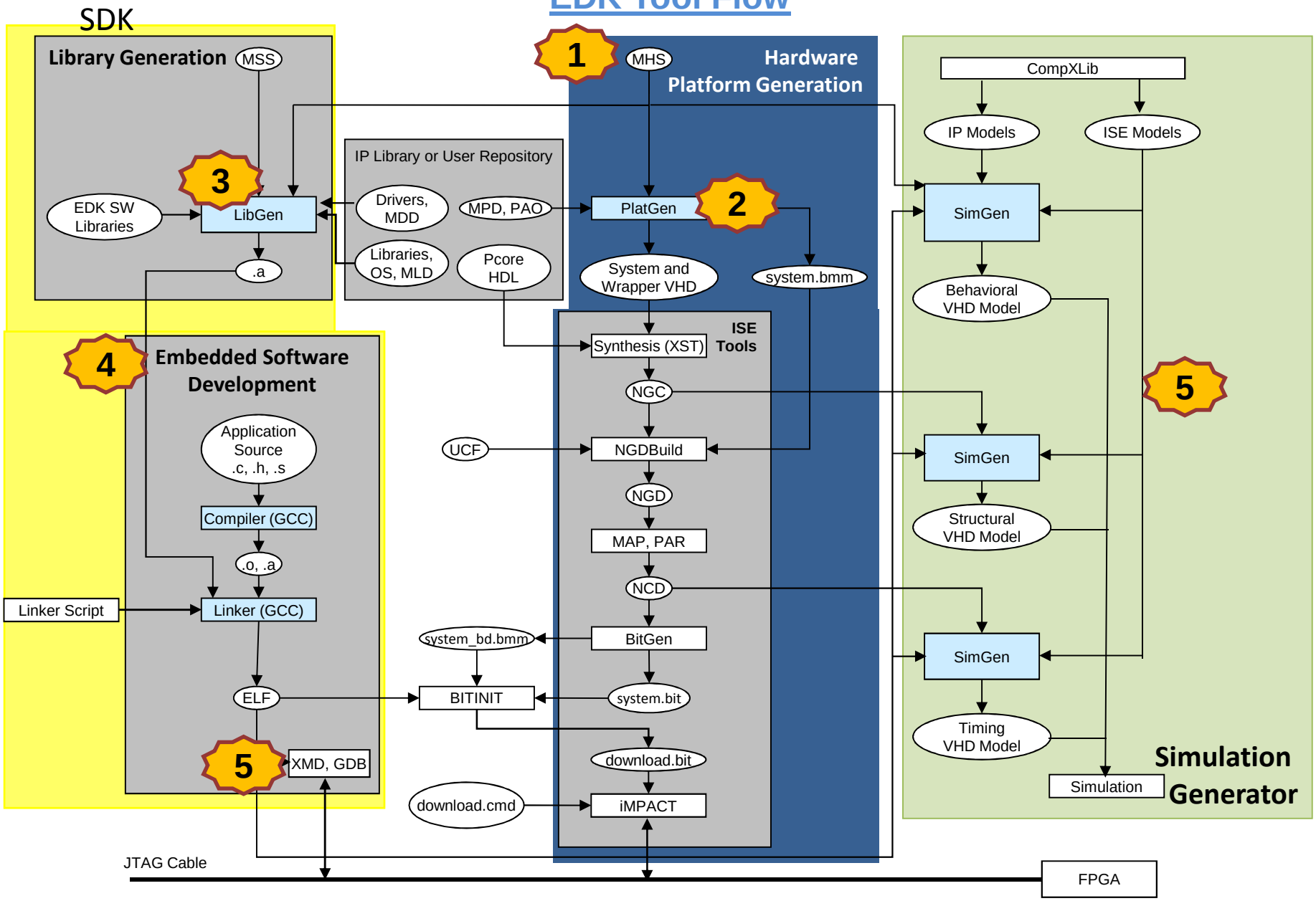
- **ISE** (Integrated Software Environment). Entorno de desarrollo necesario para utilizar el resto de herramientas.
- **EDK** (Embedded Development Kit)
  - **XPS** (Xilinx Platform Studio). Para el diseño de la parte HW del sistema con procesador empotrado.
    - Base System Builder (BSB)
    - Platform Generator
    - Library Generator (LibGen)
  - **SDK** (Software Development Kit). Para el diseño en C/C++ de la aplicación SW y su verificación.
  - **Otros componentes**:
    - HW IP
    - Drivers y librerias
    - Compilador GNU y depurador SW para
- **PlanAhead, ChipScope Pro**

HERRAMIENTAS DE DISEÑO. ISE DESIGN SUITE: EMBEDDED EDITION

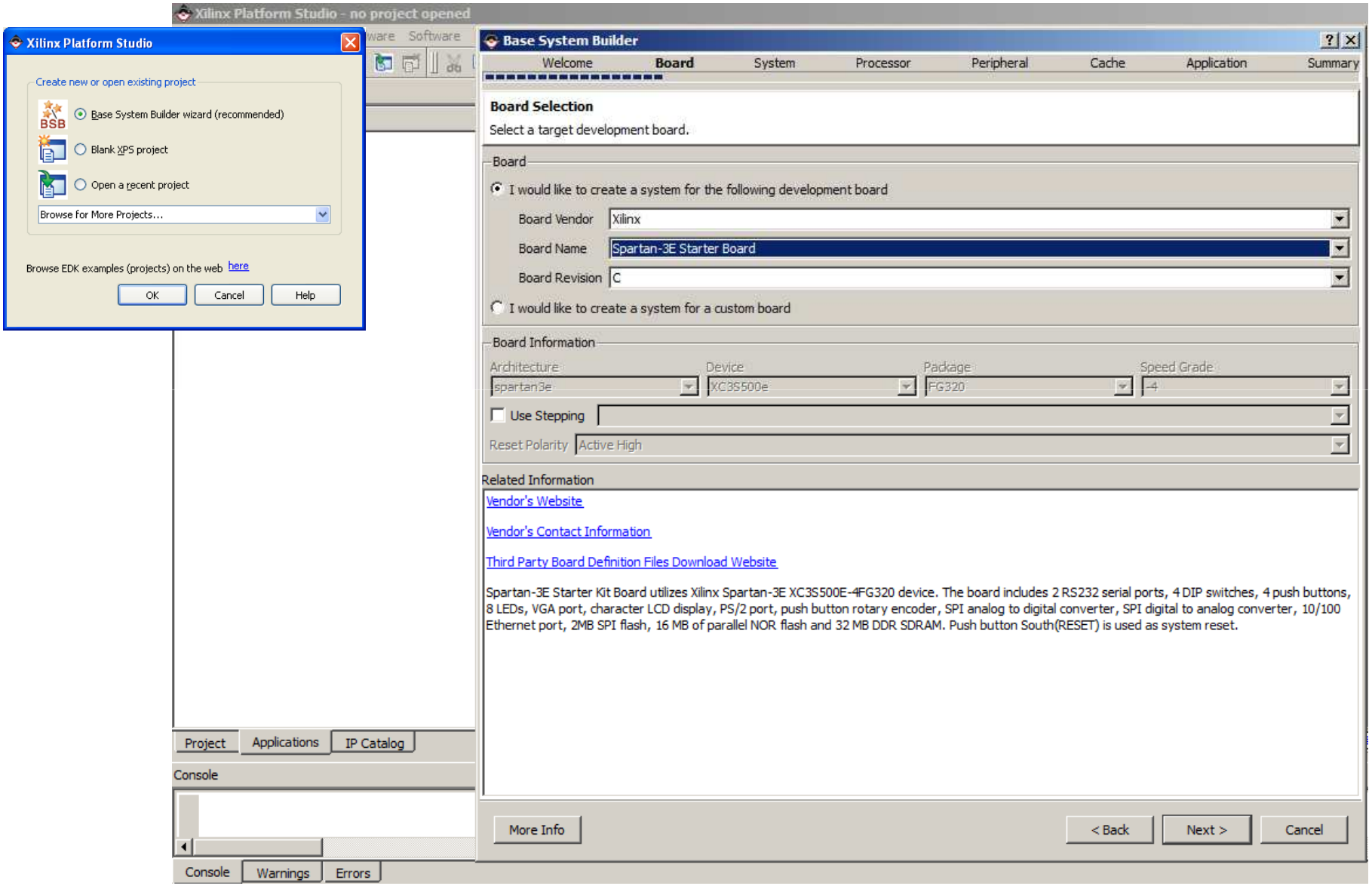


"EDK Concepts, Tools, and Techniques. Guide to Effective Embedded System Design" Xilinx

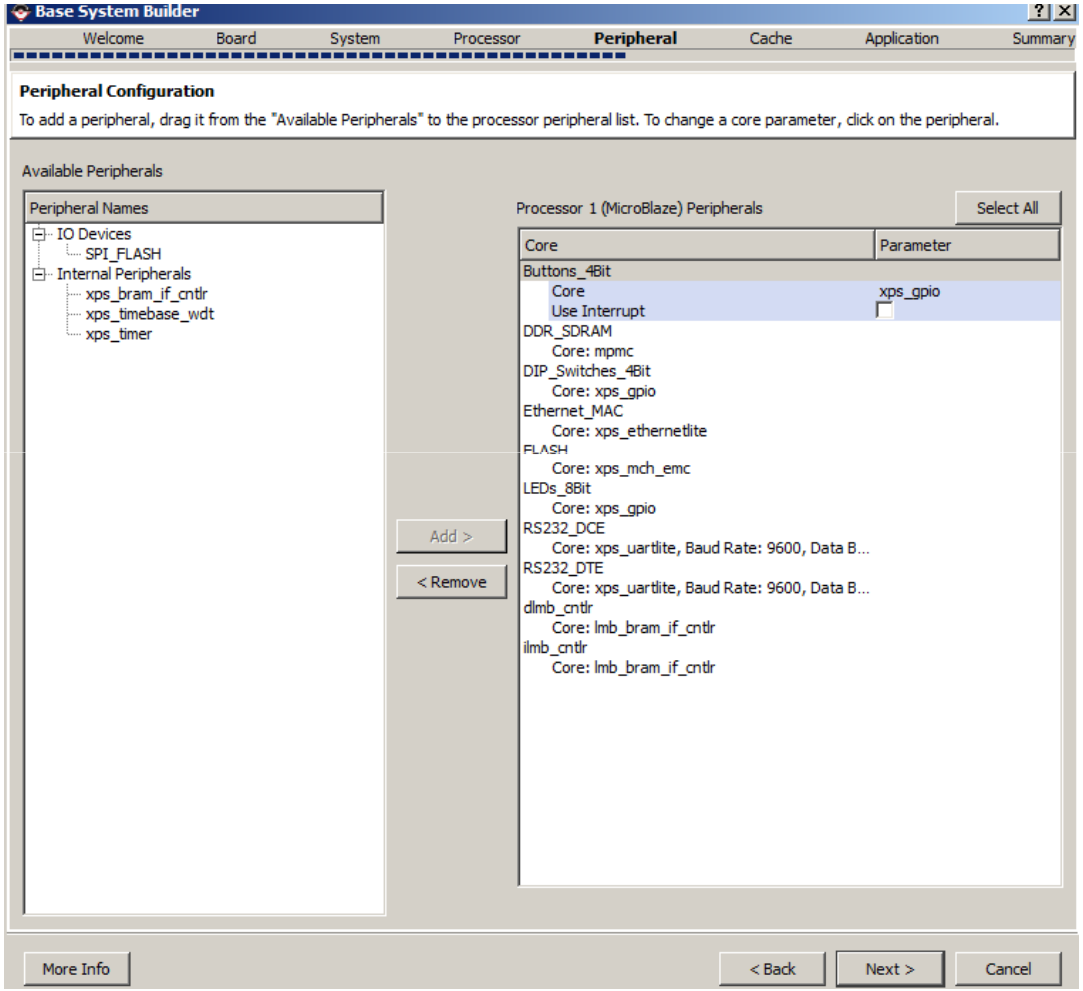
EDK Tool Flow



CREAR UN NUEVO DISEÑO: BSB



CREAR UN NUEVO DISEÑO: BSB

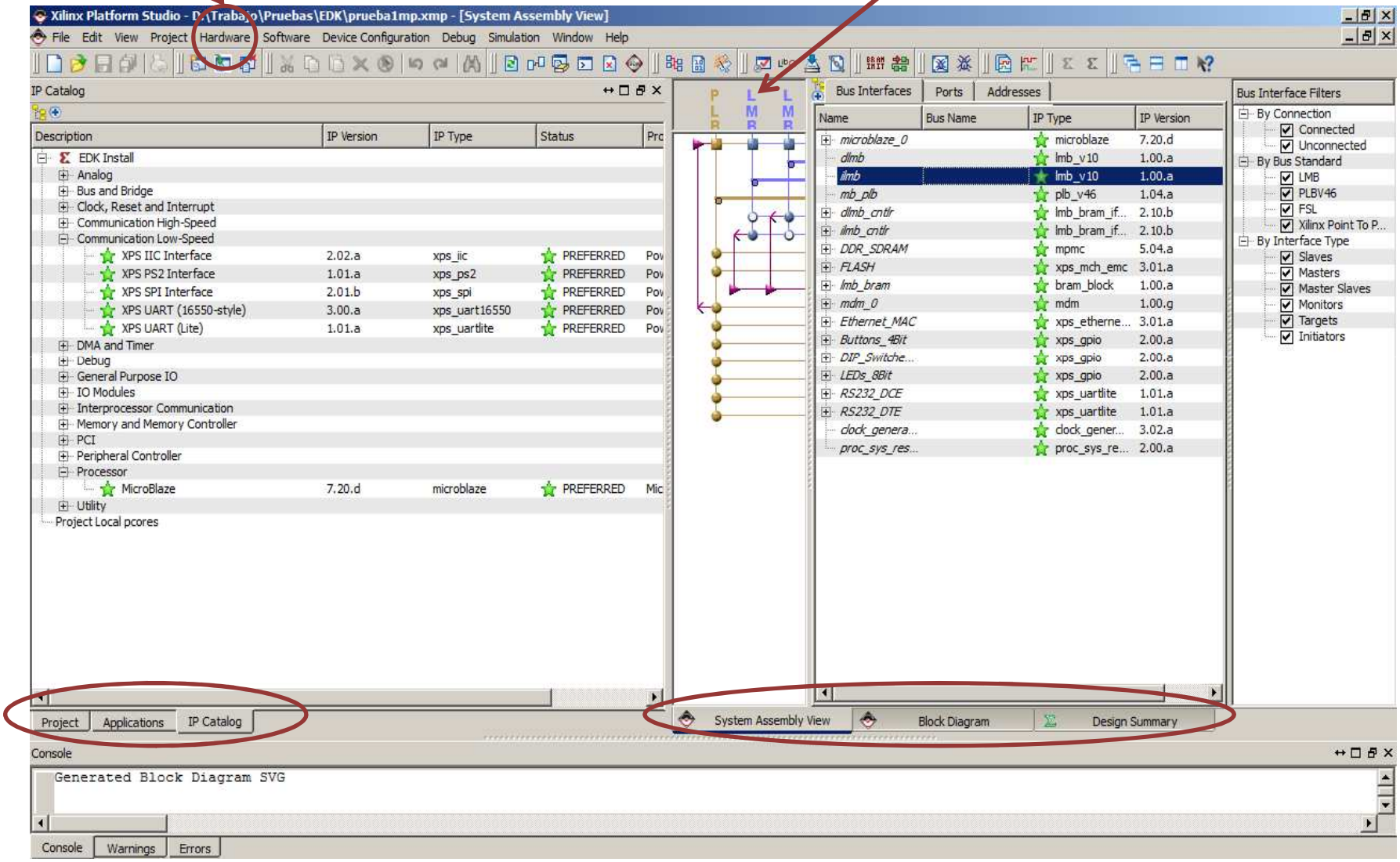


- Seleccionar la placa
- Configurar el sistema
- Configurar el procesador
- Seleccionar y configurar los periféricos
- Configurar la caché
- Generar el diseño
  - Se generan aplicaciones de test para los distintos periféricos

HW DEL SISTEMA EMPOTRADO: XPS (XILINX PLATFORM STUDIO)

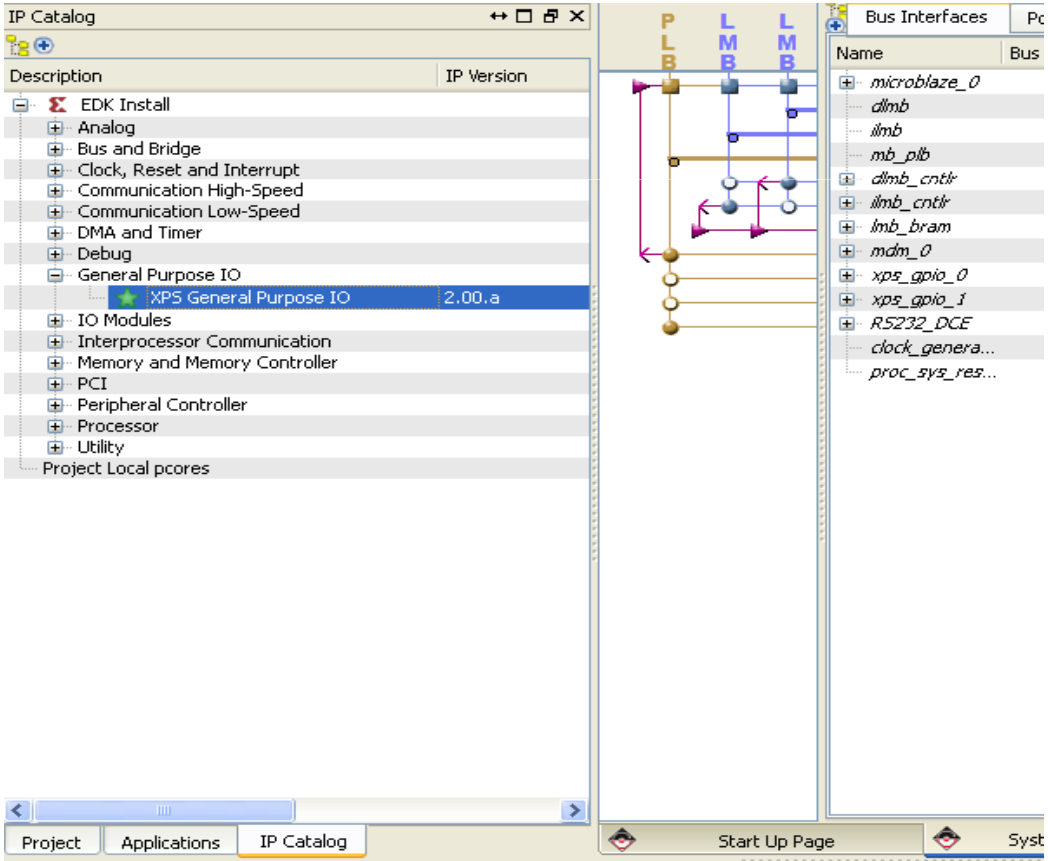
Crear nuevo IP

Panel de conectividad



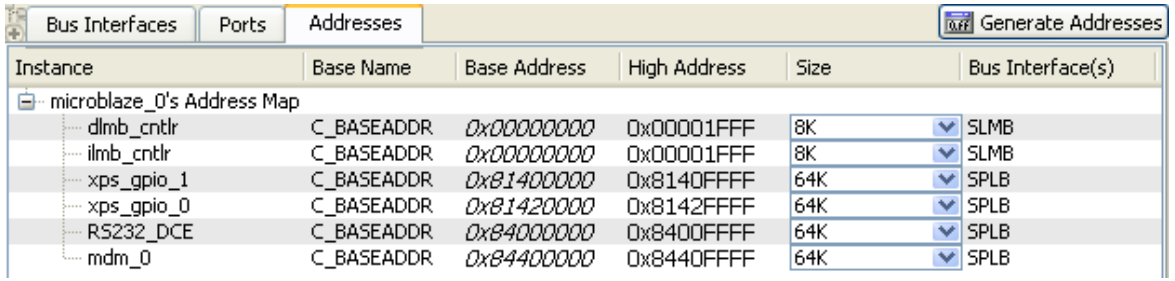
HW DEL SISTEMA EMPOTRADO: XPS (XILINX PLATFORM STUDIO)

- Añadiendo un IP al sistema
  - Pestaña *IP Catalog*
- Modificar la conexión de los buses

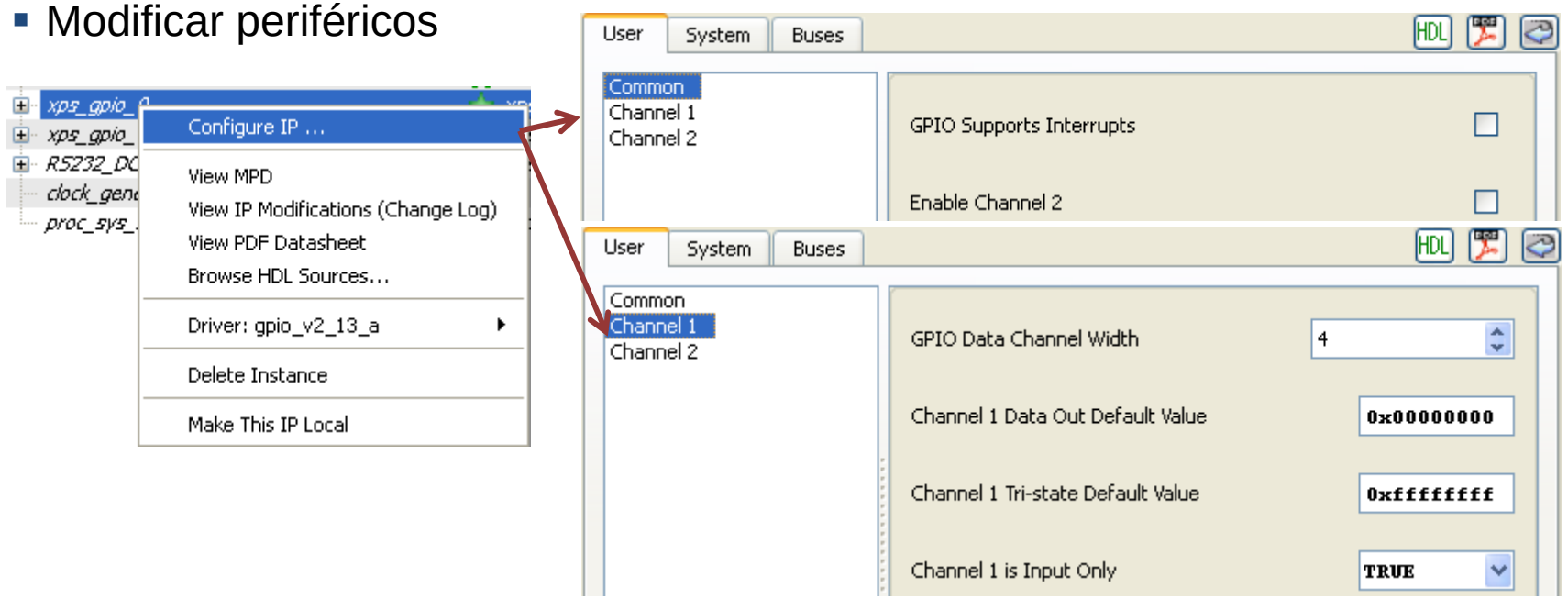


HW DEL SISTEMA EMPOTRADO: XPS (XILINX PLATFORM STUDIO)

- Modificar las direcciones

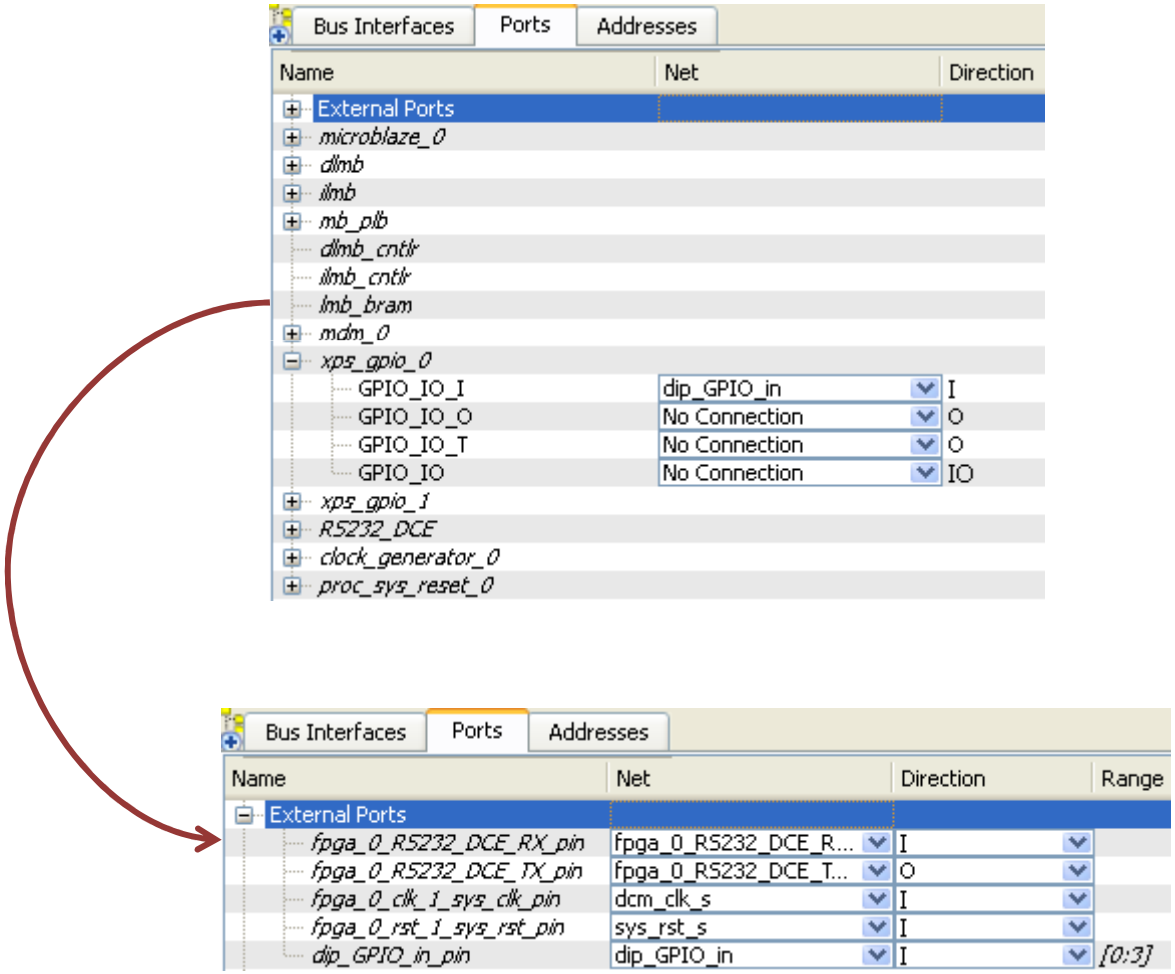


- Modificar periféricos



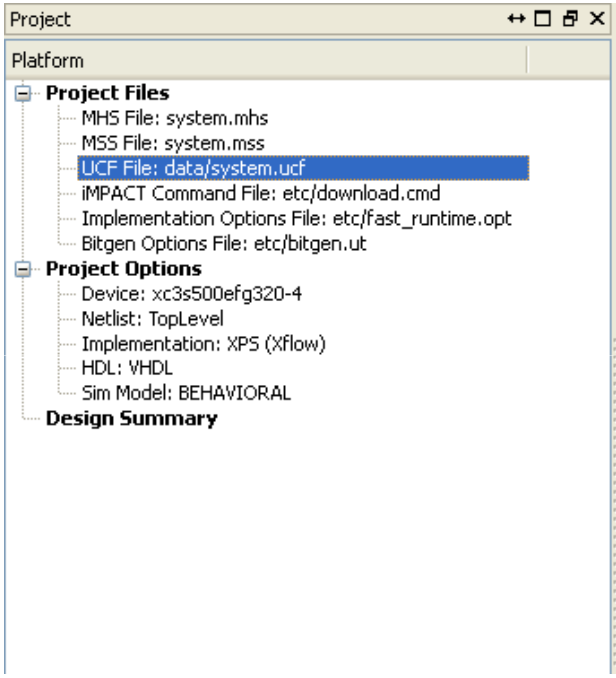
HW DEL SISTEMA EMPOTRADO: XPS (XILINX PLATFORM STUDIO)

- Conectar puertos



HW DEL SISTEMA EMPOTRADO: XPS (XILINX PLATFORM STUDIO)

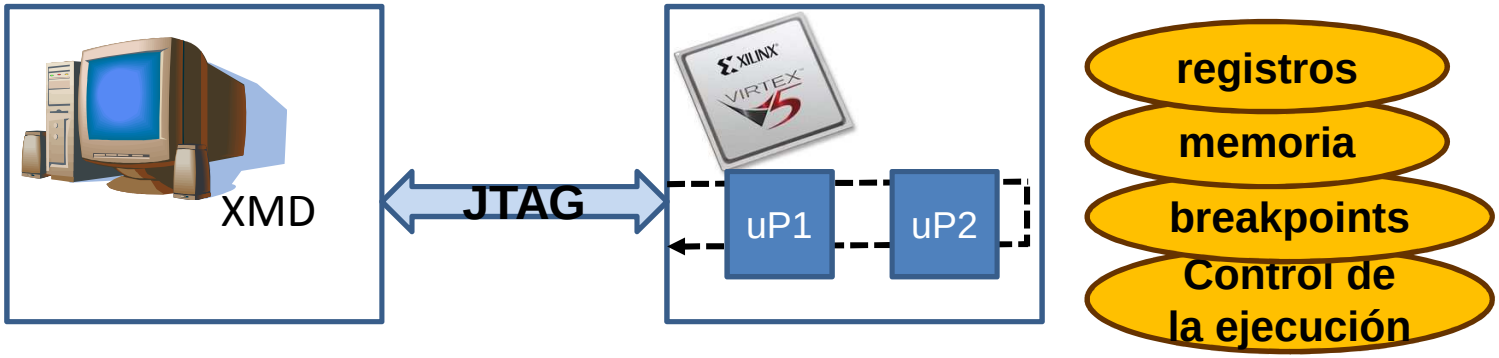
- Asignación de pines → .ucf




```
1  Net fpga_0_RS232_DCE_RX_pin LOC=R7  |  IOSTANDARD = LVCMOS33;
2  Net fpga_0_RS232_DCE_TX_pin LOC=M14  |  IOSTANDARD = LVCMOS33;
3  Net fpga_0_clk_1_sys_clk_pin TNM_NET = sys_clk_pin;
4  TIMESPEC TS_sys_clk_pin = PERIOD sys_clk_pin 50000 kHz;
5  Net fpga_0_clk_1_sys_clk_pin LOC=c9  |  IOSTANDARD = LVCMOS33;
6  Net fpga_0_rst_1_sys_rst_pin TIG;
7  Net fpga_0_rst_1_sys_rst_pin LOC=K17  |  IOSTANDARD = LVCMOS33  |  PULLDOWN;
8
9  #### Module LEDs_8Bit constraints
10 Net fpga_0_LEDs_8Bit_GPIO_IO_O_pin<0> LOC=F9  |  IOSTANDARD = LVCMOS33;
11 Net fpga_0_LEDs_8Bit_GPIO_IO_O_pin<1> LOC=E9  |  IOSTANDARD = LVCMOS33;
12 Net fpga_0_LEDs_8Bit_GPIO_IO_O_pin<2> LOC=D11  |  IOSTANDARD = LVCMOS33;
13 Net fpga_0_LEDs_8Bit_GPIO_IO_O_pin<3> LOC=C11  |  IOSTANDARD = LVCMOS33;
14 Net fpga_0_LEDs_8Bit_GPIO_IO_O_pin<4> LOC=F11  |  IOSTANDARD = LVCMOS33;
15 Net fpga_0_LEDs_8Bit_GPIO_IO_O_pin<5> LOC=E11  |  IOSTANDARD = LVCMOS33;
16 Net fpga_0_LEDs_8Bit_GPIO_IO_O_pin<6> LOC=E12  |  IOSTANDARD = LVCMOS33;
17 Net fpga_0_LEDs_8Bit_GPIO_IO_O_pin<7> LOC=F12  |  IOSTANDARD = LVCMOS33;
18
19 #### Pin location constraints for the DIP switches
20 NET dip_GPIO_in_pin<0> LOC=L13 | IOSTANDARD = LVTTL | PULLUP ; # Switch0
21 NET dip_GPIO_in_pin<1> LOC=L14 | IOSTANDARD = LVTTL | PULLUP; # Switch1
22 NET dip_GPIO_in_pin<2> LOC=H18 | IOSTANDARD = LVTTL | PULLUP; # Switch2
23 Net dip_GPIO_in_pin<3> LOC=N17 | IOSTANDARD = LVTTL | PULLUP; # Switch3
```

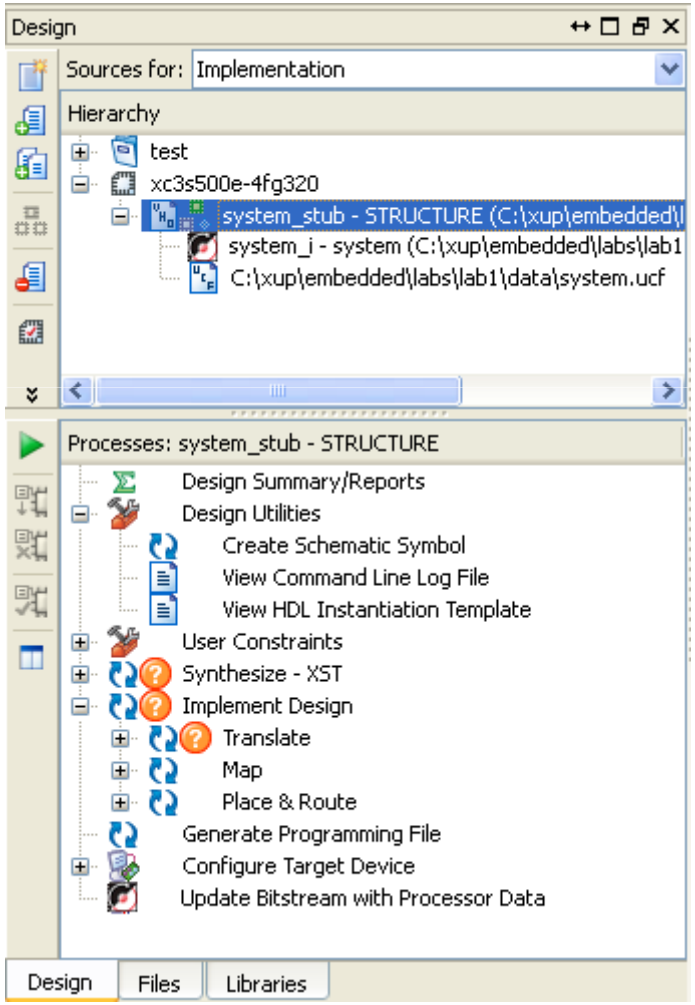
HW DEL SISTEMA EMPOTRADO: DEPURACIÓN

- ChipScope → HW dedicado
- Xilinx Microprocessor Debugger (XMD) → uP

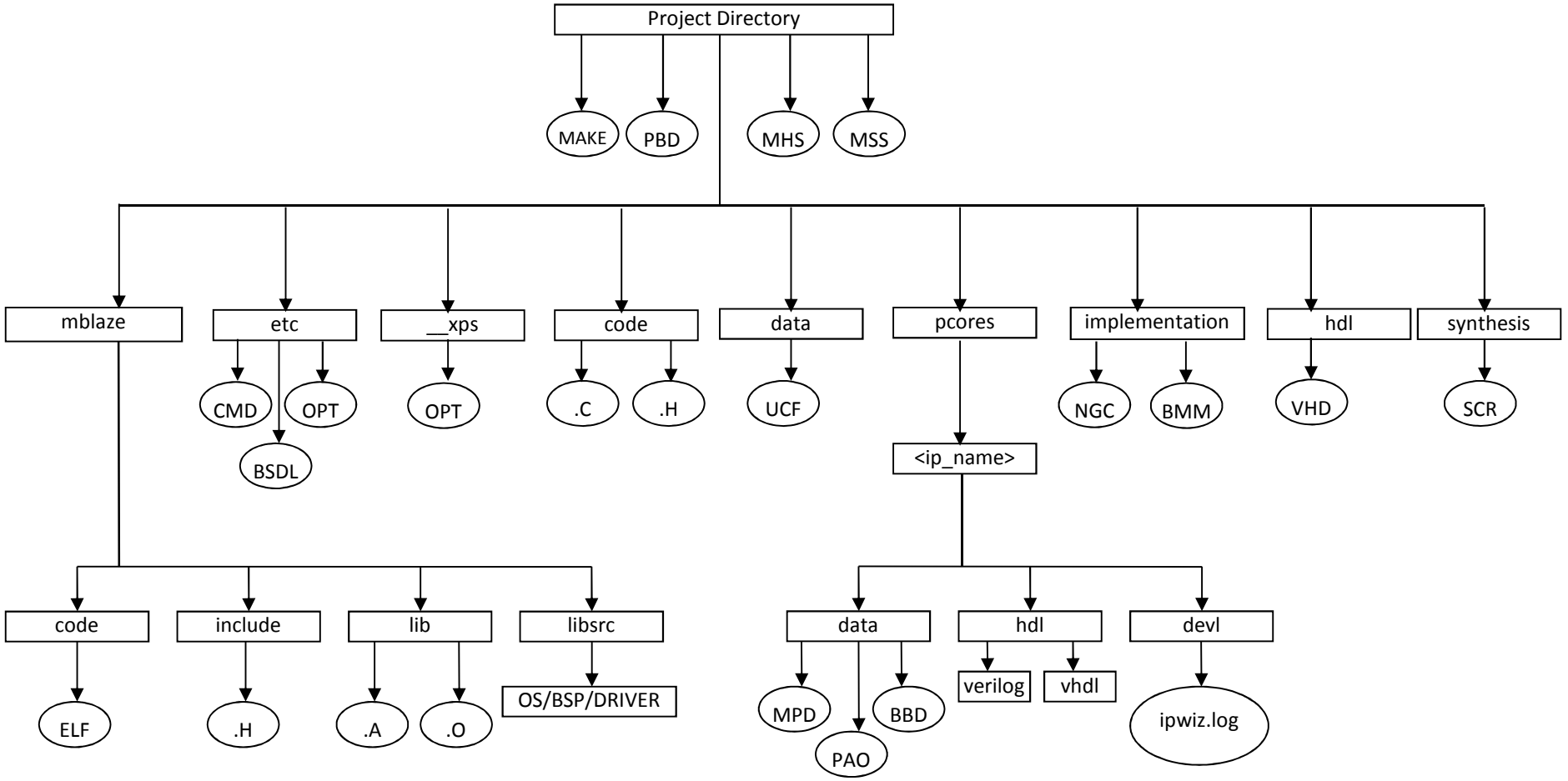


- GNU Debugger (a través del XMD)

ISE ←→ XPS


Design
Sources for: Implementation
Hierarchy
test
xc3s500e-4fg320
system_stub - STRUCTURE (C:\xup\embedded\
system_i - system (C:\xup\embedded\labs\lab1
C:\xup\embedded\labs\lab1\data\system.ucf
Processes: system_stub - STRUCTURE
Design Summary/Reports
Design Utilities
Create Schematic Symbol
View Command Line Log File
View HDL Instantiation Template
User Constraints
Synthesize - XST
Implement Design
Translate
Map
Place & Route
Generate Programming File
Configure Target Device
Update Bitstream with Processor Data
Design
Files
Libraries

DISEÑO DE UN SISTEMA EMPOTRADO: ESTRUCTURA DEL PROYECTO



FICHEROS GENERADOS

- SW
  - MDD (Microprocessor Driver Definition). Contiente las directivas necesarias para seleccionar los drivers de la aplicación.
  - MSS (Microprocessor SW Specification). Especificación del SW del sistema empotrado.
  - MLD (Microprocessor Library Definition). Contiene directivas para seleccionarlas liberrias SW y el sistema operativo.
- HW
  - BDD (Black Box Definition)
  - MHS (Microprocessor HW Specification). Define los componentes HW del sistema.
  - MPD (Microprocessor Peripheral Definition). Define la interfaz de los periféricos.
  - PAO (Peripheral Analyze Order). Contiene la lista de ficheros HDE necesarios para la síntesis y define el orden de compilación de los mismos.
  - XDB (Xilinx Board Definition). Contiene la definición de las interfaces lógicas presentes en una placa determinada y cómo se conectan a la FPGA

BIBLIOGRAFÍA:

• "EDK Concepts, Tools, and Techniques. *Guide to Effective Embedded System Design*" Xilinx → Manual del entorno de desarrollo

• "Platform Especification Format Reference Manual", Xilinx → Formatos de los distintos ficheros y descripción de su contenido