Universidad
Carlos III de Madrid

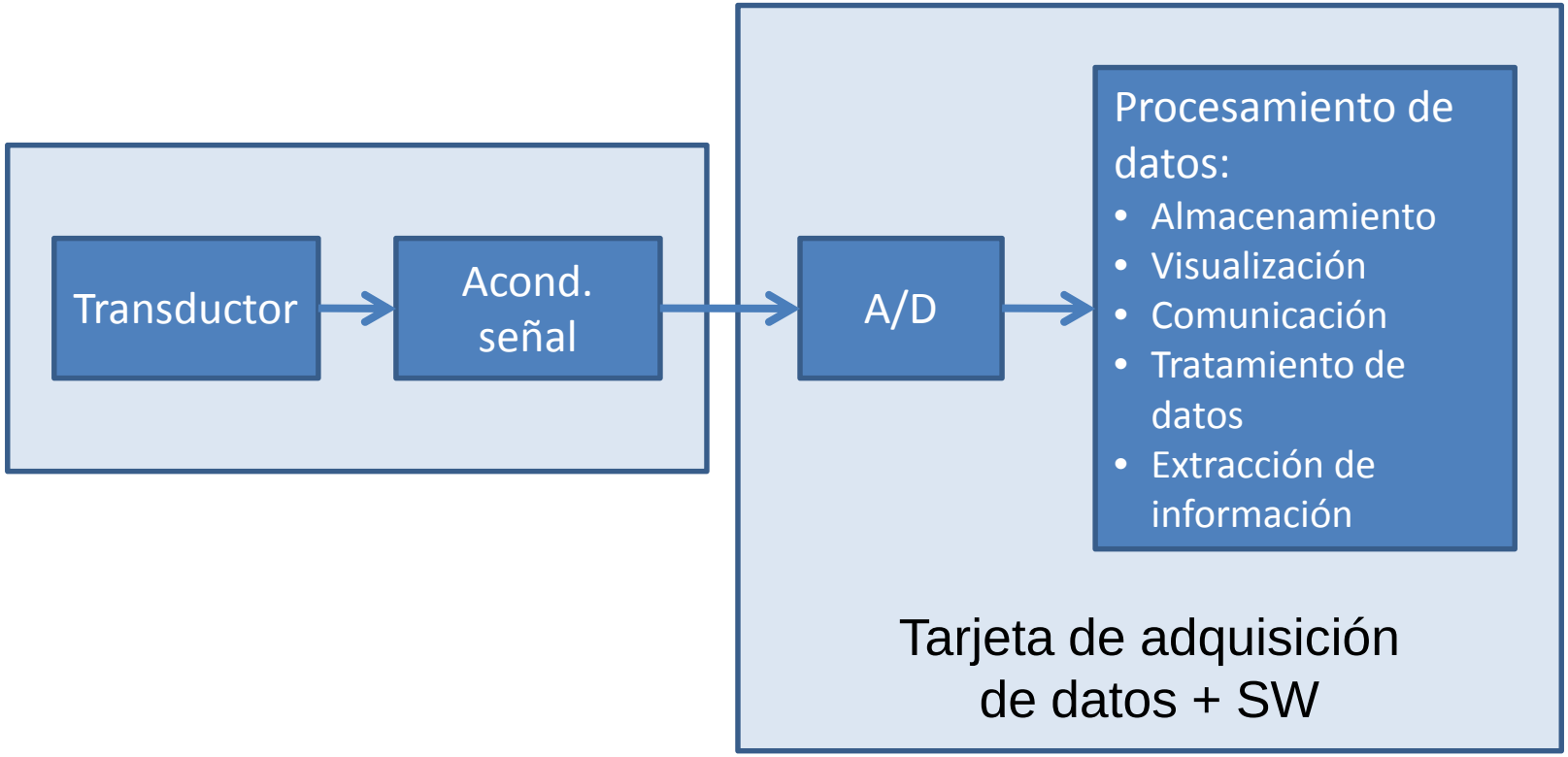
Sistemas embebidos basados en FPGAs para instrumentación

Introducción a los sistemas de instrumentación basados en microprocesador

Guillermo Carpintero del Barrio

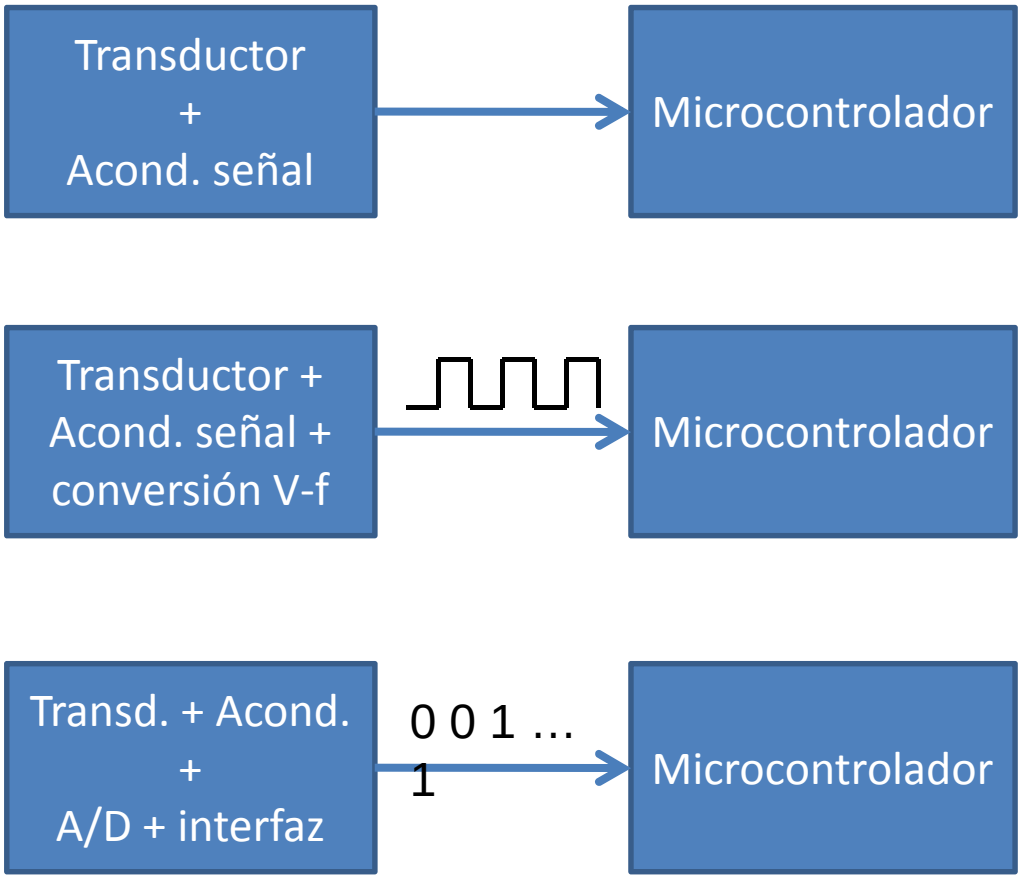
Introducción al contenido de la asignatura

Sistema de instrumentación: esquema de bloques



Introducción al contenido de la asignatura

Sistema de instrumentación: integración en sistemas embebidos

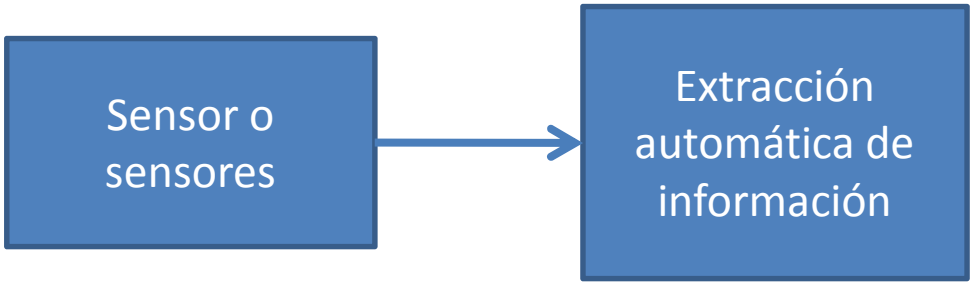


"Smart sensors"

- Visualización de datos
- Tratamiento de datos
- Comunicación de datos

Introducción al contenido de la asignatura

Sistema de instrumentación: "intelligent sensors"



Distintas plataformas:
- PC
- DSP o µcontrolador
- FPGAs

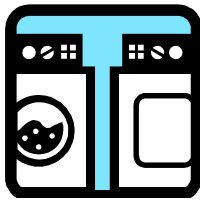
Algoritmos
- Autocalibración
- Autotest
- Extracción de características
- Soft-sensor
- ….

Introducción al contenido de la asignatura

Sistema de instrumentación embebidos: aplicaciones

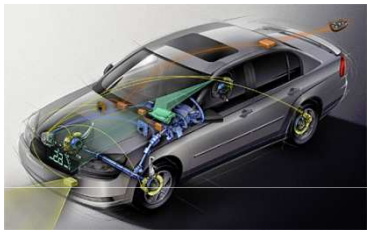
Domótica






- Electrodomésticos
- Consolas
- Iluminación
- Climatización
- Seguridad

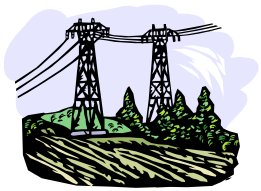
Automoción



- ABS
- Sistemas de navegación
- Control del motor

Sistemas eléctricos

- Control de demanda
- Calidad del suministro



Otros

Medicina

- Marcapasos
- Imagen (resonancia magnética)

Arquitectura de un sistema embebido

¿Qué es un sistema embebido?

Computador . . . Propósito general

Gran cantidad de recursos

Programa principal un S.O.

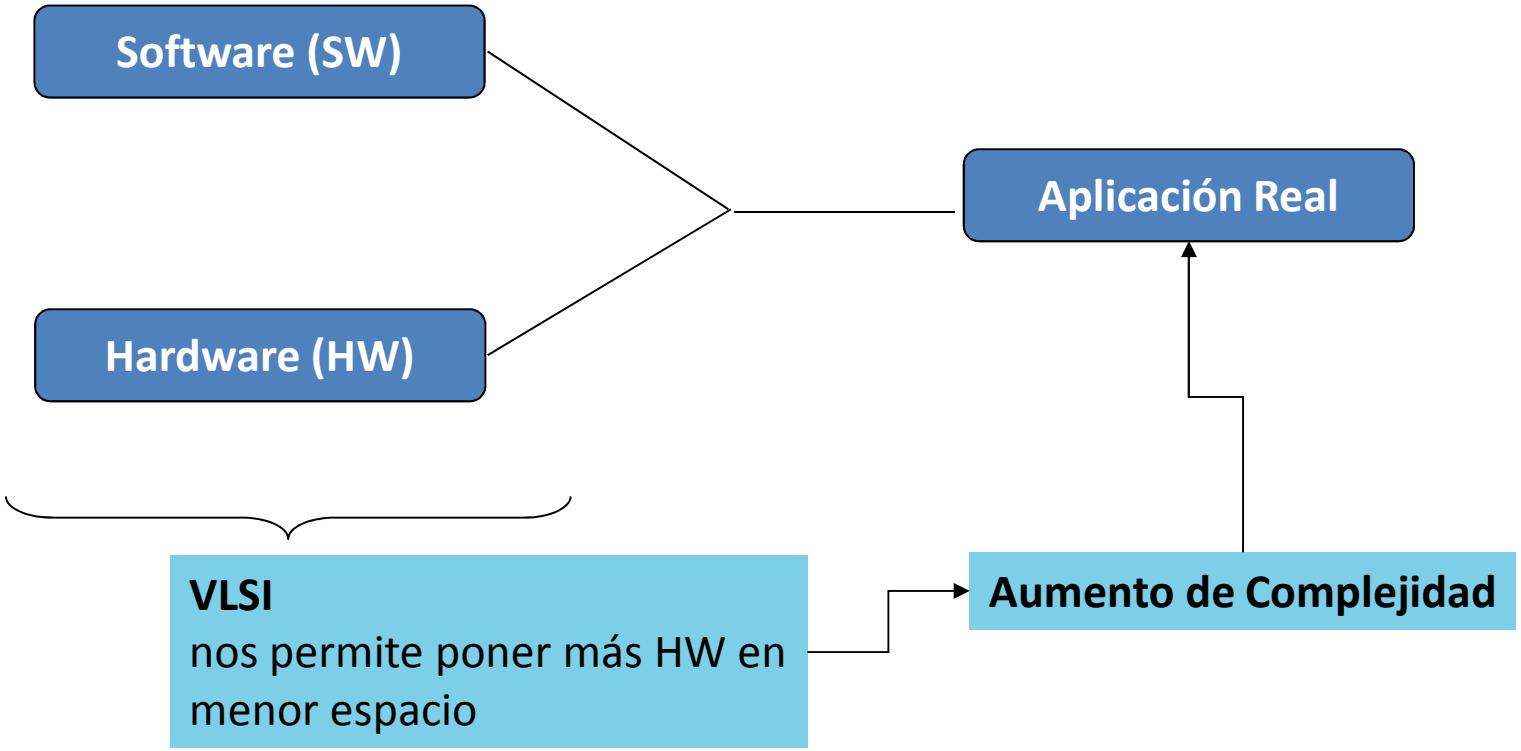
Cualquier otro tipo de sistema con un procesador es

Embebidos . . . Propósito específico

Recursos limitatos

Propgrama principal RTOS

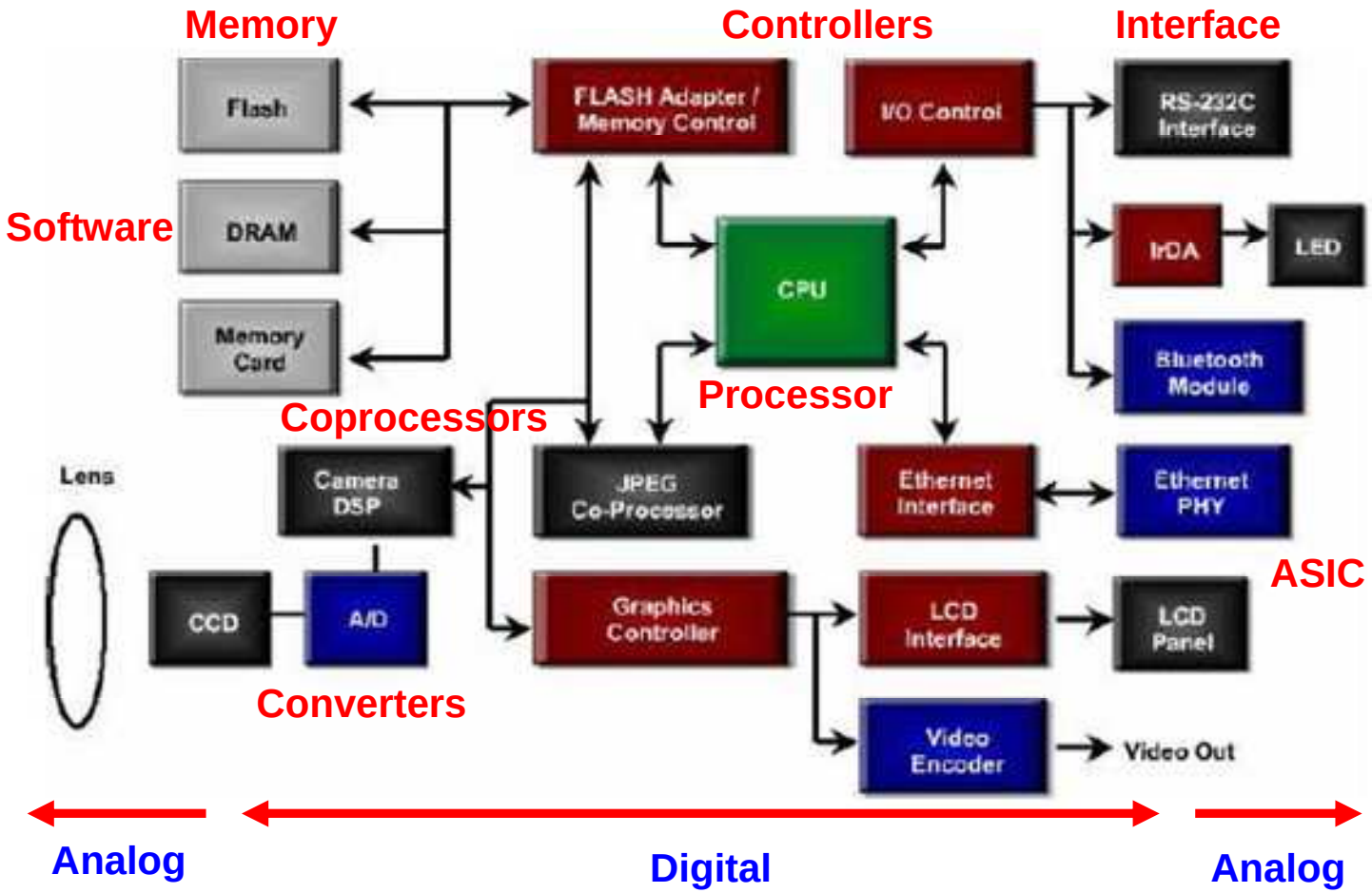
Arquitectura de un sistema embebido



Embedded System Challenges

Critical Embedded System Needs	Solution Requirement
Want a tightly integrated system that reduces overall System Cost	**Low cost platform that can integrate the processor, peripherals & glue logic**
Want processor system that's a fit to the target application	**Flexible processing solution with mix of standard or custom peripherals**
Want a solution that can be changed rapidly during the product life cycle	**Configurable platform that can be modified even while in the field**
Want to minimize inventory of off-the-shelf (OTS) parts for each project	**One type of device (e.g. FPGA) that can be used across many projects**
Want a solution that will not become obsolete necessitating software rewrite	**Common processor system architecture for software re-use**

Ejemplo de un sistema embebido



Tipos de sistema embebido

Simples (Tostadora, Microondas, Lavadora)

Complejos (Control de combustión de motor)

Herramientas de diseño:

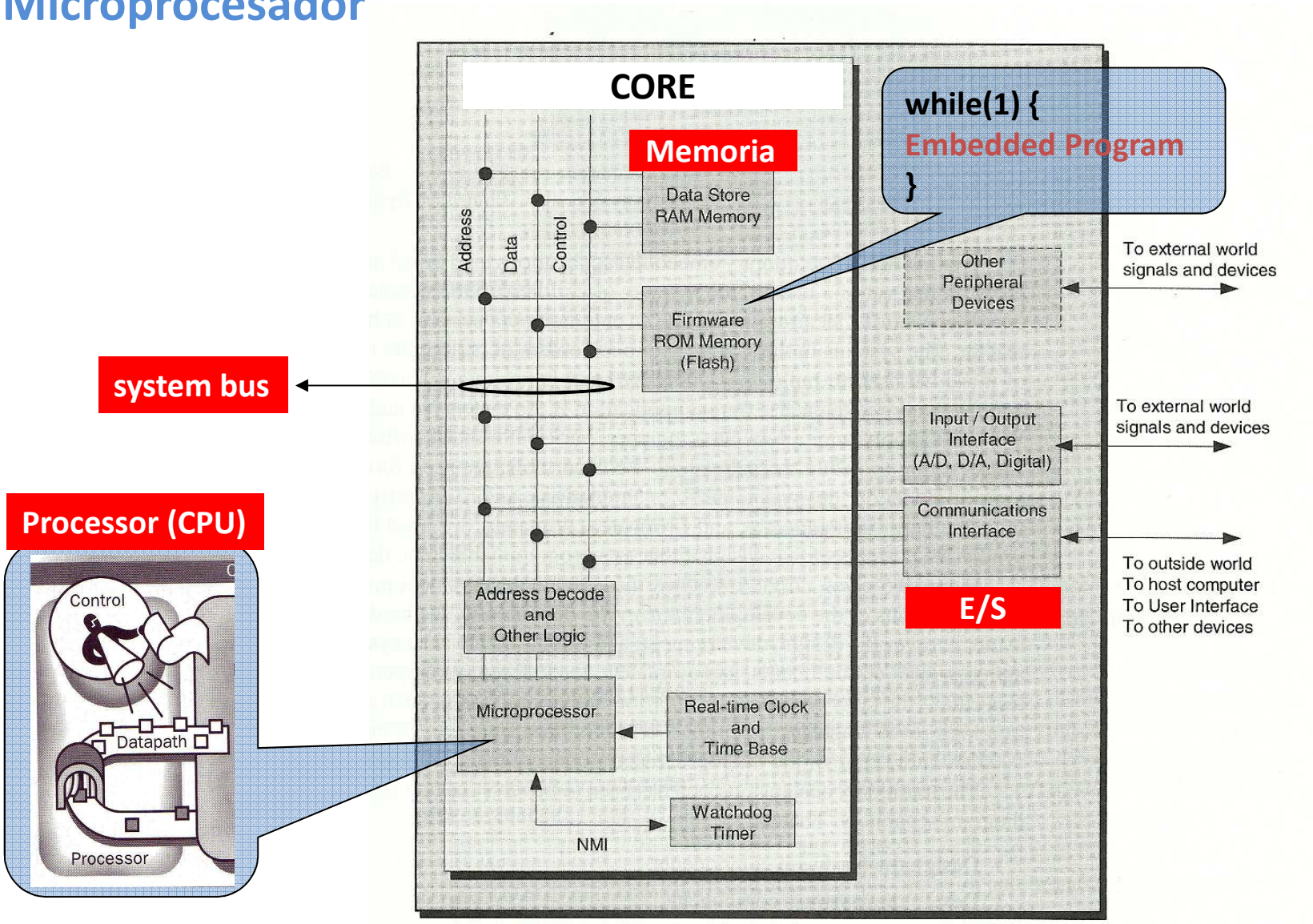
- **Verilog** – Modelado y Síntesis de HW
- **UML** y **Prog. Estructurada** – Diseño SW
- **C** – implementación de SW

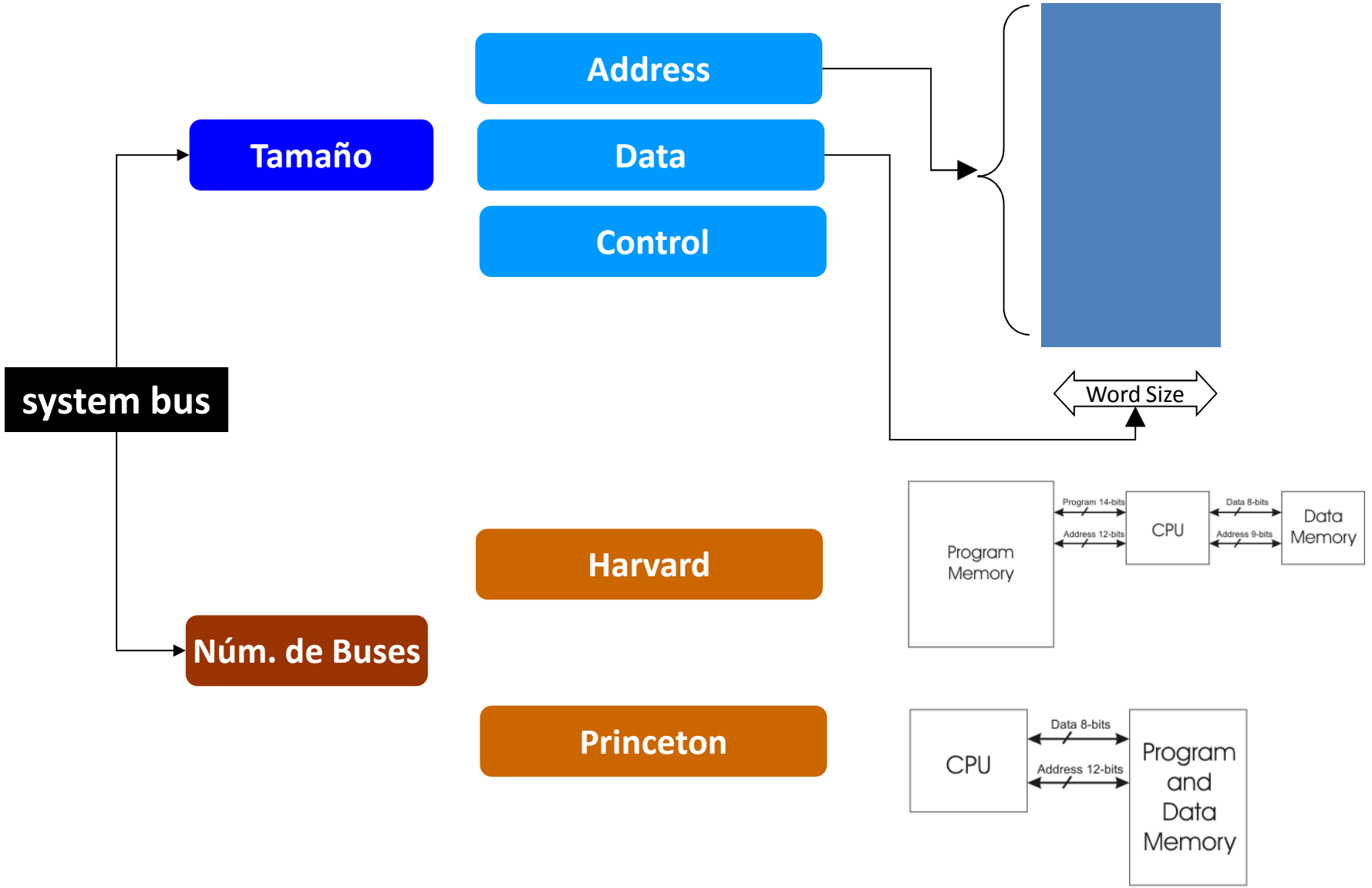
Ciclos de diseño de sistema embebido

- Diseño del Hardware
- Diseño del Software
- Fusión de ambos
- Depuración
- . . . Y más Depuración

- Captura de Requisitos
- Especificación del Sistema
- Diseño Funcional
- Diseño Arquitectura
- Prototipo

Diagrama de Bloques de un Sistema Embebido basado en Microprocesador



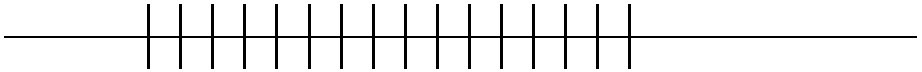

Address
Data
Control
Tamaño
system bus
Word Size
Harvard
Program Memory
Program 14-bits
Address 12-bits
CPU
Data 8-bits
Address 9-bits
Data Memory
Núm. de Buses
Princeton
CPU
Data 8-bits
Address 12-bits
Program and Data Memory

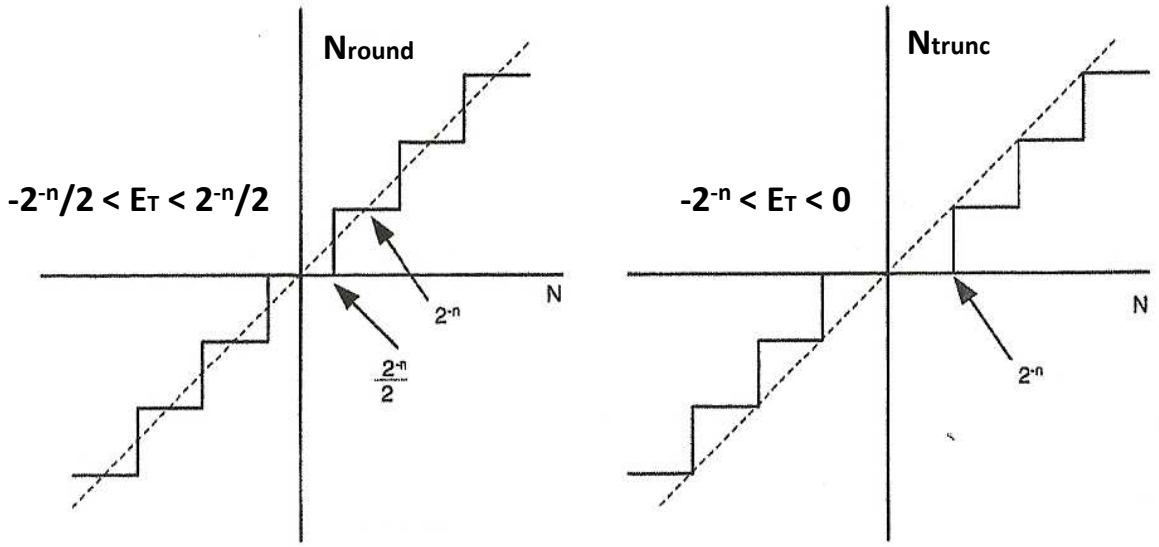
Representación de Datos

Punto Fijo (4 bits)

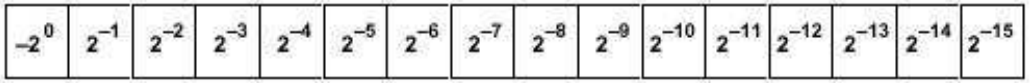
Representación de los datos mediante 16 combinaciones

Enteros sin signo	xxxx	0 a 16	
Enteros con signo	±xxxx	-8 a 7	
Real	xxx.x	0 a 7.5	(7.1 number)
	xx.xx	0 a 3.75	(3.2 number)
	x.xxx	0 a 1.6875	(1.3 number)





1.15 Number	*Decimal Equivalent*
0x0001	0.000031
0x7FFF	0.999969
0xFFFF	–0.000031
0x8000	–1.000000



Bit Weighting For 1.15 Numbers

Punto Flotante

Ancho de palabra = 32 bits 4.294.967.296 combinaciones.

ANSI/IEEE Std. 754-1985 ±3.4 x 1038 a ±1.2 x 10-38

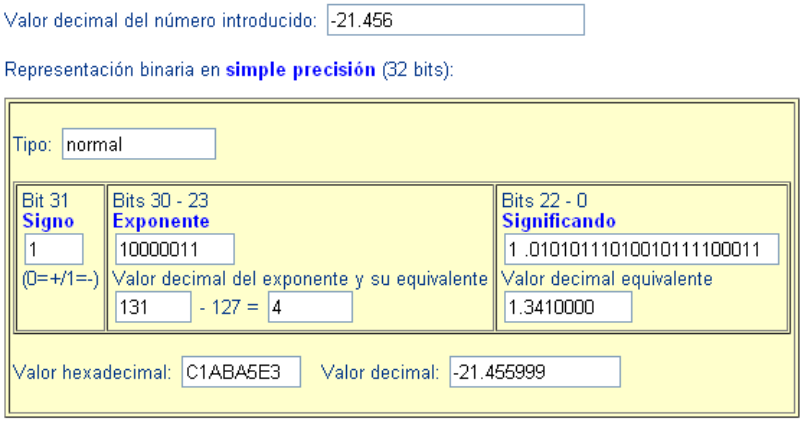
Salto entre dos números consecutivos es 107 veces menor que el valor numérico de estos.

$v = s \times 2^{Exp} \times mantissa$

s = +1 (números positivos) cuando S es 0
s = −1 (números negativos) cuando S es 1

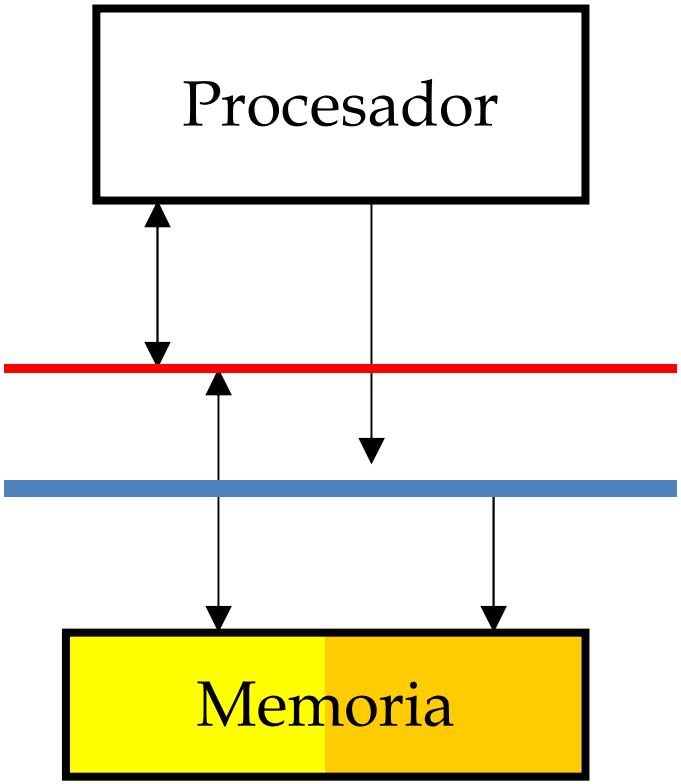
e = Exp − 127 ("biased with 127")

m = 1,**Fracción en binario**



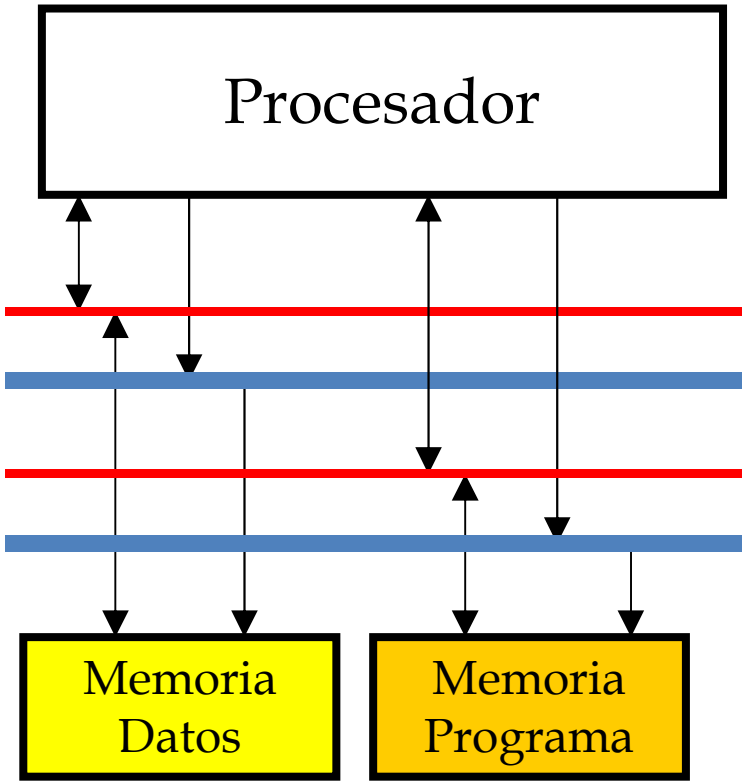
http://www.zator.com/Cpp/E2_2_4a1.htm

Princeton



Instruction Word Size
=
Native Data Format

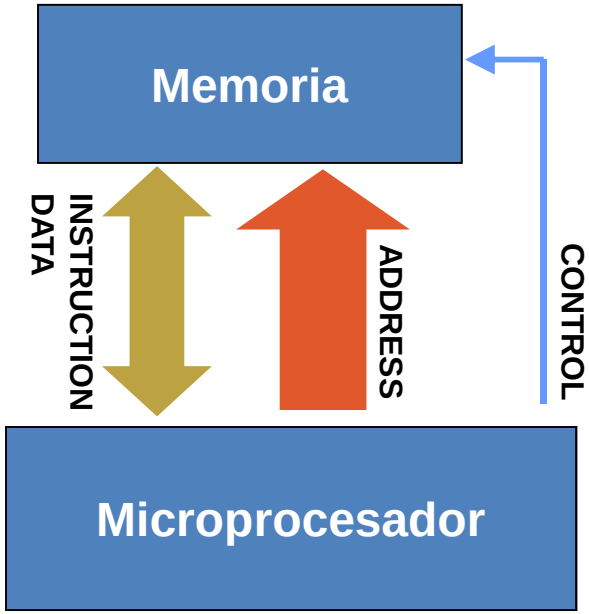
Harvard



PARALELIZA ACCIONES

Aumenta el ancho de banda con la Memoria

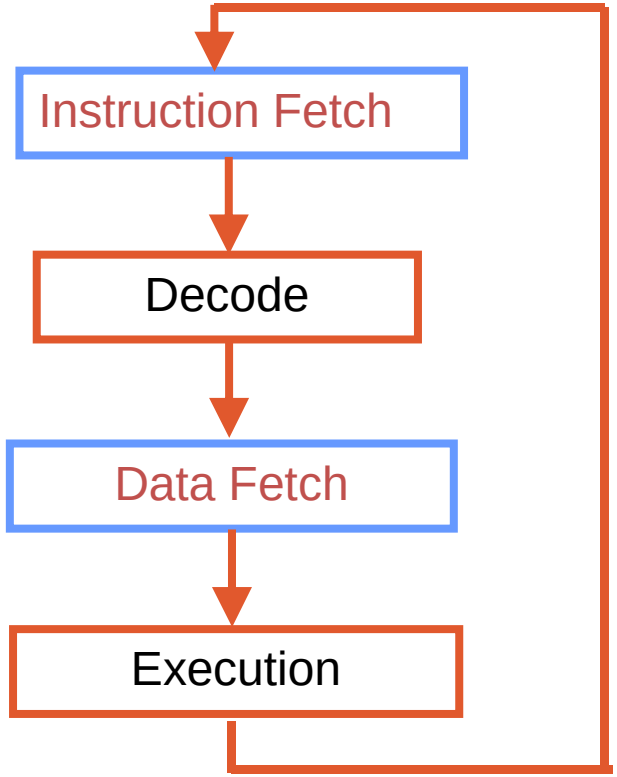
Principio de ejecución secuencial



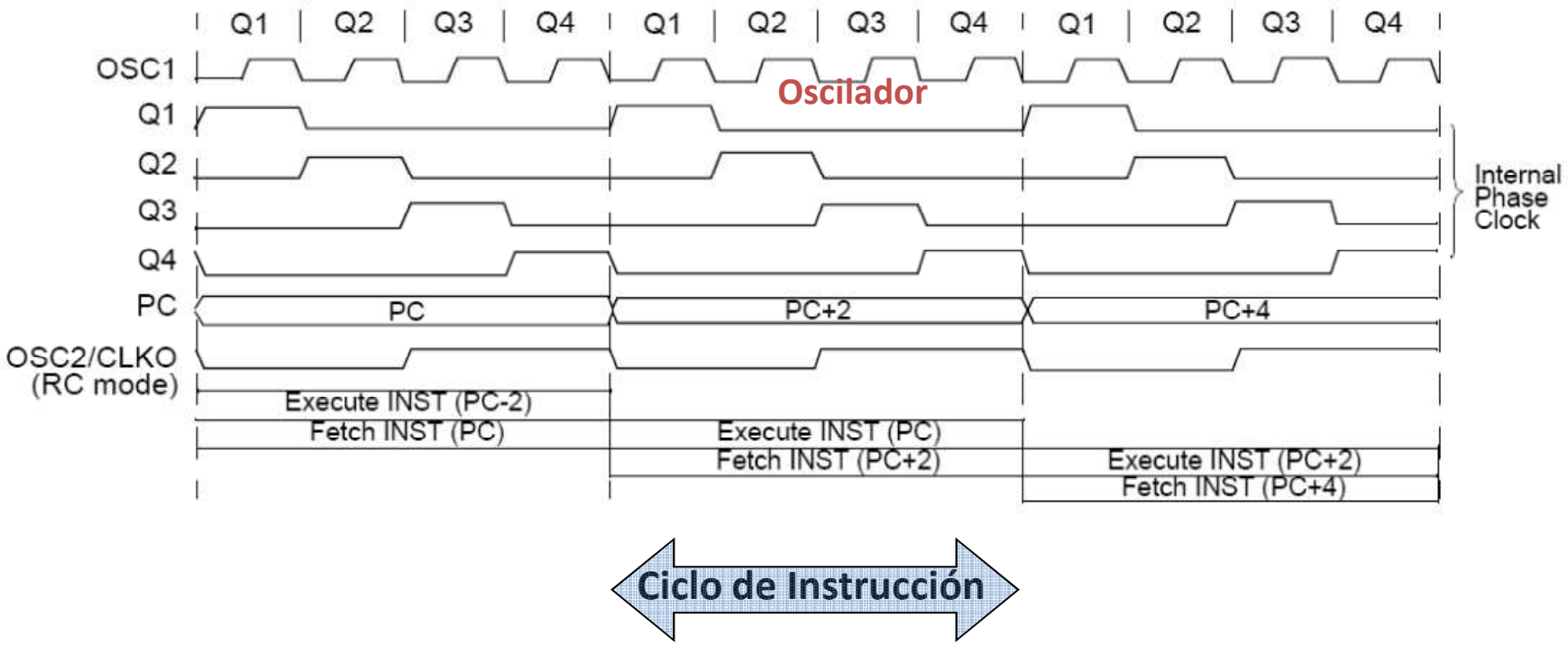
Pasos que implican accesos a memoria

y por tanto

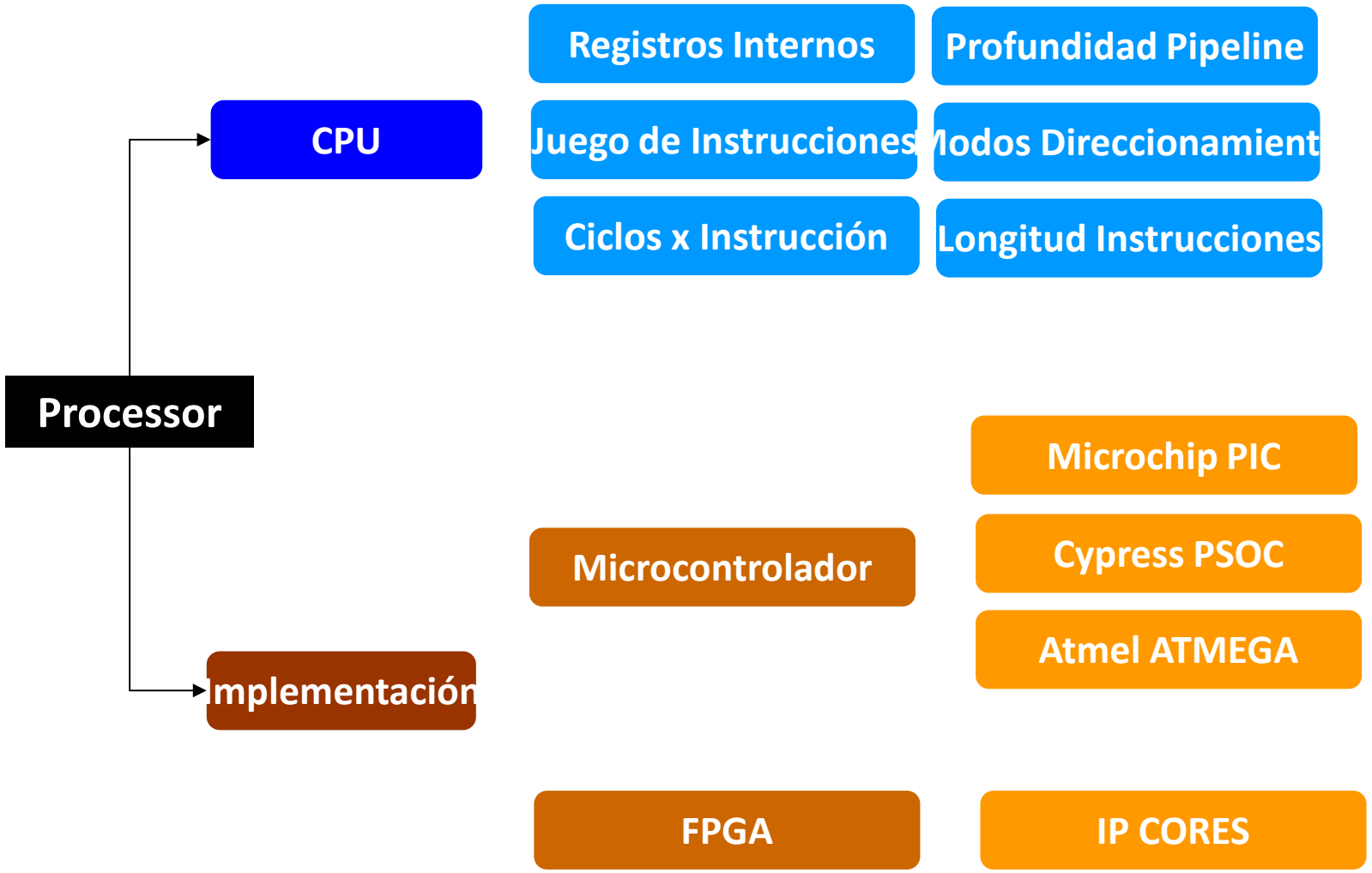
tiempo



Pipeline de Instrucciones



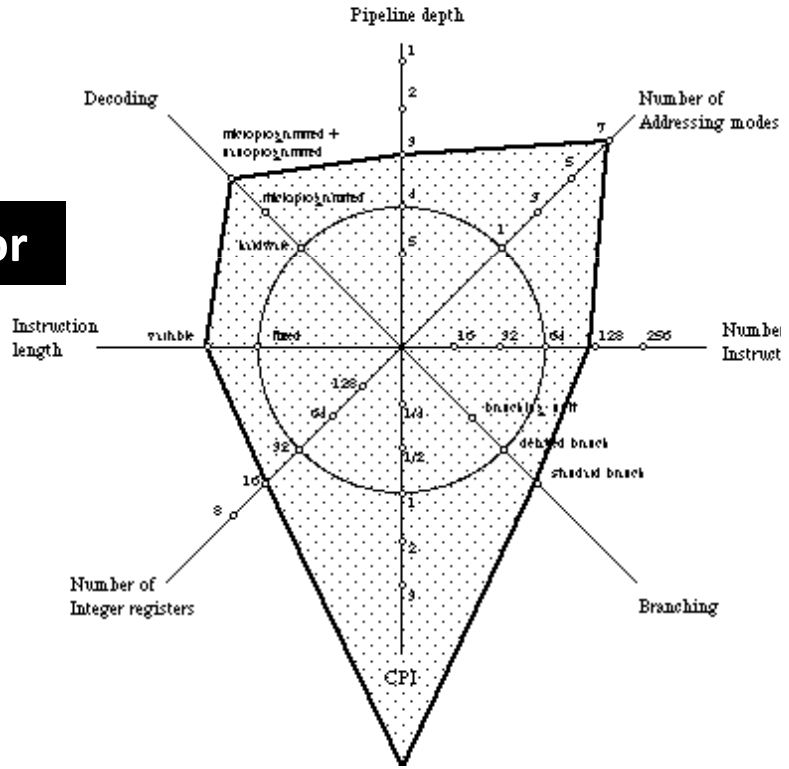
Tiempo que tarda en ejecutarse una instrucción.


Registros Internos
Profundidad Pipeline
CPU
Juego de Instrucciones
Modos Direccionamient
Ciclos x Instrucción
Longitud Instrucciones
Processor
Microchip PIC
Microcontrolador
Cypress PSOC
Atmel ATMEGA
mplementación
FPGA
IP CORES

Processor

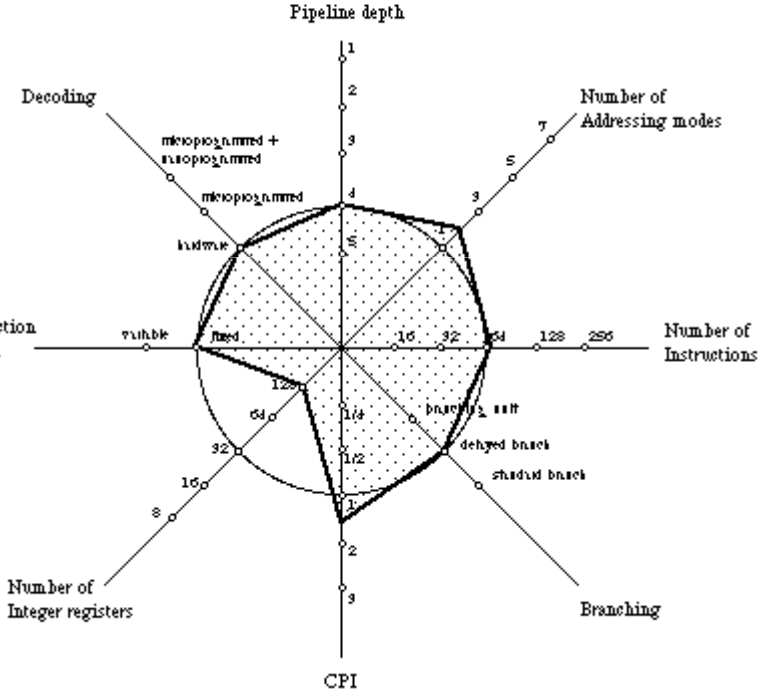
CISC

Architectural Parameters of the M68020 Processo



RISC

Architectural Parameters of the SPARC Processo



Clasificación de las Instrucciones

Instrucciones de Transferencia de Datos

Movimiento (Move)
Alteración Datos (Clear, Inc, Dec)
Rotación Bits (Shift, Rotate)

Instrucciones Aritméticas (Add, Sub, Mult, Div)

Instrucciones Lógicas (And, Or, Xor)

Instrucciones Booleanas (Set bit, Clear bit, Jump if bit set, Jump if bit clear)

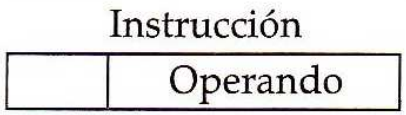
Instrucciones de Salto

Control (Jump, **Conditional jumps**)
Ralacionadas con Subrutinas (Push, Pull)
Relacionadas con Interrupción (Retorno de Int.)

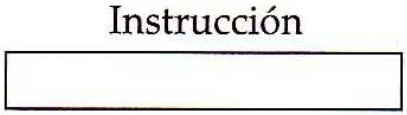
Modos de direccionamiento

Medio para especificar en la instrucción la **ubicación de los operandos**.

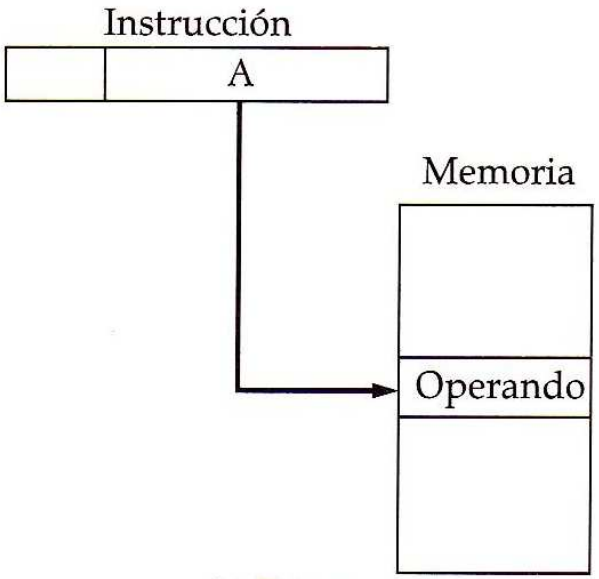
Inmediato



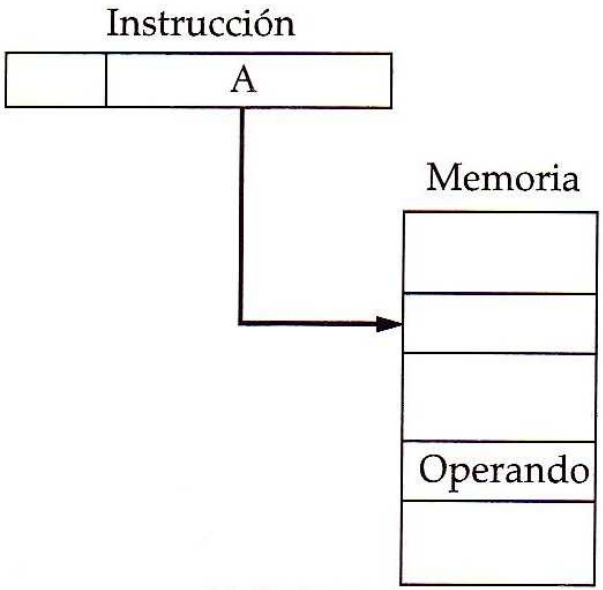
Inherente



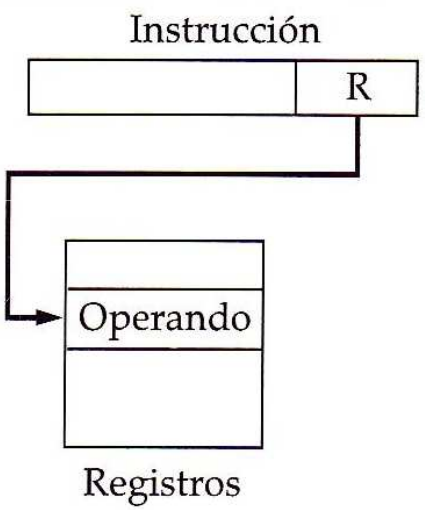
Directo



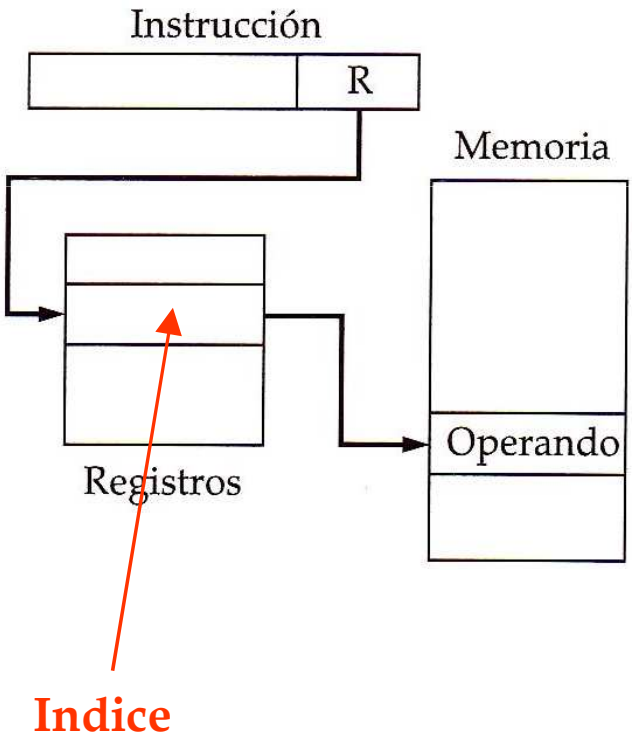
Indirecto



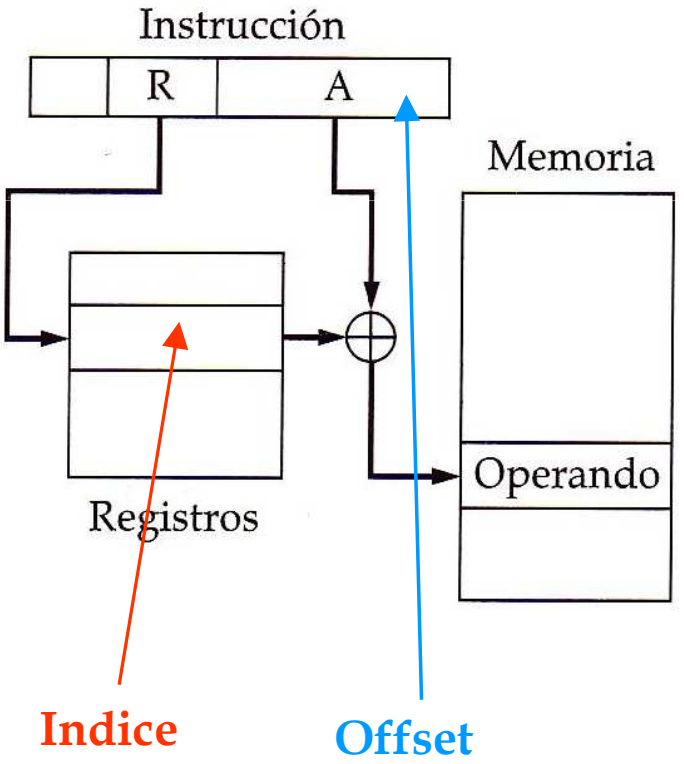
Directo a través registro



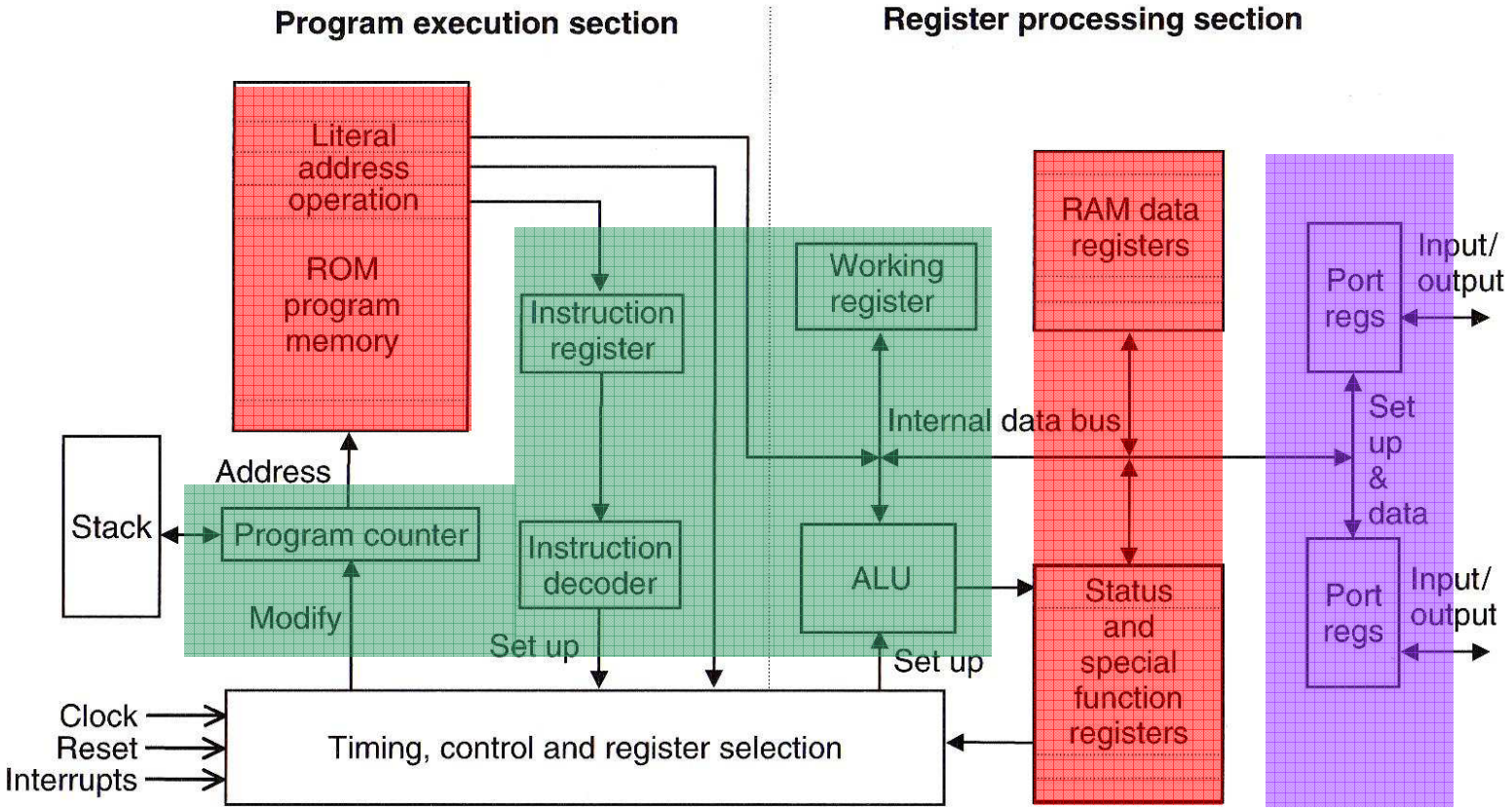
Indirecto a través registro



Indexado



Microchip PIC



Memory = Massive blocks + Special registers ! ! !

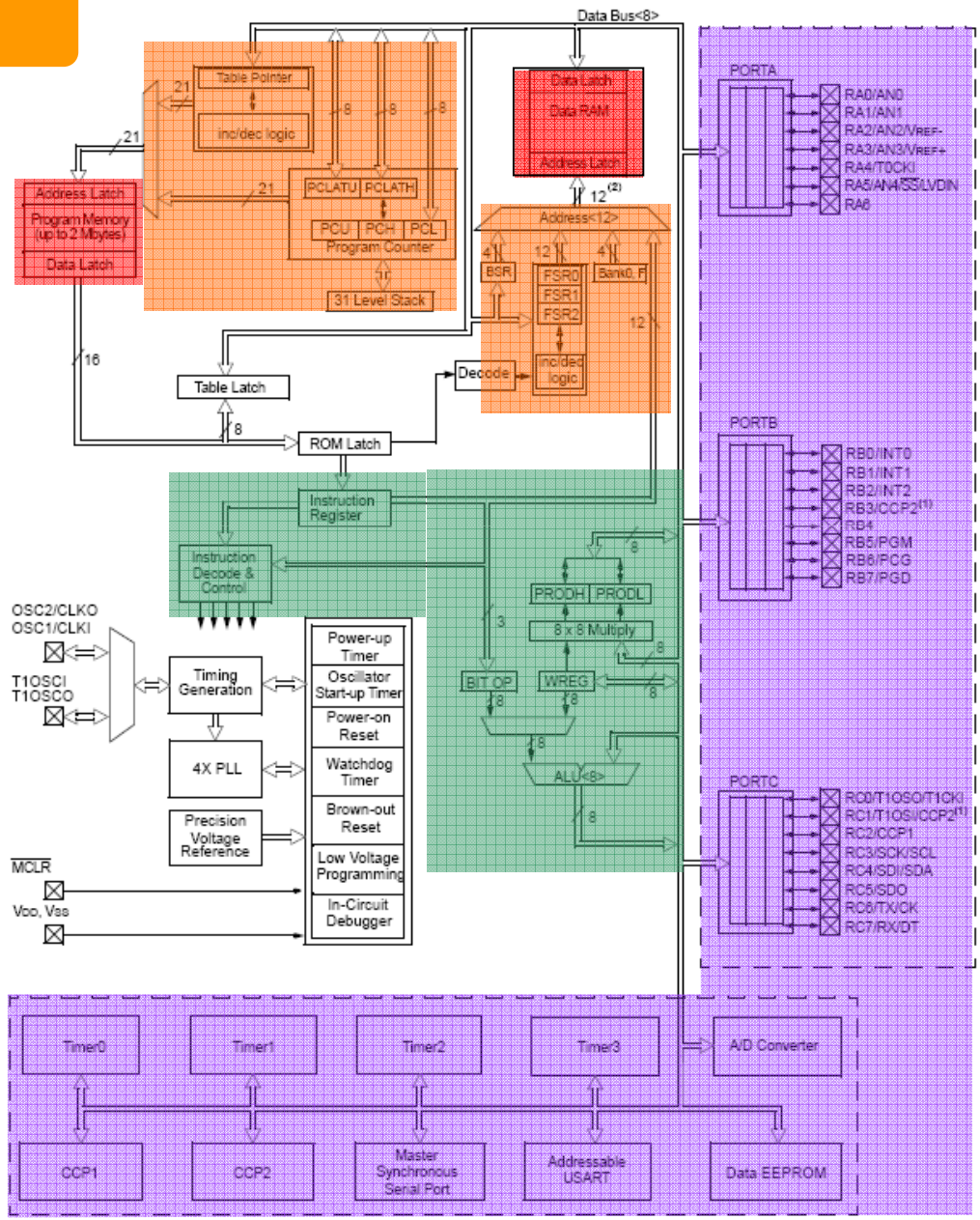
Figura de "PIC microcontrollers: An introduction to Microelectronics"
M. Bates
Elsevier/Newnes 2004

Microchip PIC

Memory
- Address
- Data

CPU

Input/Output

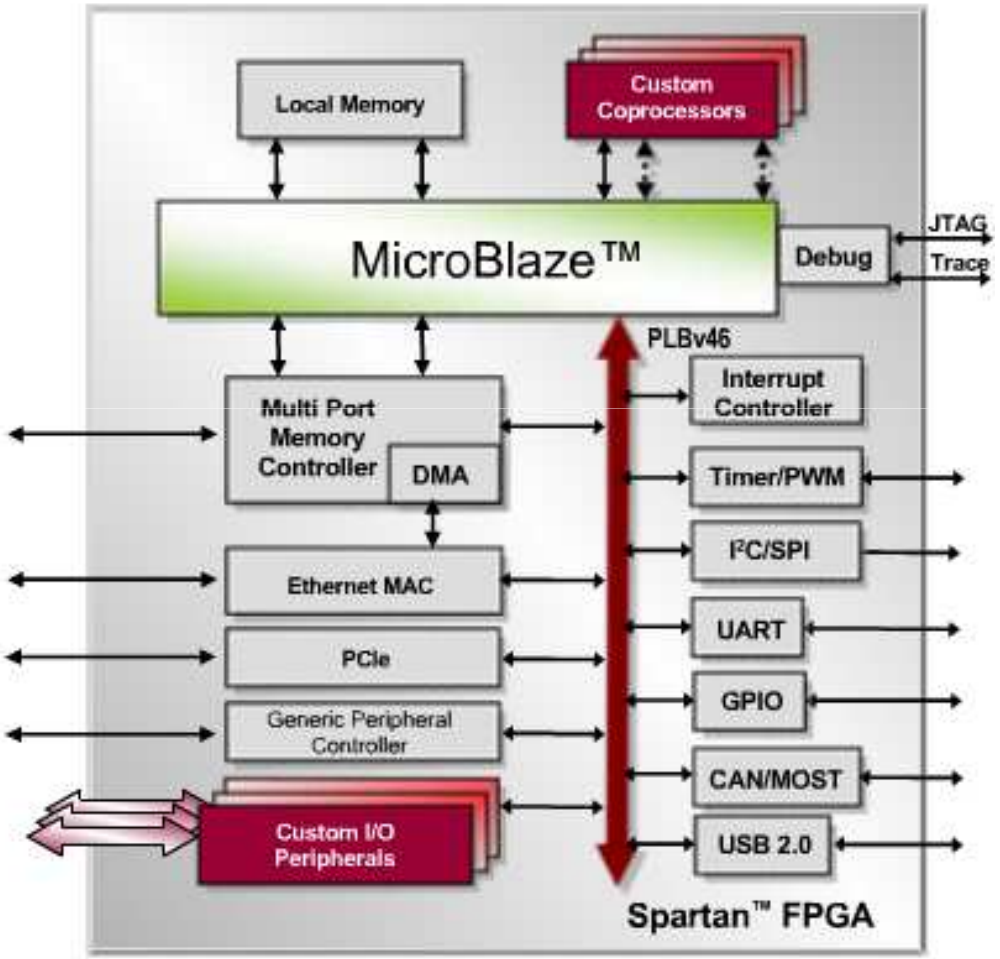


MicroBlaze

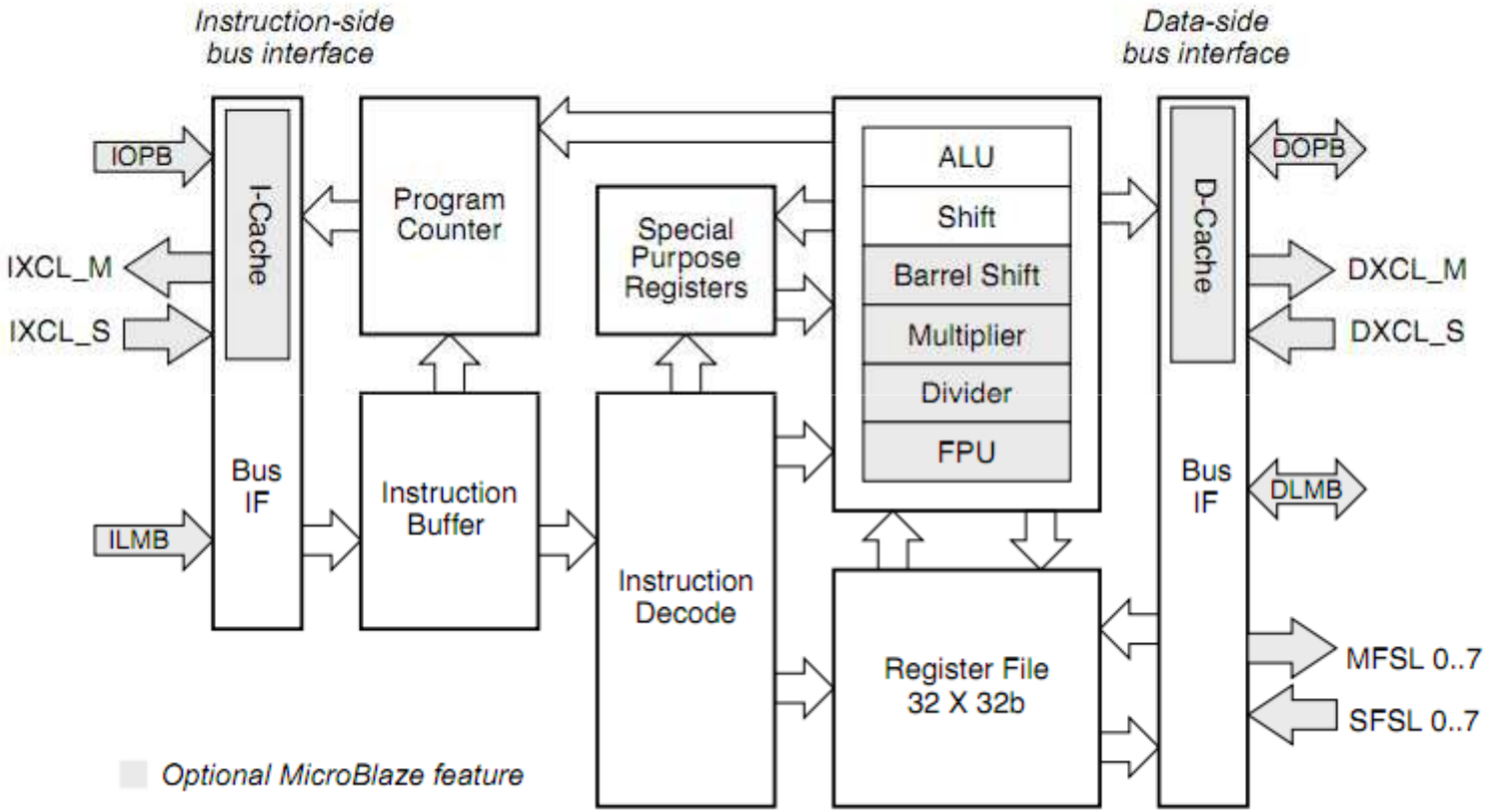
Opciones en Arquitectura Procesador
- Pipeline, Instrucciones
- Caches, FPU
- MMU
- Coprocesadores

Selección de Interfases E/S
- Ethernet, PCI
- UART, SPI, I2C, GPIO
- Definidos por Usuario

Interfases con memoria
- DDR, DDR2, SRAM, Flash



MicroBlaze


Instruction-side bus interface
Data-side bus interface
IOPB
IXCL_M
IXCL_S
ILMB
I-Cache
Bus IF
Program Counter
Instruction Buffer
Special Purpose Registers
Instruction Decode
ALU
Shift
Barrel Shift
Multiplier
Divider
FPU
Register File 32 X 32b
D-Cache
Bus IF
DOPB
DXCL_M
DXCL_S
DLMB
MFSL 0..7
SFSL 0..7
Optional MicroBlaze feature