

## Tema 6

### RESUMEN

En el **tema 6 (Conversión Analógico/Digital y Digital/Analógico)** se enseña cómo utilizar el bloque ADC y DAC del microcontrolador. Este tema va acompañado de unos videos explicativos, los cuales son de una versión anterior de las transparencias y utilizando un entorno de desarrollo distinto (el Keil uVision 5 en lugar del STM32CubeIDE). Sin embargo, las explicaciones siguen siendo totalmente válidas, teniendo (para cualquier tipo de incongruencia) validez las transparencias publicadas. Este tema se compone de los siguientes apartados:

En el primer punto se habla de los conceptos básicos de la conversión analógica/digital (ADC) y de la conversión digital/analógica (DAC). En concreto:

- El proceso de conversión analógica a digital se basa en 3 fases:
  - **Muestreo:** Discretiza el eje de tiempos o espacio
  - **Cuantificación:** Discretiza el eje de amplitud e introduce el concepto de error de cuantificación.
  - **Codificación:** Se trata de la asignación de valores binarios a cada uno de los niveles de cuantificación.
- El proceso de conversión digital analógica se basa en hacer básicamente lo contrario utilizando interpolación.

En el segundo punto se describe el **BLOQUE ADC**, indicando primero sus características básicas y diagrama de bloques, después explicando sus diferentes modos de funcionamiento (modo simple, modo continuo y modo scan) y finalmente sus diferentes registros de control, datos y estado.

Los diferentes **registros de control** del bloque ADC, que sirven para configurar su funcionalidad antes de utilizarlo, son los siguientes:

- **ADC→CR1** – Control Register 1, que es un registro de 32 bits con los siguientes bits de configuración, que deben escribirse sólo cuando ADON=0, el resto deben ser 0:
  - RES[1:0]: Resolución.
    - 00 – 12bits; 01 – 10bits; 10 – 8bits; 11 – 6bits
  - SCAN: Scan mode.
    - 0 – deshabilitado; 1 – habilitado
  - EOCIE: Habilidad de interrupción por fin de conversión. Si no se quiere usar, pon '0'

- **ADC→CR2** – Control Register 2, que es un registro de 32 bits con los siguientes bits de configuración, que deben escribirse sólo cuando ADON=0, el resto deben ser 0:
  - SWSTART: Escribiendo un '1' aquí inicia una conversión (el propio hardware lo pone a '0' automáticamente). Este bit sólo se puede activar con ADON=1 y RCNR=0
  - ALIGN: Con un '0' alinea el dato a la derecha del registro de 16bits, y con un '1' lo alinea a la izquierda. Normalmente alinearemos a la derecha.
  - EOCS: Selección del modo de aviso del EOC. Con un '0' sólo se activa el EOC al finalizar una secuencia completa de conversión (modo scan). Con un '1' se activa con cada conversión.
  - DELS: Configuración del retardo entre conversiones:
    - 000 – Sin retardo
    - 001 – Hasta que se lea el dato anterior
    - 010 – 111 retardos de 7, 15, 31, 63, 127 y 255 ciclos de APB. Normalmente lo pondremos a 000 (simple) o 001 (continua).
  - CONT: Con un '0' la conversión es simple; con un '1' la conversión es continua.
  - ADON: Con un '1' enciende el ADC, con un '0' lo apaga.
  
- **ADC→SQRx** – Sequence Register x, que es un conjunto de 5 registros (el 1 es distinto al resto) que configuran el número de canales a convertir y el orden de los mismos. Se puede repetir canal en la secuencia y el máximo son 27 pasos en la secuencia:
  - En los bits 24-20 del SQR1 hay que definir el número de elementos de la secuencia
    - 00000 – 1 elemento; 00001 – 2 elementos; ...; 11010 – 27 elementos
    - Cada elemento se indica con su número (del 0 al 25) codificado en 5 bits, indicando el número de canal
    - Si sólo se usa un elemento, hay que escribir el SQR1 = 0 y en los 5 bits más bajos del SQR5 el canal utilizado.

El único **registro de datos** del bloque ADC, que sirve para leer el resultado digital de la conversión realizada:

- **ADC→DR** – ADC Data Register, que es un registro de 32 bits, con solo 16 útiles (los menos significativos), donde se deposita el dato alineado a la izquierda o a la derecha, según se haya seleccionado en ALIGN.

El único **registro de estado** del bloque ADC, que sirve para comprobar y consultar la ejecución de las actuaciones sobre los pines del bloque, es el siguiente:

- **ADC→SR** – Status Register, que es un registro de 32 bits con sólo 10 disponibles y sólo 4 útiles para el curso:
  - ADONS: ADC ON status

- Indica con un 1 que el ADC está listo para convertir.
- OVR: Overrun
  - Indica con un 1 que no se ha leído previamente el resultado de la conversión anterior, y se ha sobrescrito su valor con el resultado de la conversión actual.
- EOC: End of Conversion
  - Indica con un 1 que se ha finalizado la conversión en curso y el resultado está en ADC->DR.

A continuación, se muestran las peculiaridades al usar el bloque ADC con el software STM32CubeIDE, utilizando la perspectiva CubeMX.

Finalmente se muestran dos ejemplos prácticos (uno con conversión simple y otro con conversión continua) para probar por el alumno, con su diagrama de flujo, con su programa correspondiente (inicialización y funcionamiento continuo) -> El ejemplo de conversión simple convierte cada vez que se pulsa el botón USER de la placa DISCOVERY y saca el valor de conversión (de 12 bits, es decir, de 0-4095) por el LCD, mientras que el ejemplo de conversión continua hace lo mismo constantemente pero si necesidad de pulsar el botón USER.

En el tercer punto se describe el **BLOQUE DAC**, indicando primero sus características básicas y diagrama de bloques y finalmente sus diferentes registros de control, datos y estado.

El único **registro de control** del bloque DAC, que sirve para configurar su funcionalidad antes de utilizarlo, es el siguiente:

- **DAC→CR** – Control Register, que es un registro de 32 bits con los siguientes bits de configuración. El resto deben estar a 0:
  - BOFF2 – Deshabilitación del buffer de salida de canal 2 del DAC
    - Con un '0' está habilitado, con un '1' se deshabilita
  - EN2 – Habilitación del canal 2
    - Con un '0' se deshabilita, con un '1' se habilita
  - BOFF1 – Deshabilitación del buffer de salida de canal 1 del DAC
    - Con un '0' está habilitado, con un '1' se deshabilita
  - EN1 – Habilitación del canal 1
    - Con un '0' se deshabilita, con un '1' se habilita

Los diferentes **registros de datos** del bloque DAC, que sirven para escribir el dato digital a convertir, son los siguientes:

- **DAC→DHR12R1** – DAC Data Register, con 12 bits y alineado a la derecha (canal 1). Se escribe en los bits [11:0] el dato a convertir.
- **DAC→DHR12L1** – DAC Data Register, con 12 bits alineado a la izquierda (canal 1). Se escribe en los bits [15:4] el dato a convertir.

- **DAC→DHR8R1** – DAC Data Register, con 8 bits alineado a la derecha (canal 1). Se escribe en los bits [7:0] el dato a convertir.
- Y de la misma forma existen, para el canal 2: **DAC→DHR12R2**, **DAC→DHR12L2**, **DAC→DHR8R2**

El único registro de estado del bloque DAC, que sirve para comprobar y consultar la ejecución de las actuaciones sobre los pines del bloque, es el siguiente:

- **DAC→SR** – Status Register, que es un registro de 32 bits con sólo 2 bits disponibles, pero ninguno útil para el curso.

A continuación se muestran las peculiaridades al usar el bloque DAC con el software STM32CubeIDE, mediante su perspectiva CubeMX.

Finalmente se muestran un ejemplo práctico para probar por el alumno, con su programa correspondiente (inicialización y funcionamiento continuo) -> El ejemplo genera una onda de variación no sinusoidal, usando valores de 8 bits, por el canal 2 (conectado al PA5).