

Tema 2: Conexión de buses

Diseño de sistemas electrónicos

Universidad Carlos III de Madrid

Dpto. Tecnología Electrónica

Tema 2: Conexión de buses

1. Introducción y conceptos generales
2. Ejemplos prácticos
 - Bus de ampliación para LPC2xxx
 - Interfaz externa para ARM7
 - Bus ISA / EISA
 - Bus PCI
 - Bus AGP
 - Bus PCI Express
 - Otros buses

Índice

- Introducción y conceptos generales
- Ejemplos prácticos
 - Bus de ampliación para LPC2xxx
 - Interfaz externa para ARM7
 - Bus ISA / EISA
 - Bus PCI
 - Bus AGP
 - Bus PCI Express
 - Otros buses

Introducción y Conceptos Principales

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Introducción

- Existen varias topologías de conexión para conectar los dispositivos entre sí, cada una de ellas con sus ventajas y desventajas:
 - **Totalmente conectados -> Malla -> Árbol -> Estrella (punto a punto)**
 - **En línea -> Anillo**
 - **En bus**
- Los sistemas electrónicos digitales normalmente utilizan el tipo de conexión en bus y a veces los tipos de conexión de estrella y anillo (para aplicaciones especiales)

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Topologías

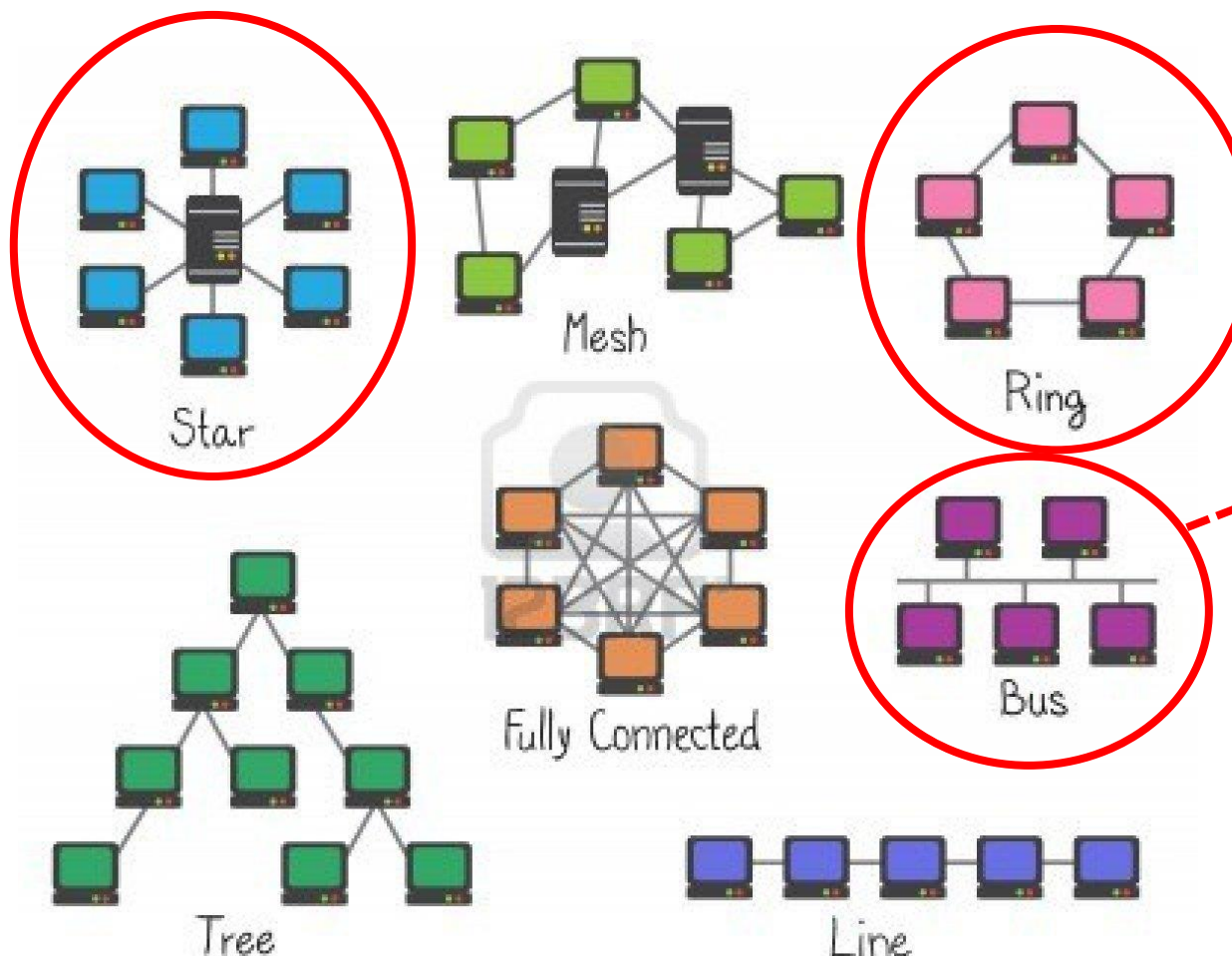
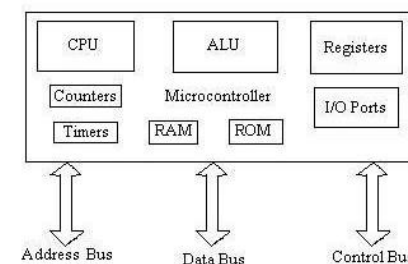


Figura 1

La topología más utilizada



Ejemplo en un microprocesador

Figura 2

Figura 1: https://www.123rf.com/photo_13766028_illustration-of-network-topology-computer-network-connection-ring-bus-tree-mesh-star-line.html
 Figura 2: <https://www.eeweb.com/microprocessor-vs-microcontroller-2/>

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Definición y tipos (I)

- Un bus se define como una ruta eléctrica común para múltiples dispositivos, es decir "**un bus es un sistema de comunicación que transfiere datos entre componentes dentro de un dispositivo, o entre dispositivos**".
- Tipos:
 - **Bús interno**: Se utiliza dentro de la CPU y siempre depende del microprocesador
 - **Bús externo**: Se utiliza para conectar los periféricos externos y no depende del microprocesador

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Definición y tipos (II)

Al bus interno conectado a la placa base

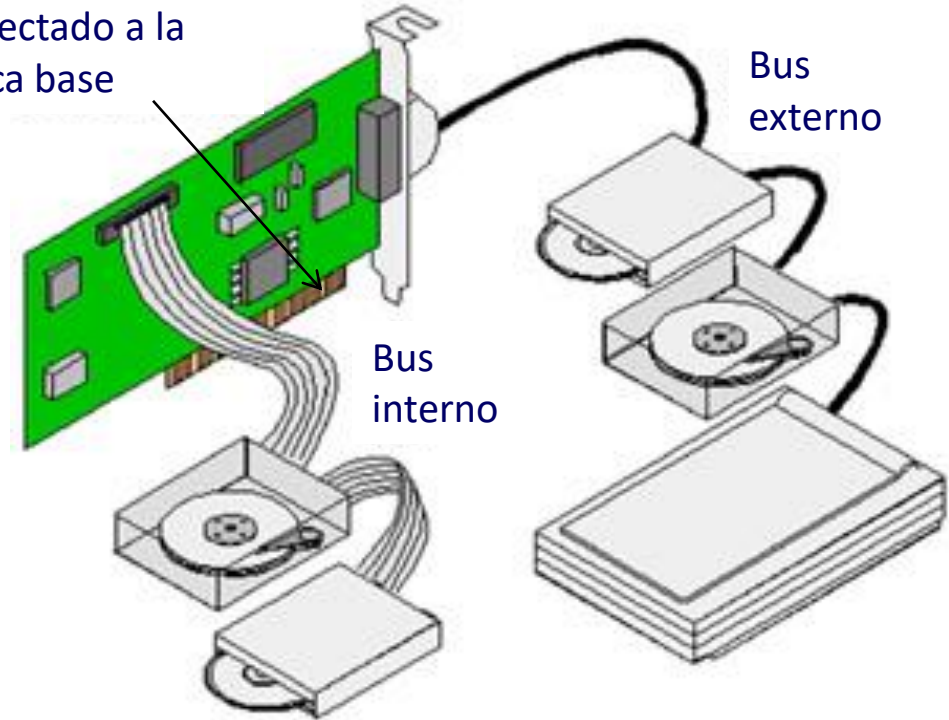


Figura 1

Buses internos y externos en un PC

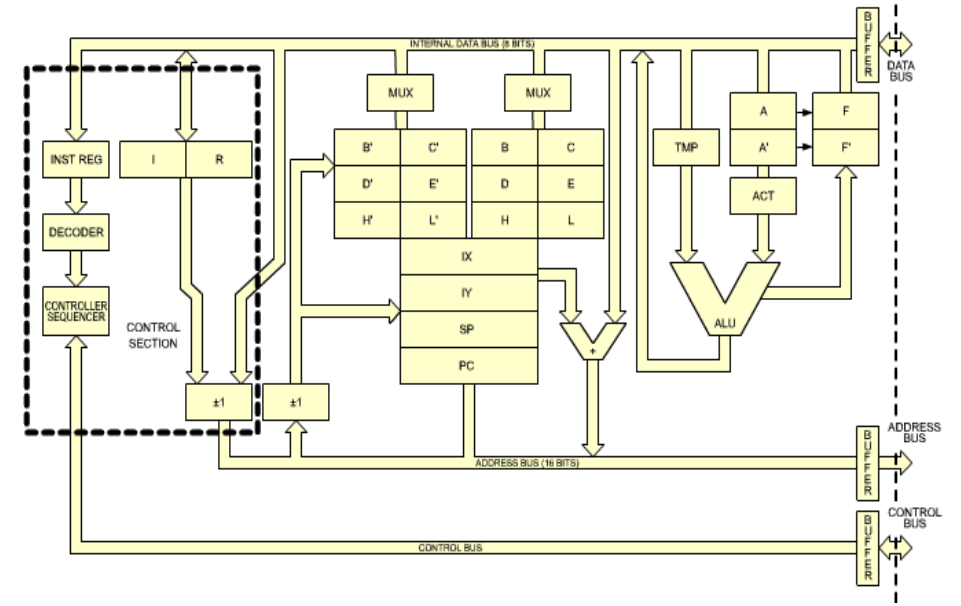


Figura 2

Buses internos y externos en un microprocesador Z80

Figura 1: <https://www.pcmag.com/encyclopedia/term/daisy-chain>
 Figura 2: <https://www.pinterest.es/mustaphabmanjeri95/benz/>

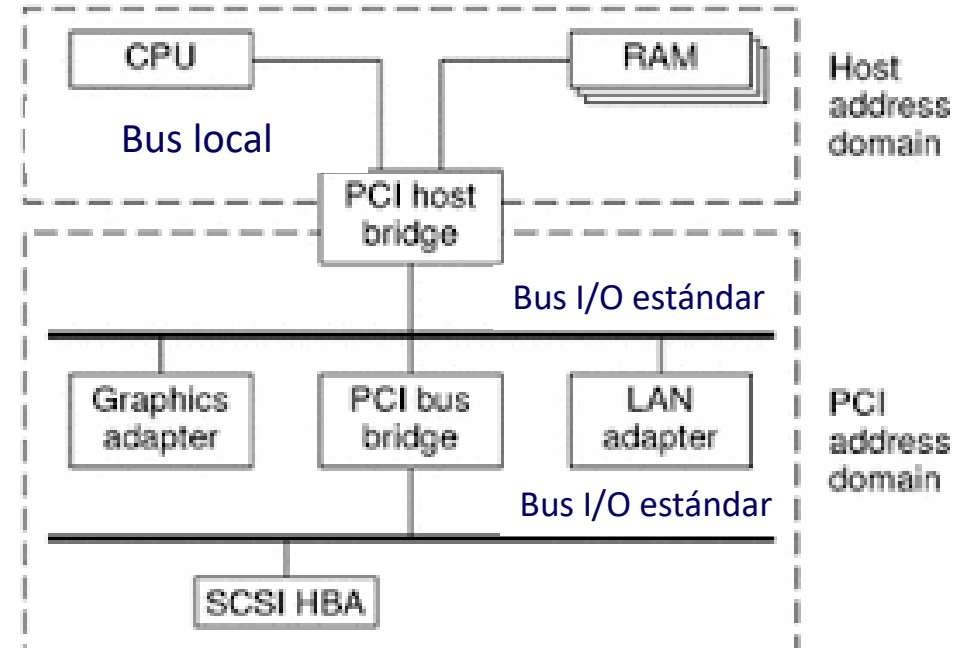
Tema 2: Conexión de buses

1. Introducción y conceptos generales
2. Ejemplos prácticos
 - Bus de ampliación para LPC2xxx
 - Interfaz externa para ARM7
 - Bus ISA / EISA
 - Bus PCI
 - Bus AGP
 - Bus PCI Express
 - Otros buses

Definición y tipos (III)

- Centrados en los microprocesadores, el bus se puede dividir en:
 - **Bus local:** Bus cercano al microprocesador (CPU, memoria y registros)
 - **Bus I/O estándar:** Bus para la conexión de los componentes externos (periféricos)

Microprocesador



Figura

1. Introducción y conceptos generales
2. Ejemplos prácticos
 - Bus de ampliación para LPC2xxx
 - Interfaz externa para ARM7
 - Bus ISA / EISA
 - Bus PCI
 - Bus AGP
 - Bus PCI Express
 - Otros buses

Conexión de periféricos (I)

- **Conexión directa con el bus local::**
 - Utiliza toda la capacidad del microprocesador -> Mejor rendimiento y muy fácil conexión
 - Pero hay una dependencia total del microprocesador
 - Los periféricos deben ser adaptados de nuevo si hay un cambio en la CPU
 - Hay más límites en el número de dispositivos a conectar y su velocidad (todo depende de la velocidad del microprocesador)
- **A través del bus I/O estándar:**
 - Independencia de la CPU
 - No hay límites en el número de dispositivos a conectar y su velocidad
 - Pero menor rendimiento porque es "estándar"

Conexión de periféricos (II)

Tema 2: Conexión de buses

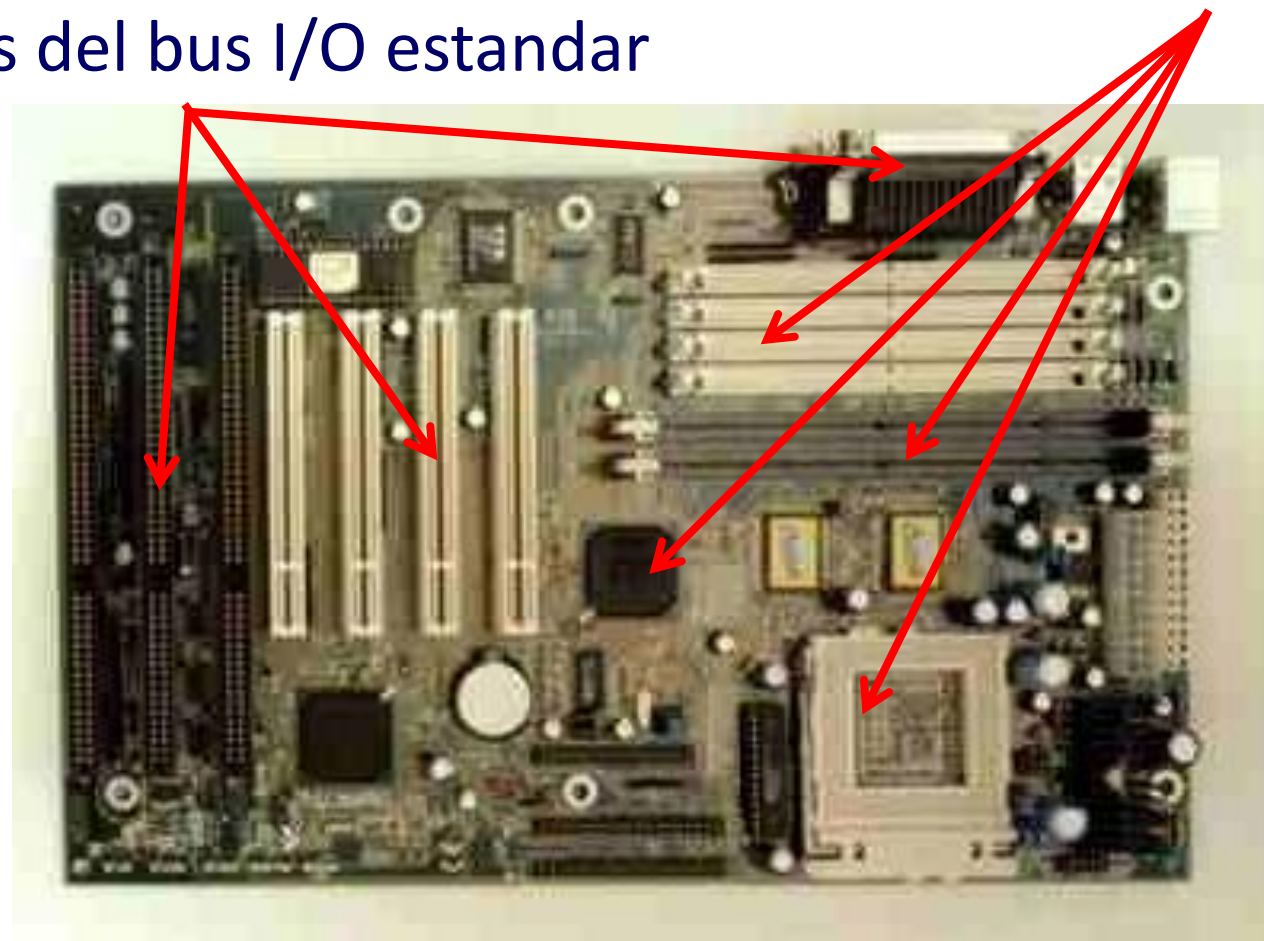
1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Conexión directa al bus local

A través del bus I/O estándar



Figura

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

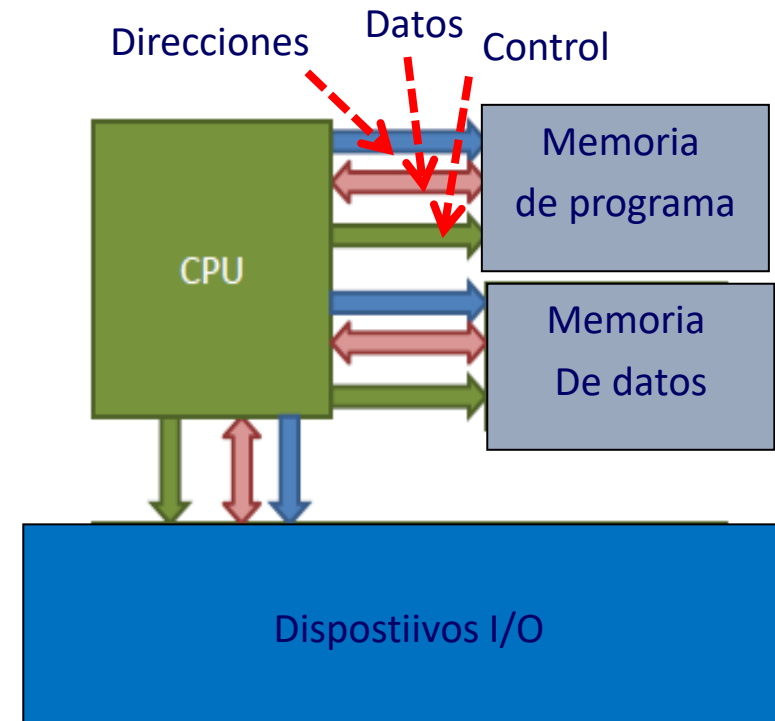
Propiedades principales (I)

• Capa física

- Niveles físicos de las señales
- Capacidad de carga (fan-out)
- Longitud máxima de los cables/pistas
- Velocidad de trabajo (frecuencia)

• Tipos de líneas

- Datos:
 - Número de líneas
- Direcciones:
 - Número de líneas y multiplexado (esto último, sólo si es necesario)
- Control:
 - Número de líneas, multiplexado y funcionalidad de cada línea



Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Propiedades principales (II)

• Capa de protocolo:

• Número de maestros:

- Sólo un maestro
- Varios maestros

• Temporización:

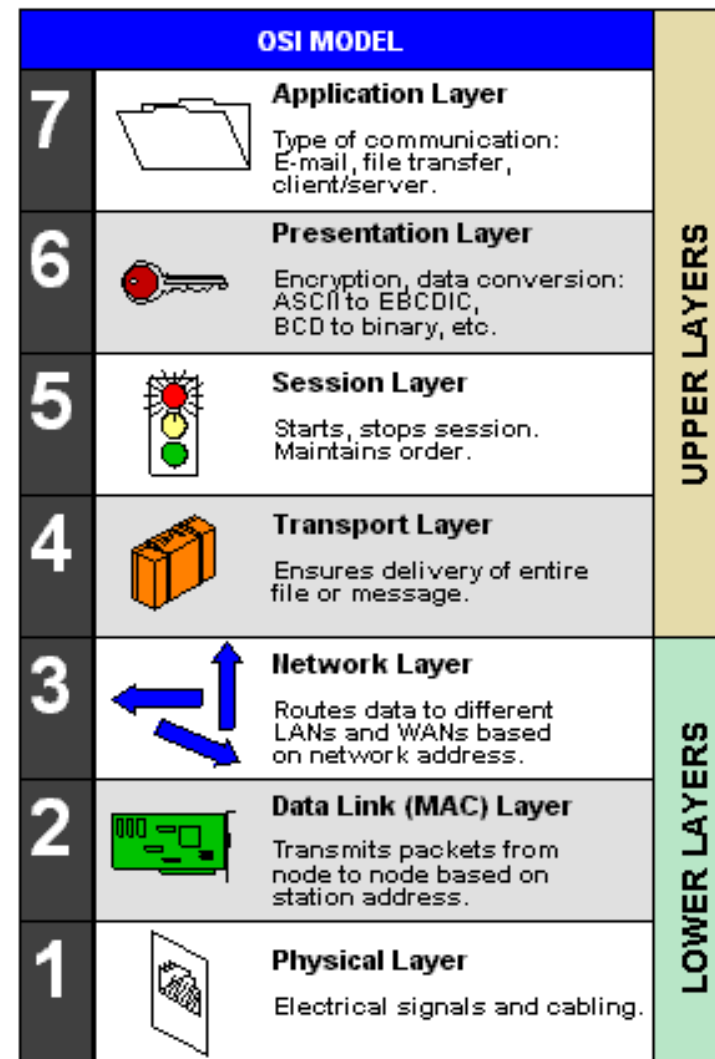
- Síncrono
- Asíncrono

• Tipo de transferencia:

- Simple
- En bloques

• Tipo de transacción en bloques:

- Individual
- Dividida



Figura

Tema 2: Conexión de buses

1. Introducción y conceptos generales

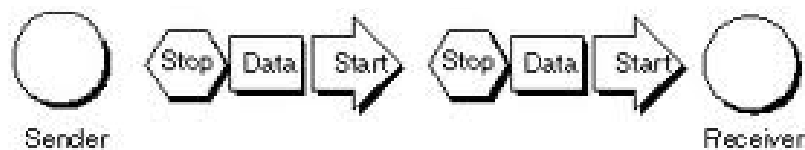
2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

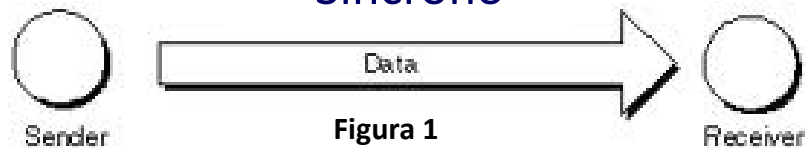
Propiedades principales: Capa de protocolo (I)

Temporización

Asíncrono



Síncrono



Síncrono

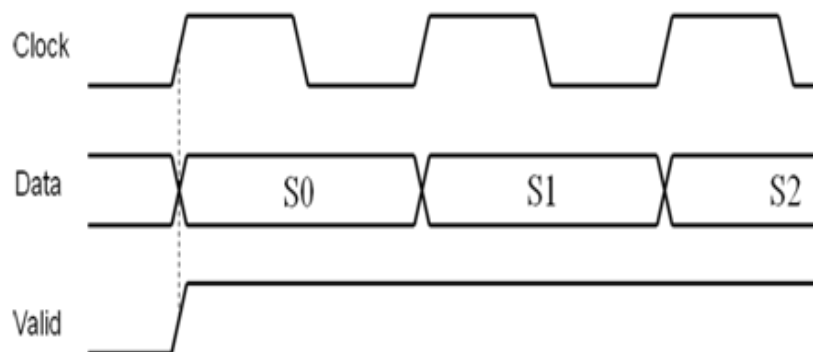


Figura 2

Asíncrono

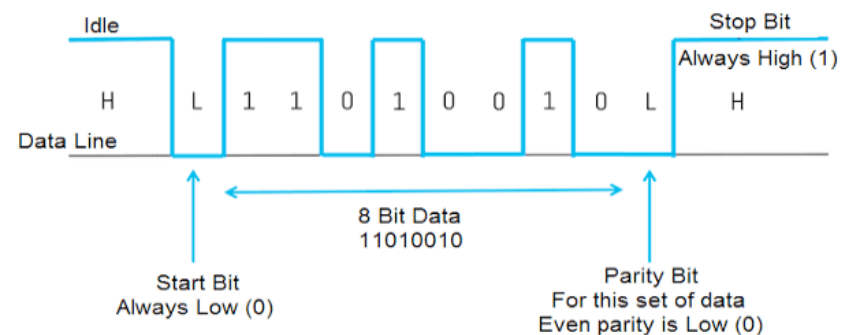


Figura 3

Figura 1: <https://memim.com/asynchronous-communication.html>

Figura 2: <https://www.ni.com/tutorial/6552/en/>

Figura 3: <https://electricalfundablog.com/asynchronous-transmission-communication-characteristics-process-of-data-flow-advantages-and-disadvantages/>

Tema 2: Conexión de buses

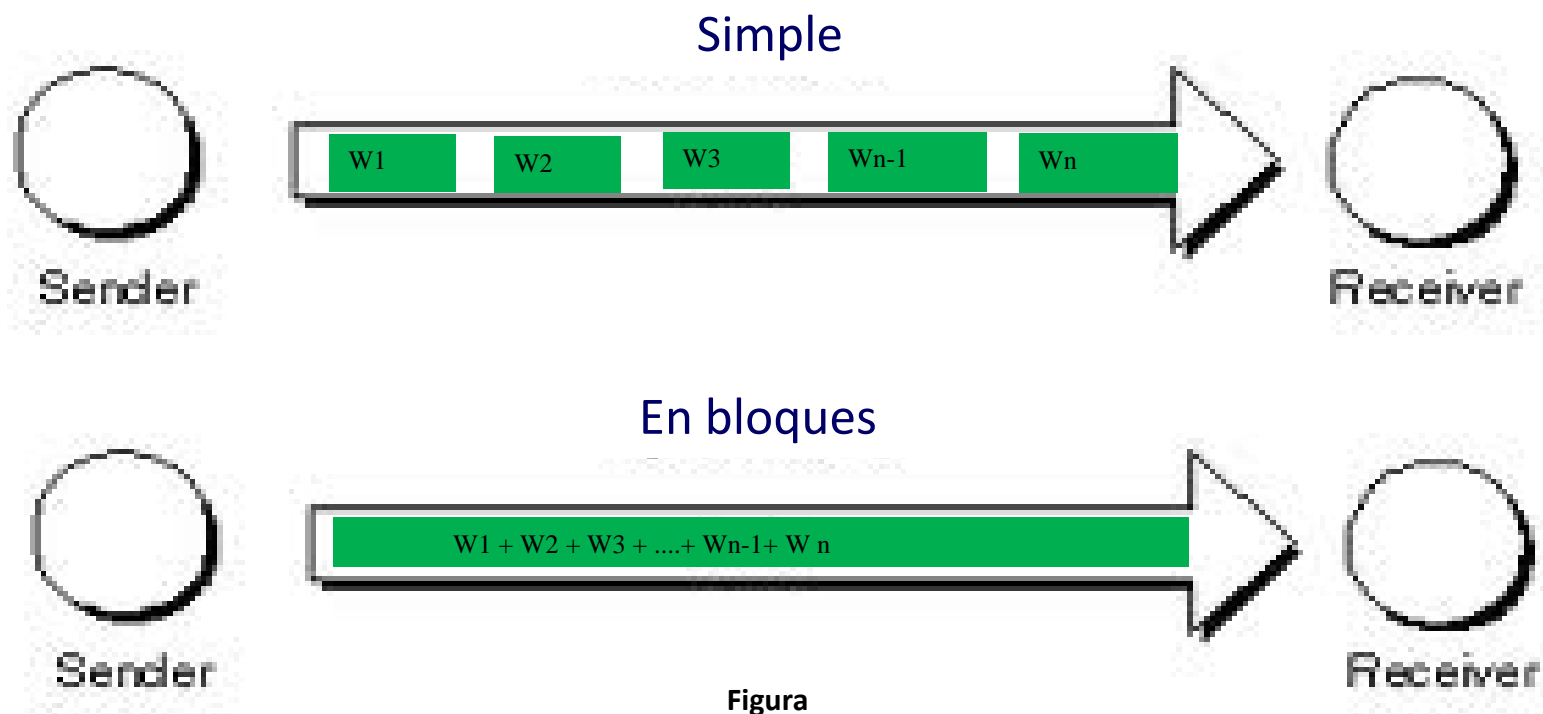
1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Propiedades principales: Capa de protocolo (II)

Tipo de transferencia

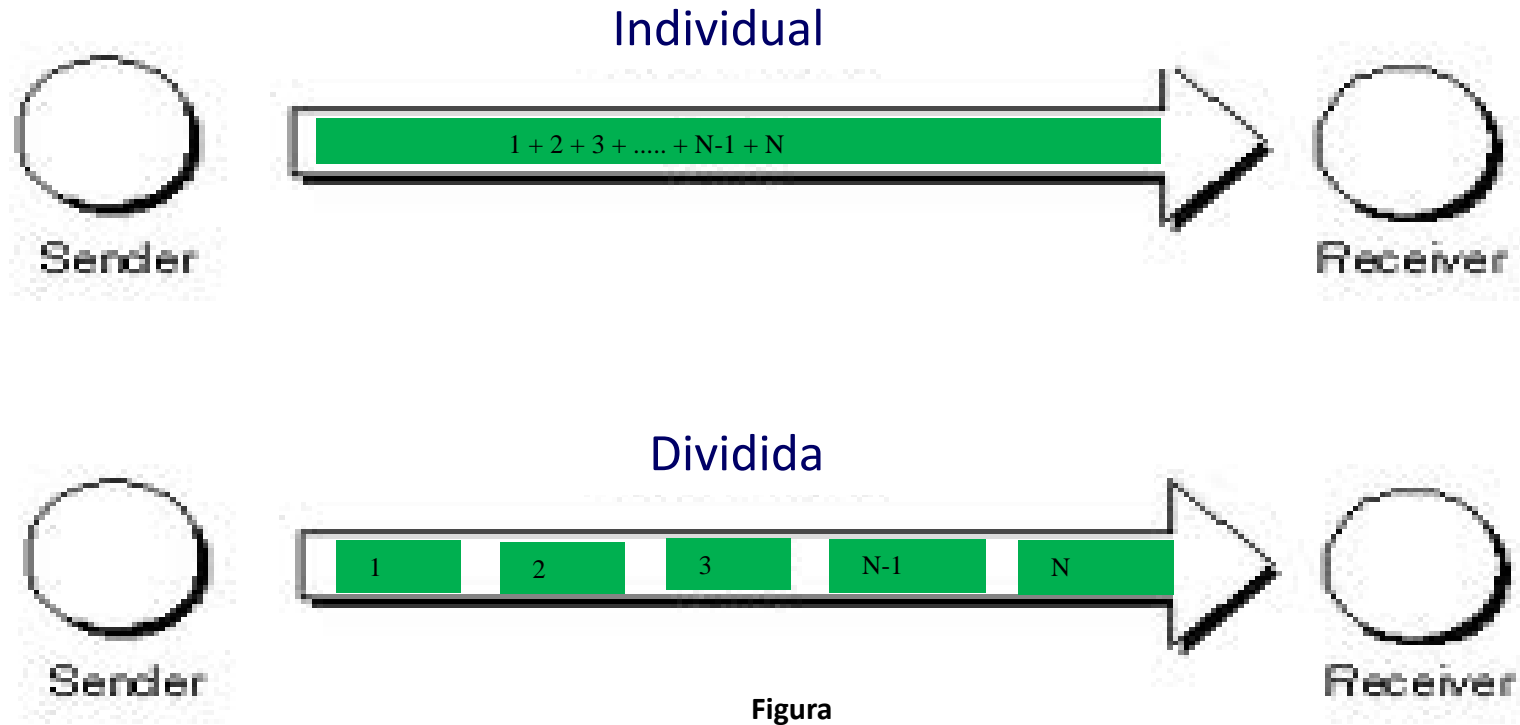


Tema 2: Conexión de buses

1. Introducción y conceptos generales
2. Ejemplos prácticos
 - Bus de ampliación para LPC2xxx
 - Interfaz externa para ARM7
 - Bus ISA / EISA
 - Bus PCI
 - Bus AGP
 - Bus PCI Express
 - Otros buses

Propiedades principales: Capa de protocolo (III)

Tipo de transacción en bloques



Tema 2: Conexión de buses

1. Introducción y conceptos generales
2. Ejemplos prácticos
 - Bus de ampliación para LPC2xxx
 - Interfaz externa para ARM7
 - Bus ISA / EISA
 - Bus PCI
 - Bus AGP
 - Bus PCI Express
 - Otros buses

Jerarquía de buses (I)

- Cada bus está diseñado básicamente para un tipo de periférico que aprovecha sus propiedades, por lo que normalmente usamos varios buses en el mismo sistema.
- Las conexiones entre los buses se realizan mediante puentes o “bridges” (el número de puentes o niveles de puentes depende de la aplicación)
- Se utiliza para evitar "cuellos de botella" en el sistema

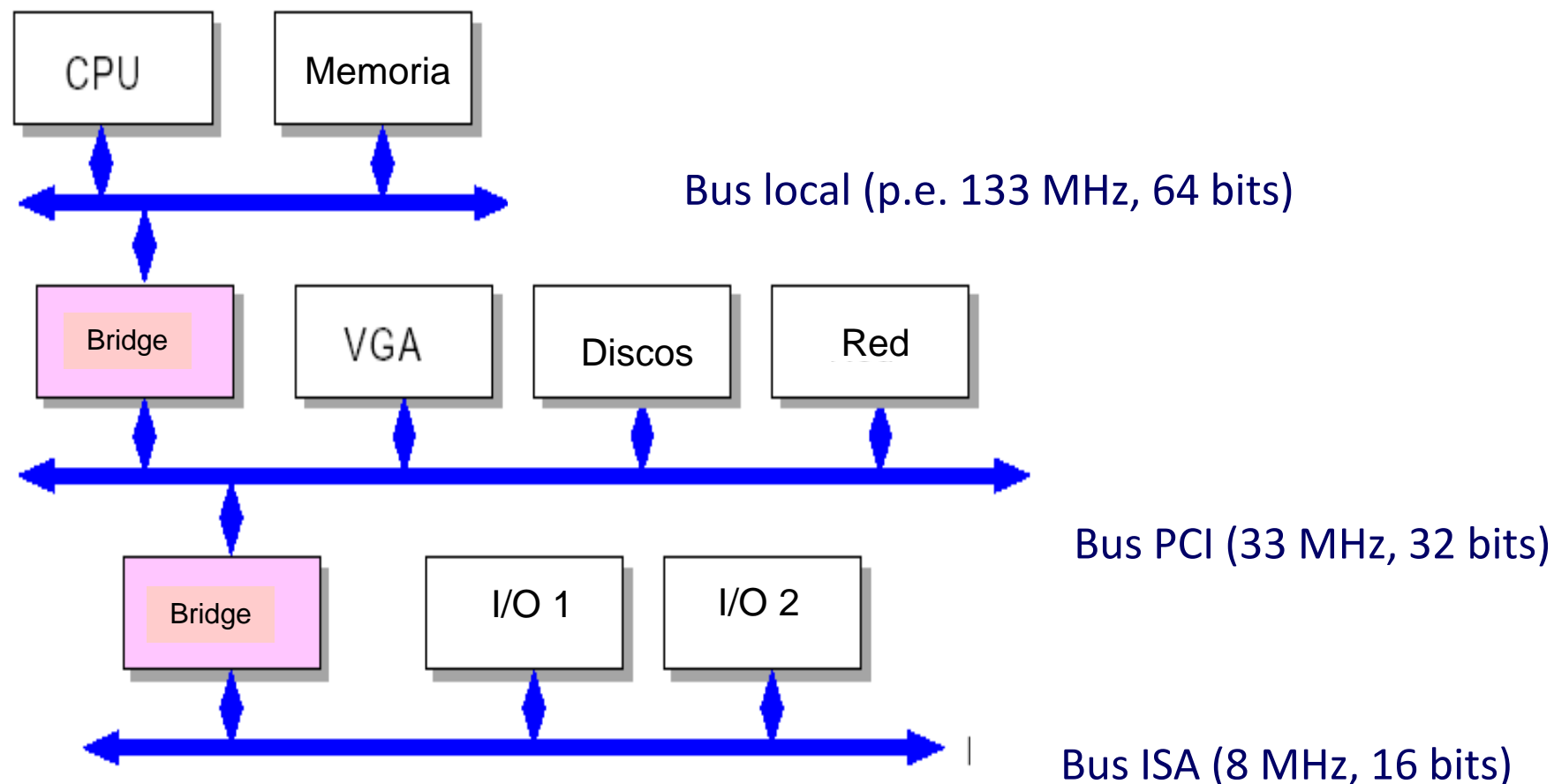
Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Jerarquía de buses (II)



Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Mecanismo de arbitraje de buses (I)

- Si hay más de un maestro en el sistema que quiere tener el control en el bus, se debe establecer un mecanismo de arbitraje entre ellos
- Este mecanismo de arbitraje puede ser:
 - **Centralizado**: El árbitro está ubicado en un lugar físico (controlador)
 - **Distribuido**: El árbitro no está ubicado en un lugar físico, sino que está ubicado en cada maestro del sistema
- El árbitro debe buscar un equilibrio entre:
 - La prioridad: Hay dispositivos con más prioridad que otros
 - La equidad: Los dispositivos menos prioritarios también tienen que poder acceder al bus

Tema 2: Conexión de buses

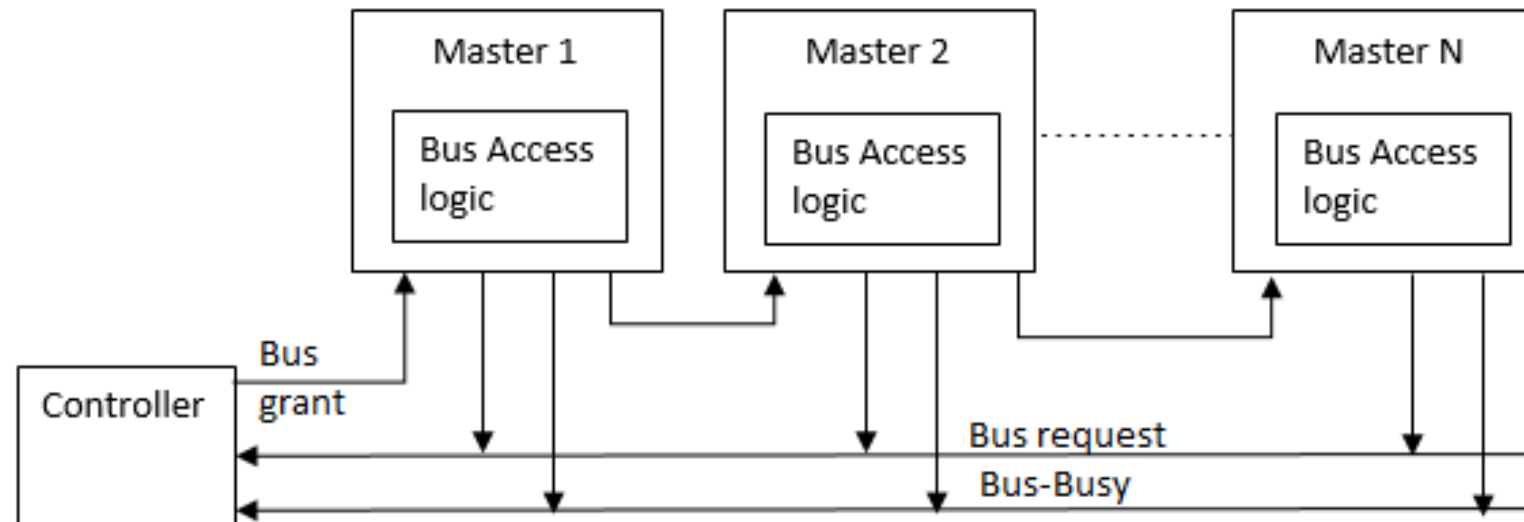
1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Mecanismo de arbitraje de buses (II)

- Centralizado tipo “Daisy Chain”
 - Todos los maestros del bus usan la misma línea para solicitarlo
 - Si la línea “Busy” del bus está inactiva, el controlador del bus (árbitro) envía la señal “Bus grant” en serie a través de todos los maestros, empezando por el más cercano.
 - El maestro de bus que requiera el bus del sistema, detiene esta señal, activa la línea “Busy” y toma el control del bus



Figura

Tema 2: Conexión de buses

1. Introducción y conceptos generales

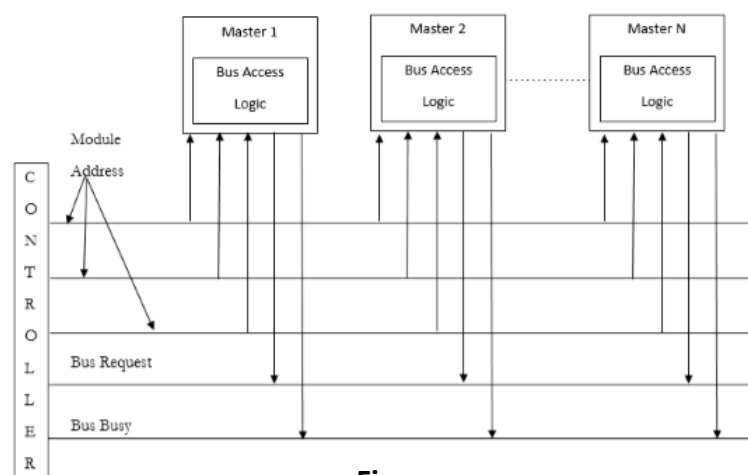
2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Mecanismo de arbitraje de buses (III)

• Centralizado tipo “Polling”

- Todos los maestros del bus usan la misma línea para solicitarlo
- En este caso, el controlador del bus (árbitro) genera una dirección binaria para cada maestro (por ejemplo, para conectar 8 maestros se necesitan 3 líneas de dirección: $2^3 = 8$)
- En respuesta a una solicitud de bus, el controlador hace un “polling” con los maestros de bus enviando la secuencia de direcciones de todos ellos por las líneas de dirección y cuando el maestro solicitante reconoce su dirección, activa la línea “Busy” y toma el control del bus



Figura

Tema 2: Conexión de buses

1. Introducción y conceptos generales

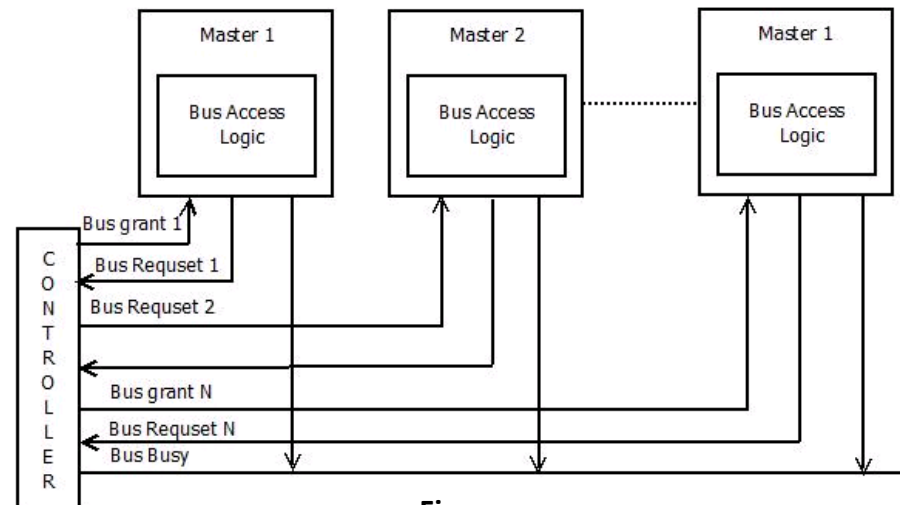
2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Mecanismo de arbitraje de buses (IV)

• Distribuido

- Todos los maestros del bus tienen su propia línea de solicitud y su propia señal “Bus Grant”
- Por tanto, el controlador sabe qué maestro ha solicitado el bus en cada instante
- Las prioridades de los maestros están predefinidas, por lo que si se solicita el bus a la vez por dos maestros, se concede en función de la prioridad, siempre y cuando el bus no esté ya solicitado



Figura

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Funcionamiento del bus

• Para escribir en el bus:

- El EMISOR pide el control del bus
- El ÁRBITRO acepta esta petición
- El EMISOR pone en el bus el dato Dx, la dirección Ax y activa W#
- El RECEPTOR reconoce la dirección Ax, recoge el dato Dx del bus y responde con ACK
- El EMISOR y el RECEPTOR liberan el bus
- El ÁRBITRO espera la próxima solicitud

• Para leer el bus:

- El EMISOR pide el control del bus
- El ÁRBITRO acepta esta petición
- El EMISOR pone en el bus la dirección Ax y activa R#
- El RECEPTOR reconoce la dirección Ax, pone el dato Dx en el bus y responde con ACK
- El EMISOR recoge el dato Dx del bus
- El EMISOR y el RECEPTOR liberan el bus
- El ÁRBITRO espera la próxima solicitud

Ejemplos Prácticos: Bus de Ampliación del LPC2xxx

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus de ampliación para LPC2xxx

- Si se está desarrollando un sistema con el microcontrolador LPC2129, es posible que en el futuro no haya suficientes recursos debido a:
 - Escasez de memoria
 - Hay que buscar si hay otros dispositivos de la misma familia que proporcionen la memoria necesaria
 - Escasez de periféricos
 - Hay que buscar si hay otro microcontrolador de la misma familia que proporcione los periféricos deseados
 - Se pueden analizar si se pueden usar estos periféricos a través del bloque GPIO
- En caso de falta de memoria, hay que ampliar la capacidad del microcontrolador a través de su interfaz externa utilizando un EMC (External Memory Controller)

LPC

Figura

Bus de ampliación para LPC2xxx

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

- Pero no todos los microcontroladores de la familia LPC2xxx proporcionan un bus de extensión
 - LPC2292 / LPC2294 disponen de bus de ampliación
 - Tienen un encapsulamiento de 144 pines, que facilita la salida de los buses de dirección y datos

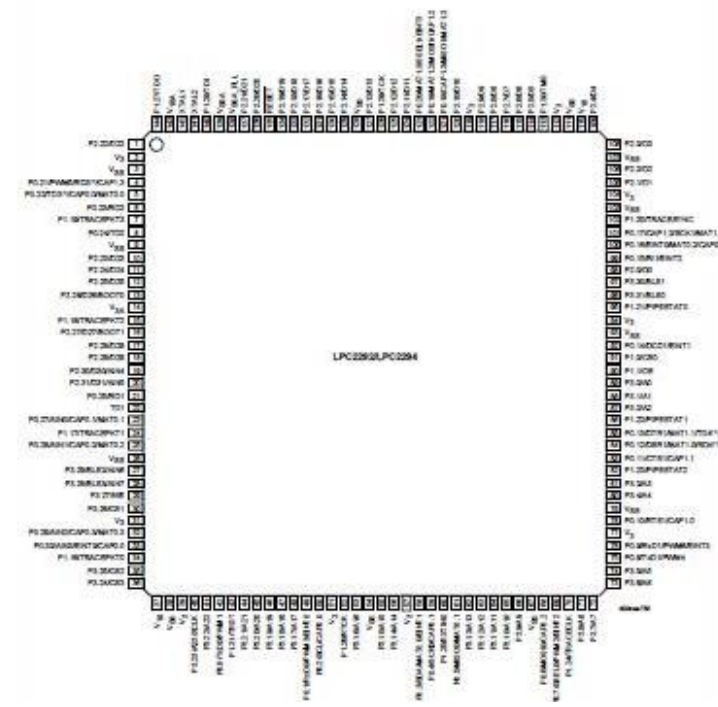


Figura 1



Figura 2

Figura 1: <http://www.seekic.com/icdata/LPC2294.html>
Figura 2: Archivo "LPC2292/LPC2294 - Product data sheet", Rev. 03, 2005, Pag. 1

Bus de ampliación para LPC2xxx: Conectores

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

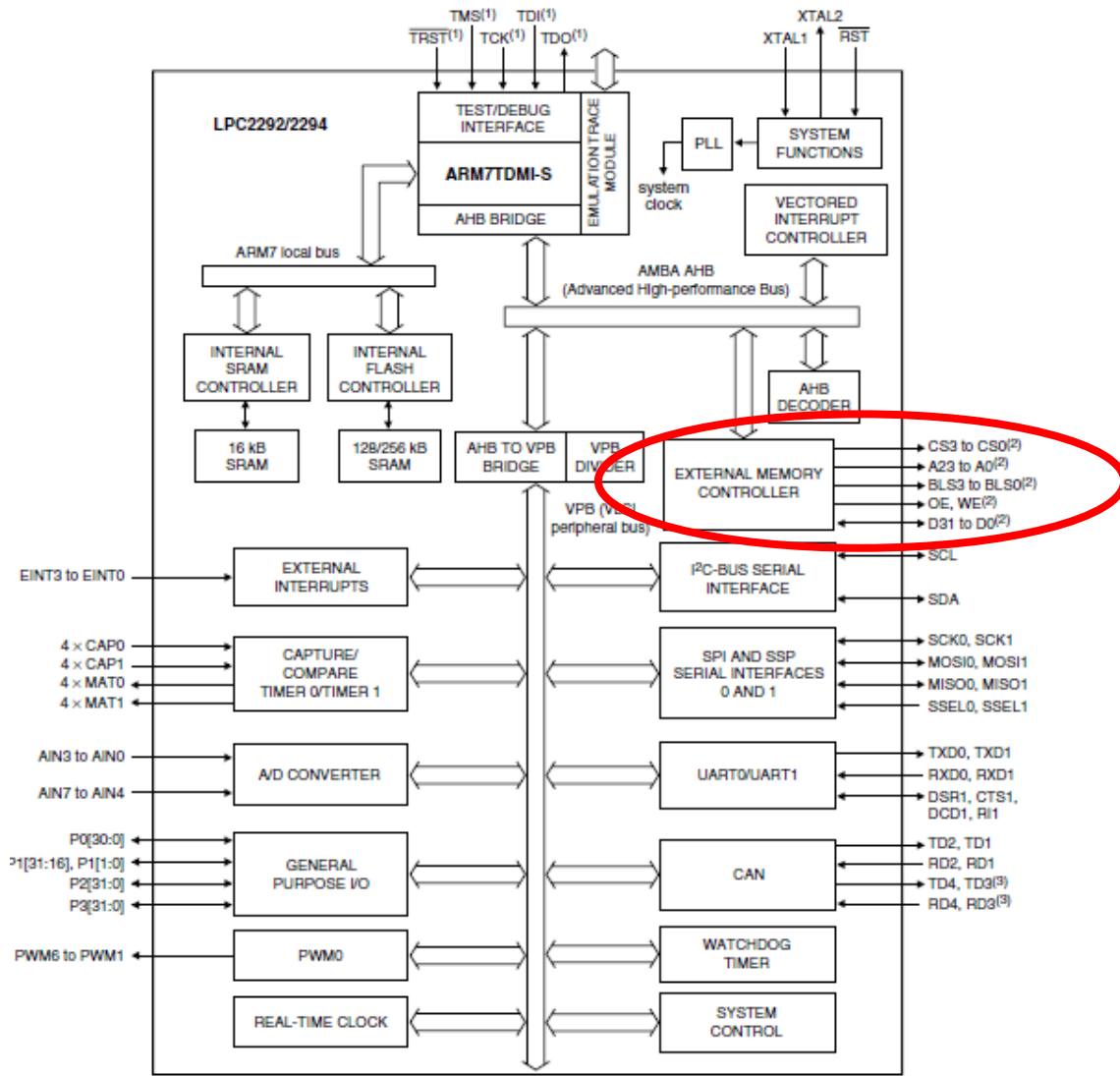


Figura 1



Figura 2

Figura 1: Archivo "LPC2292/LPC2294 - Product data sheet", Rev. 03, 2005, Pag. 3
 Figura 2: Archivo "LPC2292/LPC2294 - Product data sheet", Rev. 03, 2005, Pag. 1

Tema 2: Conexión de buses

1. Introducción y
conceptos
generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus de ampliación para LPC2xxx: Propiedades (I)

- Las propiedades principales del EMC con las siguientes:
 - Gestión del banco de memoria: Hasta 4 bancos independientes configurables, por ejemplo para memoria SRAM o ROM, para memorias de 8 bits o memorias de 16 bits
 - Tamaño máximo para cada banco: 16MB
 - 24 líneas de direcciones externas (A23:A00)
 - A25:A24 determina el banco a utilizar
 - Se pueden configurar "estados de espera" para los procesos de lectura y escritura, si la velocidad de la CPU y la velocidad de la memoria son diferentes
 - Cada banco puede ser configurado independientemente como banco de escritura o como banco lectura
 - Protección programable contra el acceso escritura para cada banco
 - Ancho de datos programable para cada banco/memoria: 32, 16 u 8 bits
 - El EMC se conecta al bus AHB (bus especial de dispositivos críticos)

LPC

Figura

Bus de ampliación para LPC2xxx: Propiedades (II)

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

- El espacio reservado para la memoria externa ya está diseñado en el mapa de memoria del microcontrolador
 - 2.0 - 3.5 GB
- La configuración del banco se hace a través de los registros BCFG0 - BCFG3
- Los pines utilizados son los siguientes:
 - D[31:0] y A[23:0]
 - OE# – Output Enable
 - WE# – Write Enable
 - CS[3:0]# – Chip Select
 - BLS[3:0]# – Byte Line Selection

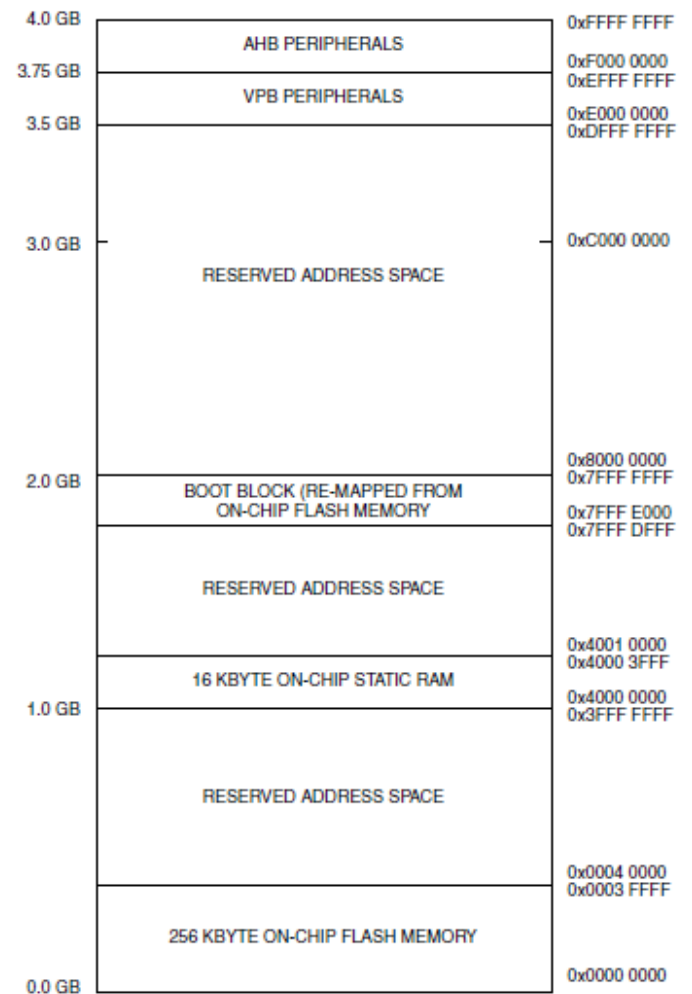


Figura 1



Figura 2

Figura 1: Archivo "LPC2292/LPC2294 - Product data sheet", Rev. 03, 2005, Pag. 15
 Figura 2: Archivo "LPC2292/LPC2294 - Product data sheet", Rev. 03, 2005, Pag. 1

Bus de ampliación para LPC2xxx: Conexiones (I)

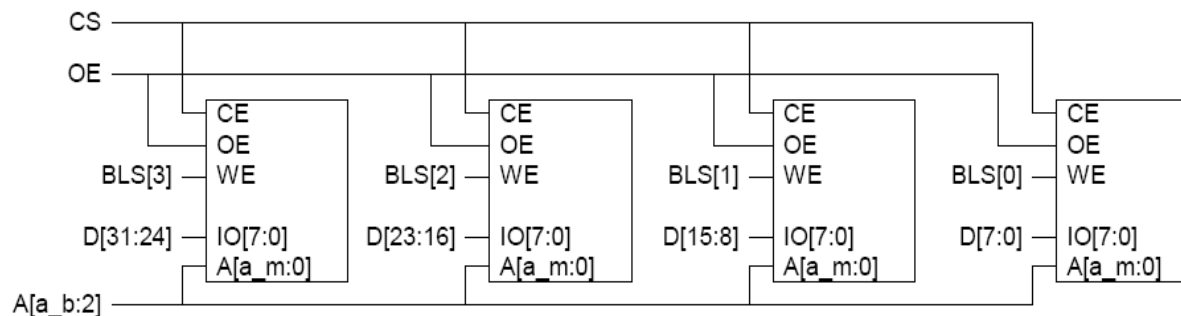
Tema 2: Conexión de buses

1. Introducción y conceptos generales

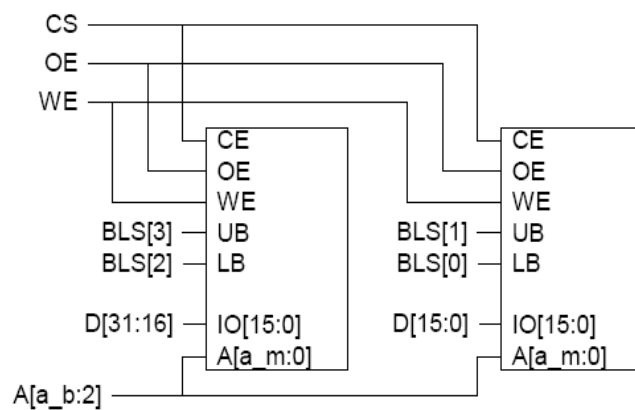
2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

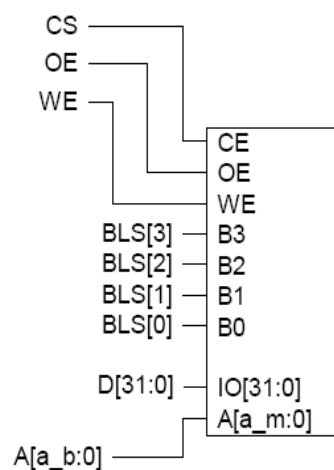
• Para bancos de 32 bits:



a) 32 bit wide memory bank interfaced to 8 bit memory chips



b) 32 bit wide memory bank interfaced to 16 bit memory chips



c) 32 bit wide memory bank interfaced to 32 bit memory chip

Figura 1



Figura 2

Figura 1: Archivo "LPC2292/LPC2294 - Product data sheet", Rev. 03, 2005, Pag. 27

Figura 2: Archivo "LPC2292/LPC2294 - Product data sheet", Rev. 03, 2005, Pag. 1

Bus de ampliación para LPC2xxx: Conexiones (II)

Tema 2: Conexión de buses

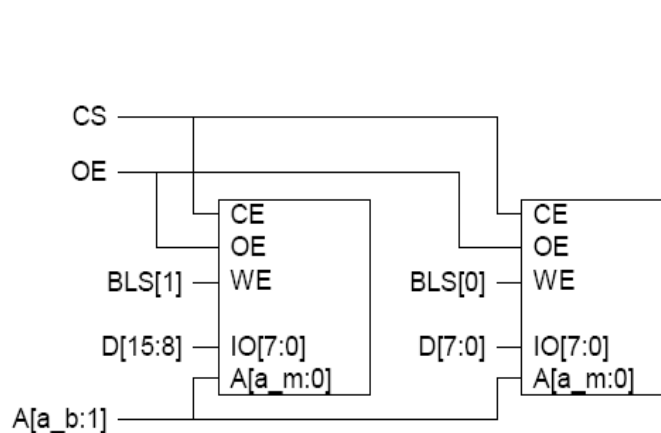
1. Introducción y conceptos generales

2. Ejemplos prácticos

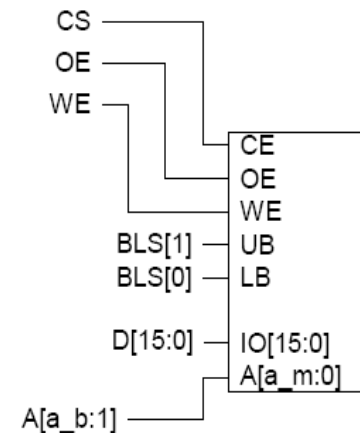
- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

- Para bancos de 8 y 16 bits:

Para 16 bits:



a) 16 bit wide memory bank interfaced to 8 bit memory chips



a) 16 bit wide memory bank interfaced to 16 bit memory chips

Para 8 bits:

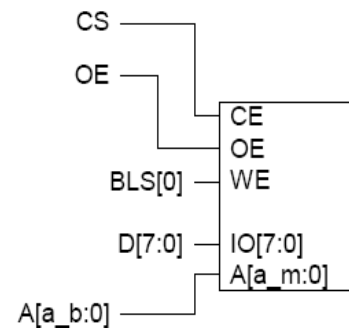


Figura 1

LPC

Figura 2

Figura 1: Archivo "LPC2292/LPC2294 - Product data sheet", Rev. 03, 2005, Pag. 28
 Figura 2: Archivo "LPC2292/LPC2294 - Product data sheet", Rev. 03, 2005, Pag. 1

Bus de ampliación para LPC2xxx: Cronogramas

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

- Para los accesos de lectura y escritura con el EMC

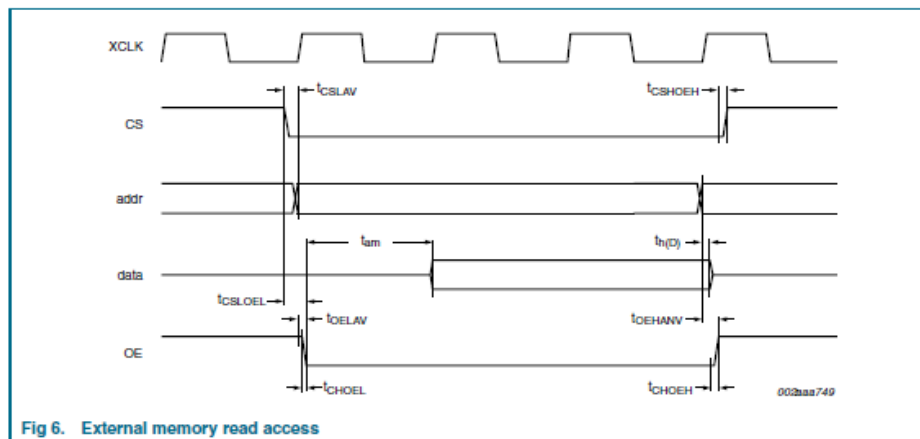


Fig 6. External memory read access

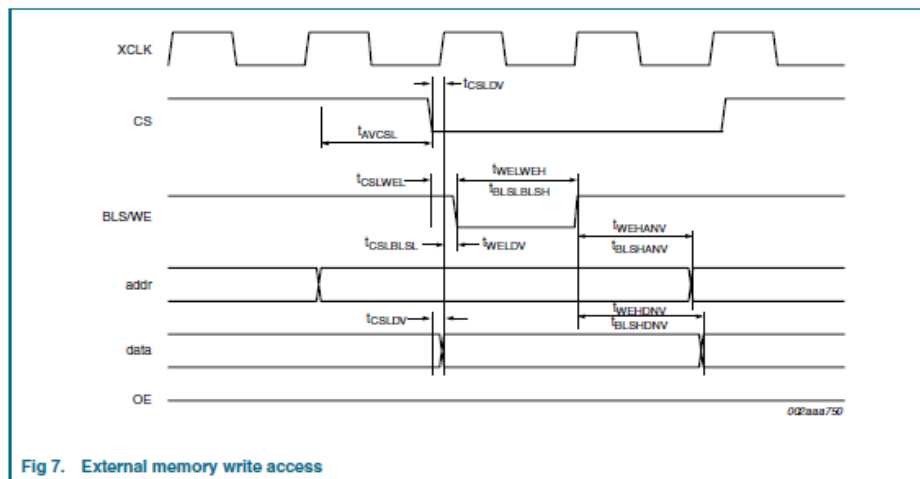


Fig 7. External memory write access

Figura 1: Archivo "LPC2292/LPC2294 - Product data sheet", Rev. 03, 2005, Pag. 39

Figura 2: Archivo "LPC2292/LPC2294 - Product data sheet", Rev. 03, 2005, Pag. 1

Figura 1

LPC

Figura 2

Ejemplos Prácticos: Interfaz del ARM7TDMI

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Interfaz externa para ARM7TDMI

- En lugar de trabajar con un microcontrolador, tal vez se quiera usar un microprocesador y construir todo el sistema con la CPU como núcleo. En este caso es obligatorio utilizar la interfaz externa del microprocesador
- La interfaz externa del ARM7 es mucho más diferente y complicada que el bus de ampliación del microcontrolador LPC2xxx
 - Más compleja
 - Pero más versátil
- En este punto se presenta un breve resumen de la mencionada interfaz externa del microprocesador ARM7 con sus señales y ciclos



Figura

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Interfaz externa para ARM7TDMI: Señales

- Las señales utilizadas para la interfaz externa pueden clasificarse en 4 grupos:
 - Señales para la solicitud de memoria
 - Señales para el control del reloj
 - Señales relacionadas con las direcciones
 - Señales relacionadas con los datos

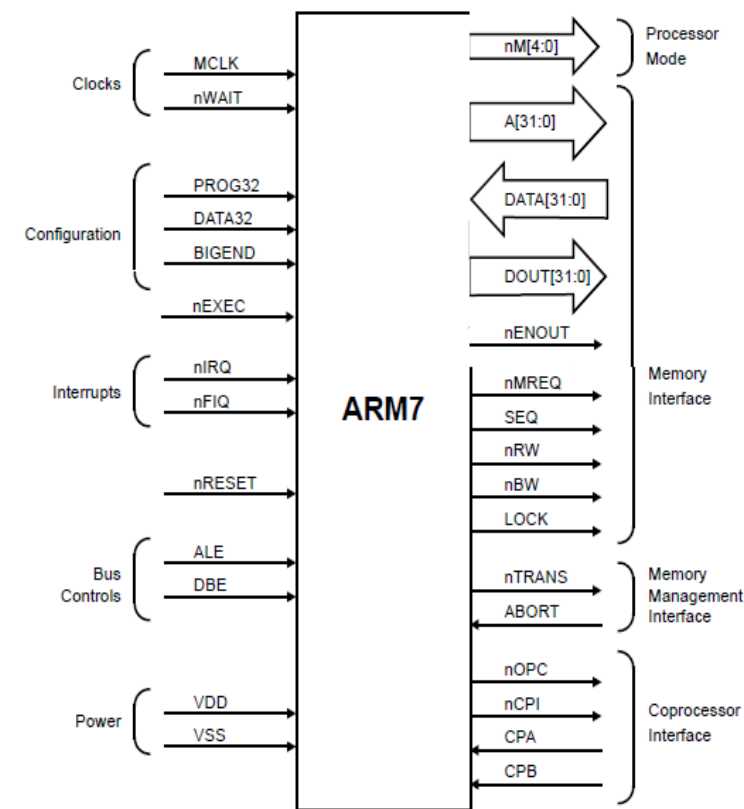


Figura 1



Figura 2

Figura 1: Archivo "ARM7 - Data sheet", Rev. Dic. 1994, Pag. 3
 Figura 2: Archivo "ARM7 - Data sheet", Rev. Dic. 1994, Pag. 1

Interfaz externa para ARM7TDMI: Señales

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

• Señales para la solicitud de memoria: MREQ#:SEQ controlan el tipo de ciclo a utilizar. Hay 4 tipos de ciclos:

- Solicitud de transferencia de datos no secuenciales (00)
- Solicitud de transferencia de datos secuenciales (01)
- Ciclo interno sin transferencia de datos (10)
- Transferencia para comunicarse con un co-procesador (11)

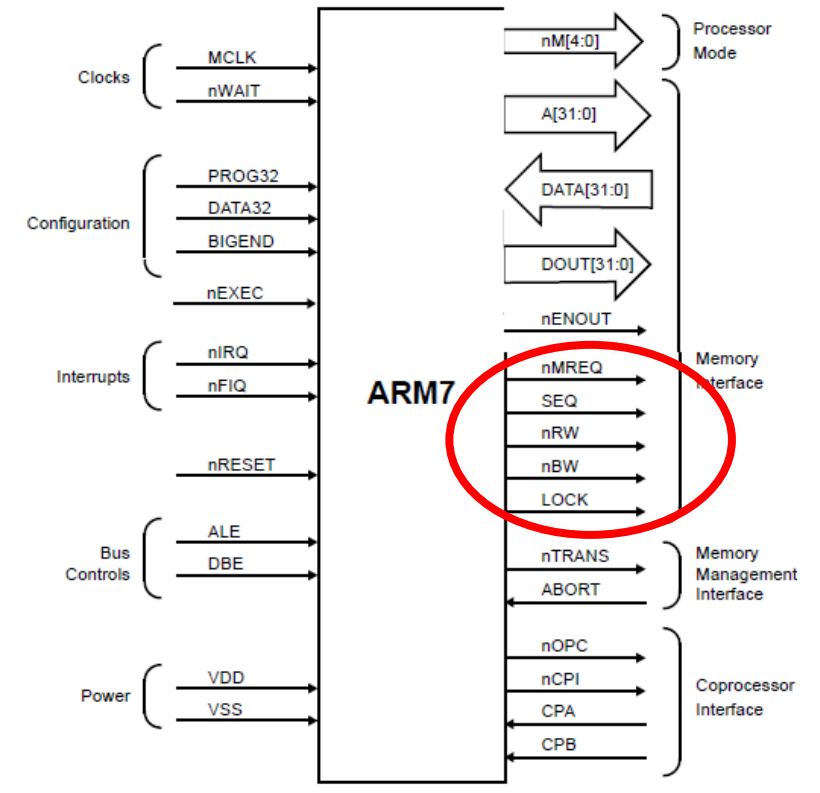


Figura 1



Figura 2

Figura 1: Archivo "ARM7 - Data sheet", Rev. Dic. 1994, Pag. 3
 Figura 2: Archivo "ARM7 - Data sheet", Rev. Dic. 1994, Pag. 1

Interfaz externa para ARM7TDMI: Señales

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

• Señales para el control de reloj:

- **MCLK:**
 - Esta señal controla el acceso a la memoria
 - No hay límite sobre el período máximo
- **WAIT#:**
 - Esta señal se utiliza para ampliar los ciclos (se amplía el ciclo medio bajo de la señal MCLK). Esta señal sólo puede activarse cuando MCLK está en nivel bajo
- **ECLK:**
 - Esta señal es una salida para el reloj externo, como resultado de unir las funcionalidades de MCLK y WAIT#
- **RESET#:**
 - Esta señal reinicia la CPU
 - Cuando la señal pasa a nivel alto, el sistema tiene que esperar 2 ciclos hasta que el primer ciclo de búsqueda comience

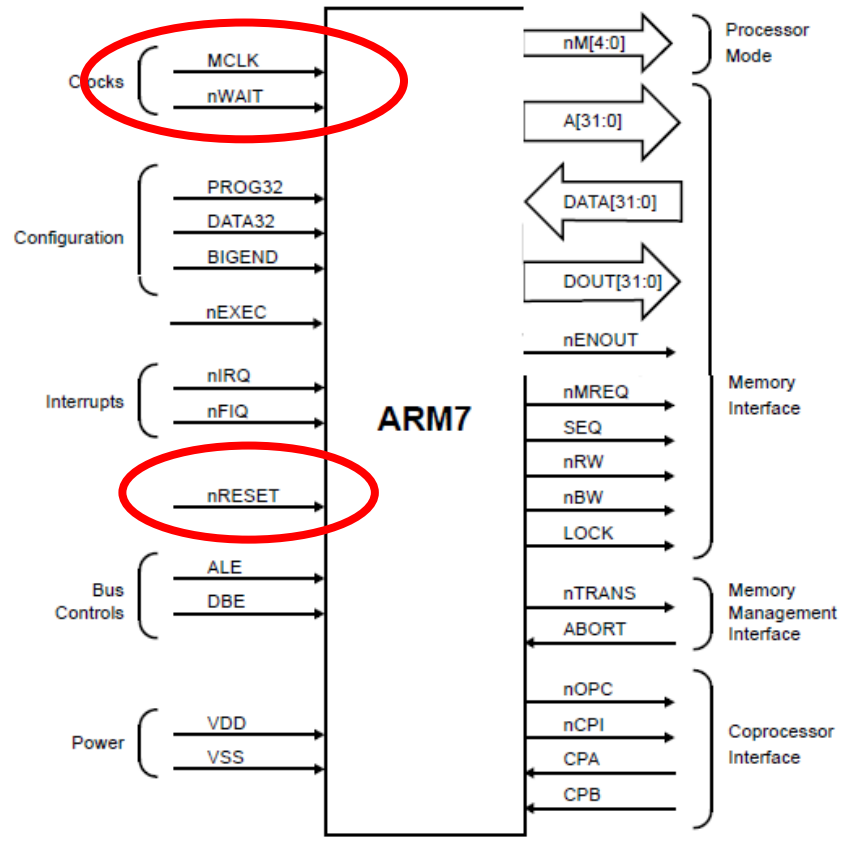


Figura 1



Figura 2

Figura 1: Archivo "ARM7 - Data sheet", Rev. Dic. 1994, Pag. 3
 Figura 2: Archivo "ARM7 - Data sheet", Rev. Dic. 1994, Pag. 1

Interfaz externa para ARM7TDMI: Señales

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

• Señales relacionadas con las direcciones:

- A[31:0]
 - Estas señales representan el bus de direcciones -> 32 bits (4 GB)
 - Siempre hay que direccionar en bytes
- RW#
 - Esta señal indica si hay un ciclo de lectura (0) o un ciclo de escritura (1)
- OPC#
 - Esta señal indica si hay una transferencia de instrucciones (0) o una transferencia de datos (1)
- TRANS#
 - Esta señal indica si se ha seleccionado el modo de usuario (0) o el modo de privilegio (1)
- LOCK
 - Esta señal indica al árbitro que la operación en curso es "atómica".

¡¡ Hay más señales no representadas ni explicadas !!

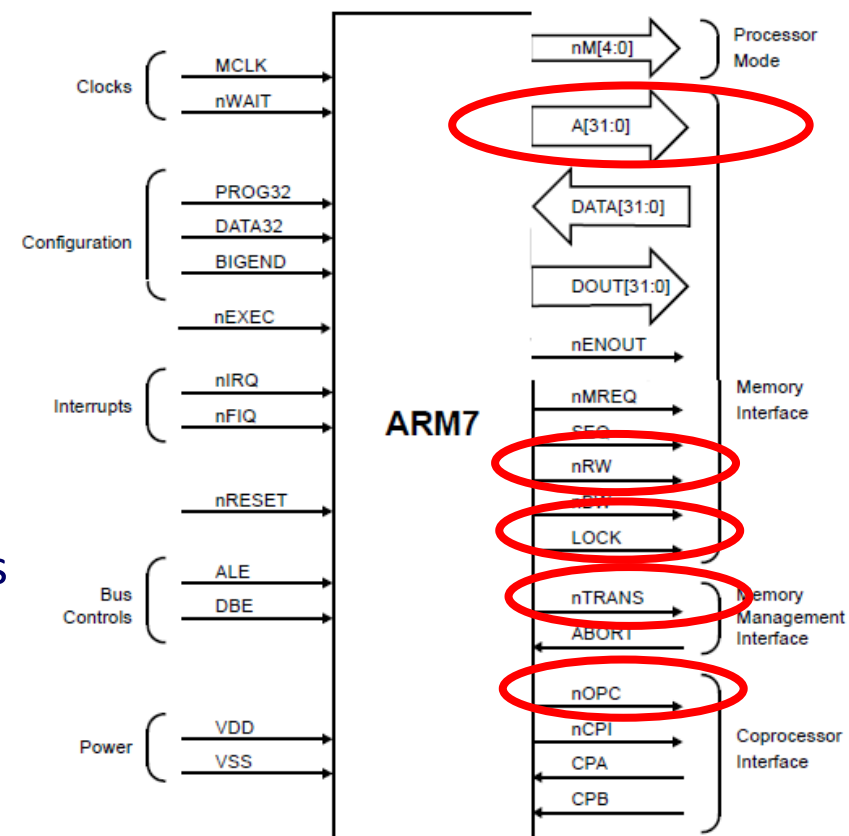


Figura 1



Figura 2

Figura 1: Archivo "ARM7 - Data sheet", Rev. Dic. 1994, Pag. 3

Figura 2: Archivo "ARM7 - Data sheet", Rev. Dic. 1994, Pag. 1

Interfaz externa para ARM7TDMI: Señales

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

• Señales relacionadas con los datos:

- ARM7 proporciona 2 interfaces de datos:
 - Unidireccional
 - 2 buses de 32 bits, un bus para las entradas (lectura - DIN[31:0]) y otro bus para las salidas (escritura - DOUT[31:0]). ENOUT debe estar en el nivel "1" para poder usar este tipo de bus
 - Bidireccional
 - Un único bus de 32 bits para operaciones de lectura y escritura (D[31:0]). ENOUT debe estar en el nivel "0" para poder usar este tipo de bus
- Las señales de control para los datos son:
 - ABORT: Para indicar que ha fallado la transferencia de datos con la memoria
 - Esta señal provoca la excepción " Data Abort " si el error ha sido con datos o la excepción "Prefetch Abort" si el error ha sido con las instrucciones
 - BL[3:0]: Para registrar los 4 diferentes bytes para la transferencia
 - BL[3] controla los datos D[31:24]; ... ; BL[0] controla los datos D[7:0]

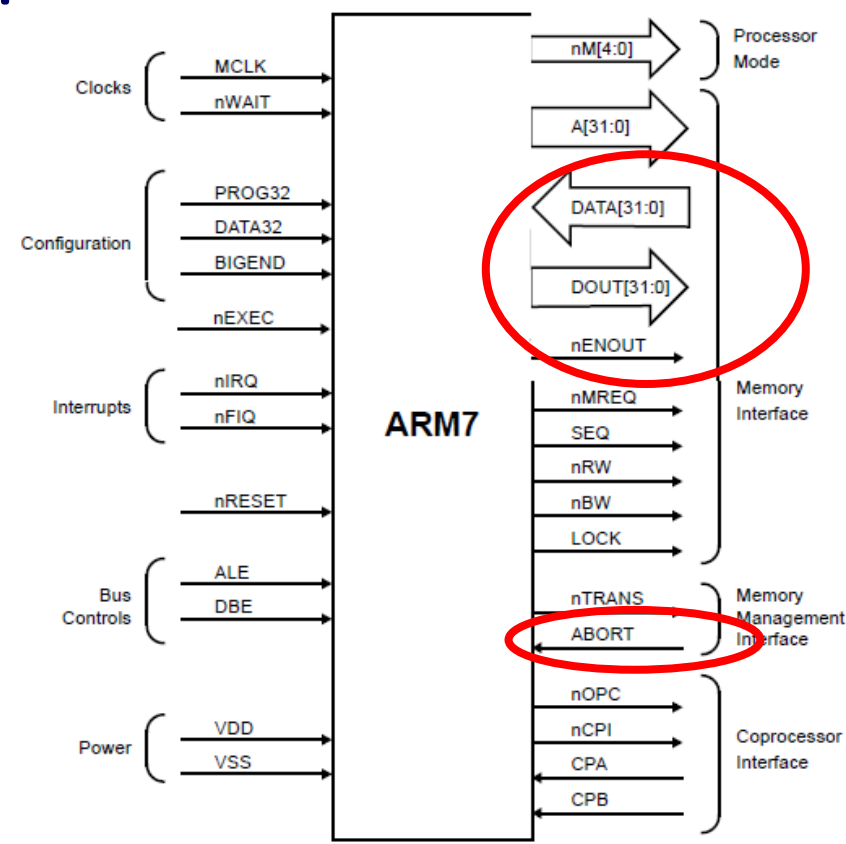


Figura 1



Figura 2

Figura 1: Archivo "ARM7 - Data sheet", Rev. Dic. 1994, Pag. 3
Figura 2: Archivo "ARM7 - Data sheet", Rev. Dic. 1994, Pag. 1

Ejemplos Prácticos: ISA

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus ISA: Historia de los PCs (I)

- IBM sacó al mercado su primer PC en 1980
 - Microprocesador Intel 8088
 - 20 líneas de dirección
 - 8 líneas de datos = 8 bits
 - RAM: 1 MB
 - Frecuencia del reloj: 4,77 MHz
 - Bus de ampliación síncrono
- IBM sacó al mercado la familia PC/XT en 1982 aprox.
 - Microprocesador Intel 8086
 - 20 líneas de dirección
 - 16 líneas de datos = 16 bits
 - RAM: 1 MB
 - Frecuencia del reloj: 4,77 MHz
 - El bus de ampliación es el mismo que el del microprocesador 8088



Figura

Bus ISA: Historia de los PCs (II)

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

- IBM sacó al mercado la familia PC/AT en 1985 aprox.
 - Microprocesador 80286
 - 24 líneas de dirección
 - 16 líneas de datos = 16 bits
 - RAM: 16 MB
 - Frecuencia del reloj: 6/8 MHz
 - El bus de ampliación se mejora
 - Compatible con las versiones anteriores (PC/XT)
 - 2º conector para las nuevas líneas Ax y Dx
 - Selección de modo (8 o 16 bits) a través de las señales MEM_CS16 y IO_CS16#.
 - Podría haber 2 maestros como en PC/XT, por ejemplo, CPU y co-procesador
 - Pero hubo grandes problemas con la sincronización cuando el AT-Turbo fue sacado al mercado, ya que la velocidad del microprocesador aumentó y las tarjetas de ampliación no fueron capaces de seguirlo en el bus de ampliación



Figura

Bus ISA: Origen y propiedades

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

- La primera solución fue jugar con el botón "Turbo" para disminuir la velocidad del microprocesador -> Caos en la industria de los PCs
- Para resolver el problema de la velocidad, la industria decidió crear un estándar llamado **Industry Standard Architecture (ISA)**
 - IBM no participó desde el principio, porque ya había lanzado la familia PS/2 con arquitectura de "microcanales" cuando empezaron a aparecer los primeros problemas con el bus ISA
- **Propiedades del bus ISA:**
 - 99% compatible con PC/AT de IBM
 - 24 líneas de dirección y 16 líneas de datos
 - Alimentación: 5 V
 - Sólo transferencia simple
 - Velocidad del bus: 8,33MHz
 - Sincronización: la velocidad del bus se logró dividiendo la velocidad del microprocesador usando jumpers en la placa
 - Ancho de banda: 16MB/s ($16\text{bits} * 8,33\text{Mhz} / 8 \text{ bits en cada byte}$)



Figura

Bus ISA: Conectores

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Signal	Pin	Pin	Signal
Ground	B1	A1	-I/O CH CHK
RESET DRV	B2	A2	Data Bit 7
+5 Vdc	B3	A3	Data Bit 6
IRQ 9	B4	A4	Data Bit 5
-5 Vdc	B5	A5	Data Bit 4
DRQ 2	B6	A6	Data Bit 3
-12 Vdc	B7	A7	Data Bit 2
-0 WAIT	B8	A8	Data Bit 1
+12 Vdc	B9	A9	Data Bit 0
Ground	B10	A10	-I/O CH RDY
-SMEMW	B11	A11	AEN
-SMEMR	B12	A12	Address 19
-IOW	B13	A13	Address 18
-IOR	B14	A14	Address 17
-DACK 3	B15	A15	Address 16
DRQ 3	B16	A16	Address 15
-DACK 1	B17	A17	Address 14
DRQ 1	B18	A18	Address 13
-Refresh	B19	A19	Address 12
CLK(8.33MHz)	B20	A20	Address 11
IRQ 7	B21	A21	Address 10
IRQ 6	B22	A22	Address 9
IRQ 5	B23	A23	Address 8
IRQ 4	B24	A24	Address 7
IRQ 3	B25	A25	Address 6
-DACK 2	B26	A26	Address 5
T/C	B27	A27	Address 4
BALE	B28	A28	Address 3
+5 Vdc	B29	A29	Address 2
OSC(14.3MHz)	B30	A30	Address 1
Ground	B31	A31	Address 0
-MEM CS16	D1	C1	-SBHE
-I/O CS16	D2	C2	Latch Address 23
IRQ 10	D3	C3	Latch Address 22
IRQ 11	D4	C4	Latch Address 21
IRQ 12	D5	C5	Latch Address 20
IRQ 15	D6	C6	Latch Address 19
IRQ 14	D7	C7	Latch Address 18
-DACK 0	D8	C8	Latch Address 17
DRQ 0	D9	C9	-MEMR
-DACK 5	D10	C10	-MEMW
DRQ5	D11	C11	Data Bit 8
-DACK 6	D12	C12	Data Bit 9
DRQ 6	D13	C13	Data Bit 10
-DACK 7	D14	C14	Data Bit 11
DRQ 7	D15	C15	Data Bit 12
+5 Vdc	D16	C16	Data Bit 13
-Master	D17	C17	Data Bit 14
Ground	D18	C18	Data Bit 15

Pinouts for the 16-bit ISA bus.

Figura 1

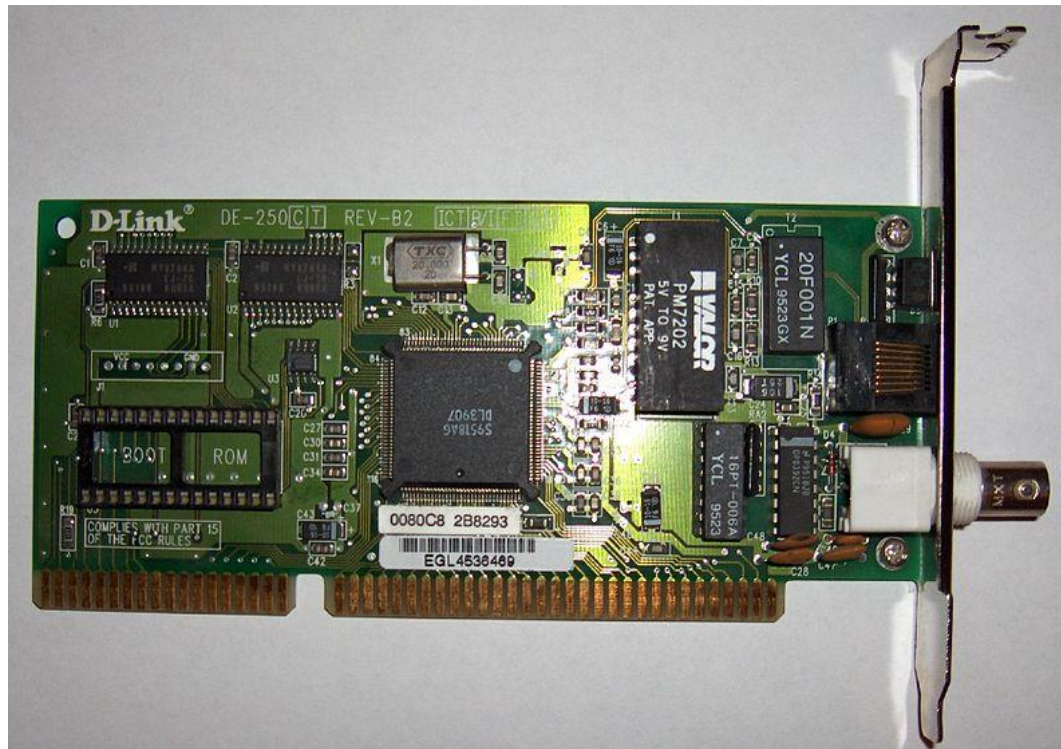


Figura 2



Figura 3

Figura 1: <https://flylib.com/books/en/4.57.1.55/1/>

Figura 2: https://es.wikipedia.org/wiki/Archivo:Tarjeta_red_isa.jpg

Figura 3: https://es.wikipedia.org/wiki/Industry_Standard_Architecture

Bus ISA: Placa base ATX con slot ISA

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

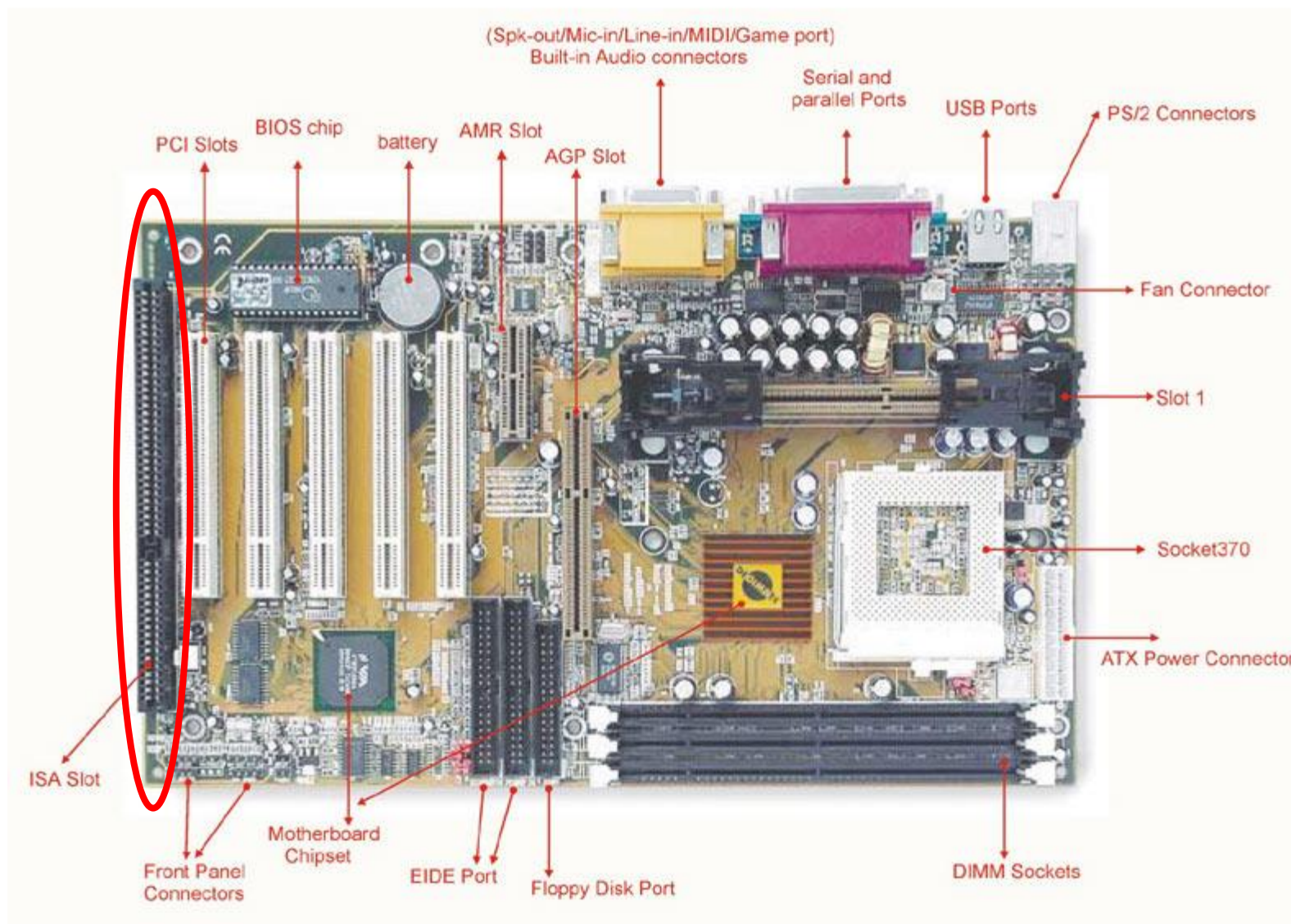


Figura 1

Figura 1: http://www.rojasdelgado.com/basico/la_placa_base1.html
 Figura 2: https://es.wikipedia.org/wiki/Industry_Standard_Architecture



Figura 2

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus ISA: Deficiencias

- Velocidad de bus muy lenta
 - Cuando comenzó el uso de los entornos gráficos, el bus ISA se convirtió en un "cuello de botella" en el sistema.
 - Las aplicaciones gráficas son siempre el punto más crítico del sistema, hablando de la velocidad del bus
- Sólo es apto para 16 bits de datos, imposible con 32 bits de datos
- Es imposible utilizarlo con múltiples maestros
- Sin embargo, el bus ISA se siguió utilizando incluso hasta placas base de 2005 debido a la gran compatibilidad con un gran número de dispositivos antiguos.



Figura

Bus ISA: Soluciones para las deficiencias

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

- El microprocesador 80386 trajo dos alternativas principales para el bus ISA:
 - Bus MCA de IBM (Micro Channel Architecture):
 - Totalmente avanzado, con conceptos utilizados 7 años después en el bus PCI
 - Pero absolutamente incompatible con ISA
 - Bus EISA (Extended ISA):
 - Compatible con ISA
 - Soporta múltiples maestros y la función de autoconfiguración
 - 32 bits de datos y 8,33 MHz (32 MB/s)
 - Pero muy inestable con muchos dispositivos hardware
- Por lo tanto, ambos han sido olvidados



Figura

Ejemplos Prácticos: PCI

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus PCI: Origen

- Los entornos gráficos en los primeros años de los 90 pedían más ancho de banda
 - Había "cuellos de botella" en el bus debido al acceso a las tarjetas gráficas
 - Las mejoras del microprocesador 80486 fueron demasiado ligeras
- Las empresas presentaron un nuevo concepto -> El "bus local"
 - El bus de ampliación debía estar más cerca del bus local del microprocesador
 - El microprocesador y el bus debían usar el mismo número de bits y la misma velocidad
- La primera opción fue el bus local VESA(VLB)
 - Agregó 2 conectores más al bus ISA
 - Pero se descartó porque apareció el bus PCI (este bus tenía autoconfiguración y capacidad de múltiples maestros) y el bus VESA tenía muchos problemas de sincronización con algún tipo de placa



Figura

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus PCI: Propiedades (I)

- Intel compró el departamento de hardware de IBM, asimiló los conceptos del bus MCA y publicó el estándar ***Peripheral Component Interconnection*** (V1.0) en 1992 y lo sacó al mercado (sin licencia propietaria).
- Intel lanzó la V2.0 en 1993, la V2.1 en 1995 y la V3.0 en 2000
- Propiedades principales del bus PCI:
 - Conexión con el microprocesador utilizando un “bridge”
 - Soporta la comunicación con los buses ISA / EISA / MCA
 - El estándar del bus es diferente del estándar del microprocesador
 - Bus síncrono con un máximo de 33 MHz (puede ser reducido para reducir el consumo de energía)
 - 32 líneas de dirección y 32 líneas de datos con multiplexado
 - Ancho de banda: 133MB/s
 - Transferencia simple o transferencia en bloques



Figura

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus PCI: Propiedades (II)

- Propiedades principales del bus PCI (continuación)
 - Arquitectura de multiprocesador
 - Soporta múltiples maestros (arbitraje con 2 líneas)
 - Autoconfigurable (Plug & Play)
 - El chipset controla todo
 - La V2.1 permitió aumentar el bus de datos hasta 64 bits y utilizar 66 MHz, con un ancho de banda de 512MB/s
 - Realiza controles de error en el bus
 - Funciona con 5V y 3,3V
 - Soporta el uso de la memoria caché
 - 4 líneas de interrupción, que pueden ser compartidas con otros dispositivos
 - Carga máxima: 4 slots con 2 slots adicionales en la tarjeta



Figura

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- **Bus PCI**
- Bus AGP
- Bus PCI Express
- Otros buses

Bus PCI: Conectores

32-bit PCI connector pinout			
Pin	Side B	Side A	Comments
1	-12V	TRST#	
2	TCK	+12V	JTAG port pins (optional)
3	Ground	TMS	
4	TDO	TDI	
5	+5V	+5V	
6	+5V	INTA#	
7	INTB#	INTC#	Interrupt lines (open-drain)
8	INTD#	+5V	
9	PRSN1#	Reserved	Pulled low to indicate 7.5 or 25 W power required
10	Reserved	IOPWR	+5V or +3.3V
11	PRSN2#	Reserved	Pulled low to indicate 7.5 or 15 W power required
12	Ground	Ground	Key notch for 3.3V-capable cards
13	Ground	Ground	
14	Reserved	3.3Vaux	Standby power (optional)
15	Ground	RST#	Bus reset
16	CLK	IOPWR	33/66 MHz clock
17	Ground	GNT#	Bus grant from motherboard to card
18	REQ#	Ground	Bus request from card to motherboard
19	IOPWR	PME#	Power management event (optional)
20	AD[31]	AD[30]	
21	AD[29]	+3.3V	
22	Ground	AD[28]	
23	AD[27]	AD[26]	
24	AD[25]	Ground	
25	+3.3V	AD[24]	
26	C/BE[3]#	IDSEL	Address/data bus (upper half)
27	AD[23]	+3.3V	
28	Ground	AD[22]	
29	AD[21]	AD[20]	
30	AD[19]	Ground	
31	+3.3V	AD[18]	
32	AD[17]	AD[16]	
33	C/BE[2]#	+3.3V	
34	Ground	FRAME#	Bus transfer in progress
35	RDY#	Ground	Initiator ready
36	+3.3V	TRDY#	Target ready
37	DEVSEL#	Ground	Target selected
38	Ground	STOP#	Target requests halt
39	LOCK#	+3.3V	Locked transaction
40	PERR#	SMBCLK SDONE	Parity error, SMBus clock or Snoop done (obsolete)
41	+3.3V	SMBDAT SBC#	SMBus data or Snoop backoff (obsolete)
42	SERR#	Ground	System error
43	+3.3V	PAR	Even parity over AD[31:00] and C/BE[3:0]#
44	C/BE[1]#	AD[15]	
45	AD[14]	+3.3V	
46	Ground	AD[13]	
47	AD[12]	AD[11]	Address/data bus (lower half)
48	AD[10]	Ground	
49	M66EN	Ground	AD[09]
50	Ground	Ground	
51	Ground	Ground	Key notch for 5V-capable cards
52	AD[08]	C/BE[0]#	
53	AD[07]	+3.3V	
54	+3.3V	AD[06]	
55	AD[05]	AD[04]	Address/data bus (lower half)
56	AD[03]	Ground	
57	Ground	AD[02]	
58	AD[01]	AD[00]	
59	IOPWR	IOPWR	
60	ACK64#	REQ64#	For 64-bit extension; no connect for 32-bit devices.
61	+5V	+5V	
62	+5V	+5V	

Figura 1



Figura 2

Figura 1: <https://www.slideshare.net/neilfarleyonline/pc-pinouteasy-pconlinever2>

Figura 2: <https://www.startech.com/es-es/tarjetas-perifericos/pciusb7>

Figura 3: <https://diit.cz/clanek/intel-pry-u-cipsetu-6-rady-hodla-opustit-pci>

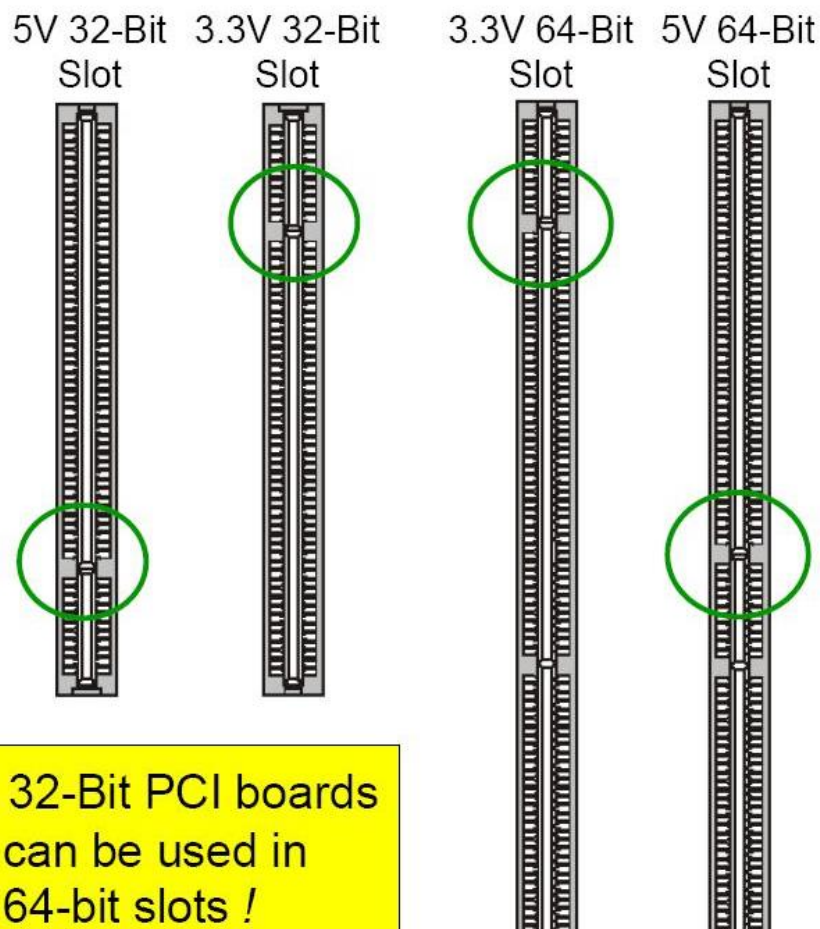
Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- **Bus PCI**
- Bus AGP
- Bus PCI Express
- Otros buses

Bus PCI: Tipos de slot (I)



32-Bit PCI boards
can be used in
64-bit slots !

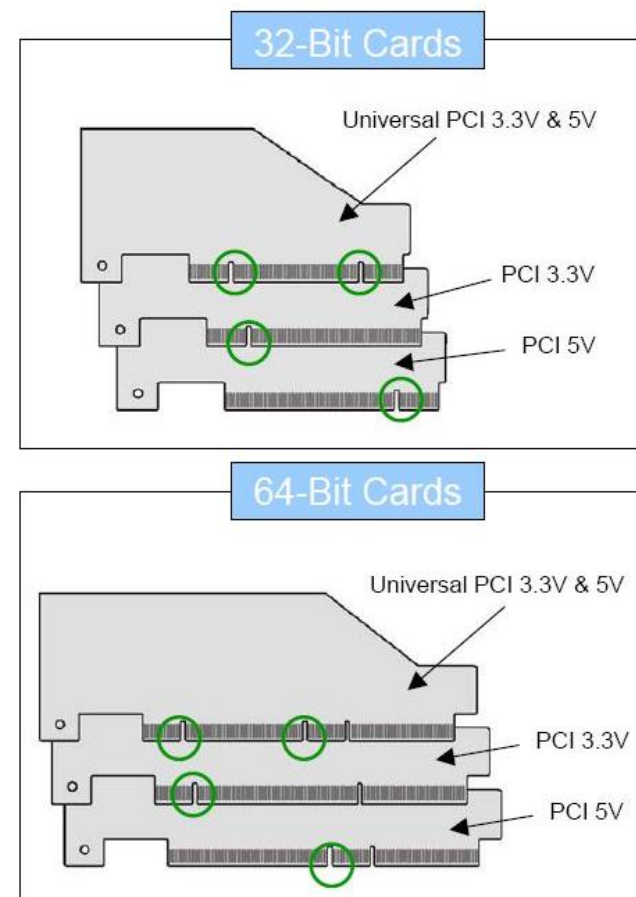


Figura 1

Figura 1: <https://duropc.com/32-bit-pci-slots-explaining-the-different-types-of-pci-expansion>
 Figura 2: <https://diit.cz/clanek/intel-pry-u-cipsetu-6-rady-hodla-opustit-pci>

Bus PCI: Placa base ATX con slots PCI

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

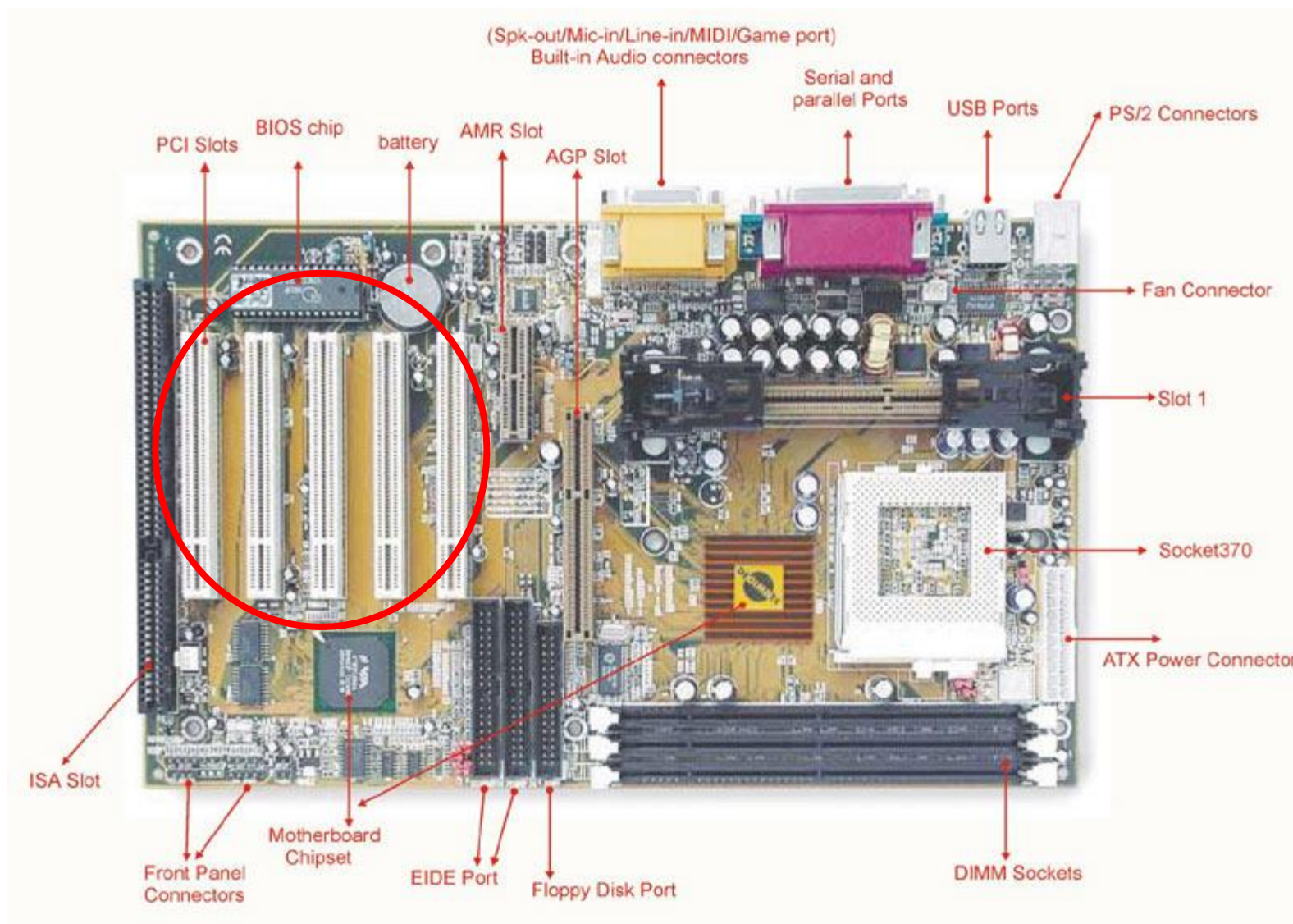


Figura 1

Figura 1: http://www.rojasdelgado.com/basico/la_placa_base1.html

Figura 2: <https://diit.cz/clanek/intel-pry-u-cipsetu-6-rady-hodla-opustit-pci>



Figura 2

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus PCI: Deficiencias y soluciones

- Con el tiempo, algunos problemas aparecieron de nuevo con los entornos gráficos y la velocidad del bus PCI comenzó a ser un "cuello de botella" en el sistema
- La solución fue el bus AGP que es realmente un puerto, no un bus, y que se conecta directamente con un chipset de vídeo específico



Figura

Ejemplos Prácticos: AGP

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus AGP: Origen y propiedades

- Como ya se ha mencionado, el aumento de la transferencia de información para aplicaciones gráficas hacia y desde los discos duros causó importantes "cuellos de botella" en el sistema de bus
- Intel desarrolló el **Accelerated Graphics Port (AGP)** en 1997
 - Se basaba en el estándar PCI 2.1
 - No es un bus, es realmente un puerto que:
 - Comunica la tarjeta gráfica con el microprocesador
 - Permite el acceso directo a la memoria
 - Las propiedades de l bus PCI fueron mejoradas
 - Ancho de banda sólo para AGP, sin compartir con otros dispositivos
 - 32 bits y 66 MHz (256MB/s)
 - Los buses de datos y direcciones son independientes entre sí
 - Estandarizado hasta AGPx8 que soporta 2,1GB/s
 - Es capaz de soportar aumentos de velocidad en el bus externo del microprocesador (desde 66 MHz hasta 100/133MHz)



Figura

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus AGP: Situación en un PC

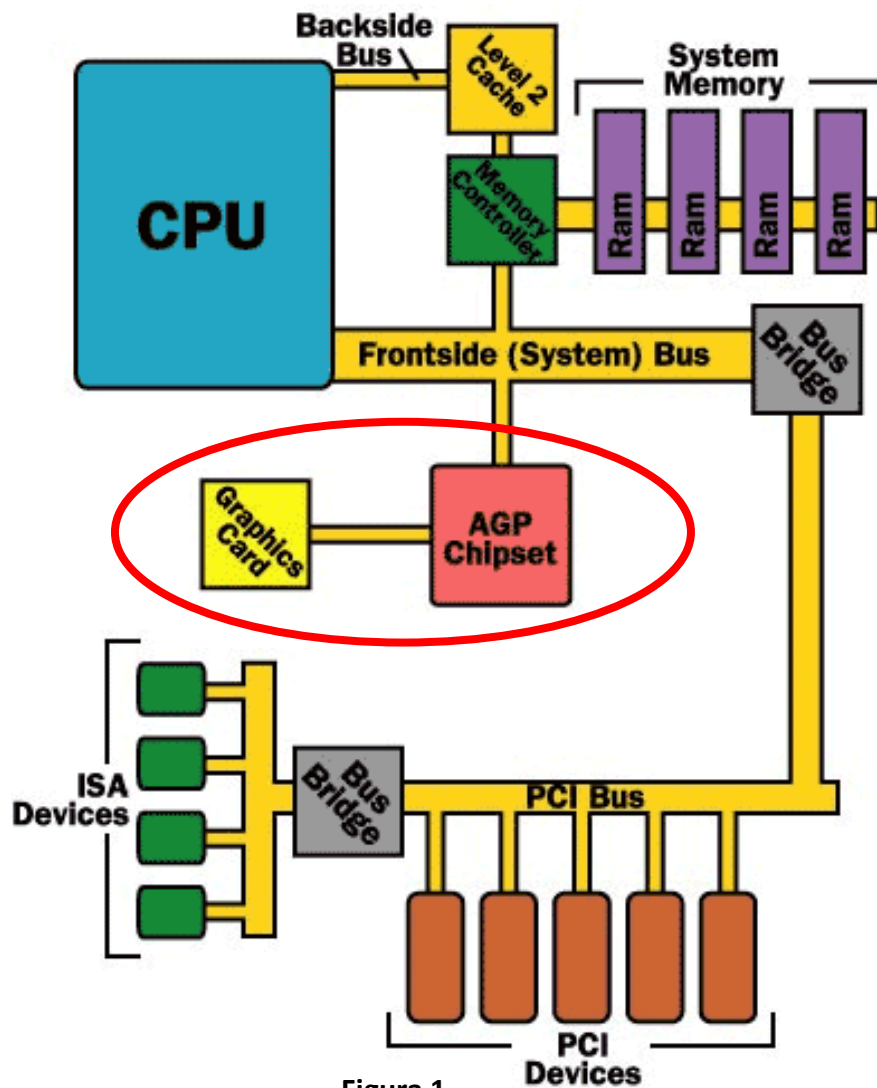


Figura 1



Figura 2

Figura 1: <https://recuperacionalbertogamboa.wordpress.com/2011/07/14/hardware-y-software-2>
Figura 2: <https://freebiesupply.com/logos/agp-logo-2/>

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- **Bus AGP**
- Bus PCI Express
- Otros buses

Bus AGP: Tipos de slot

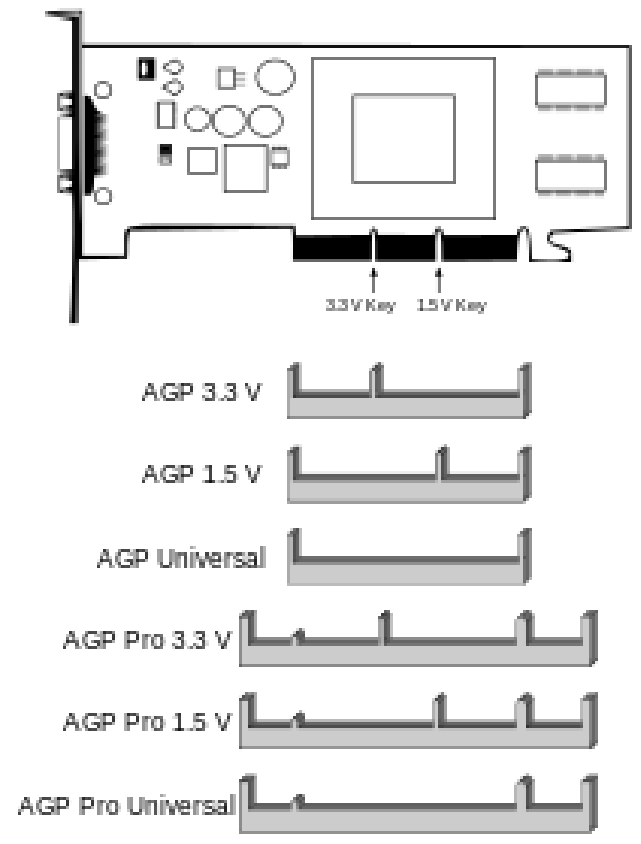
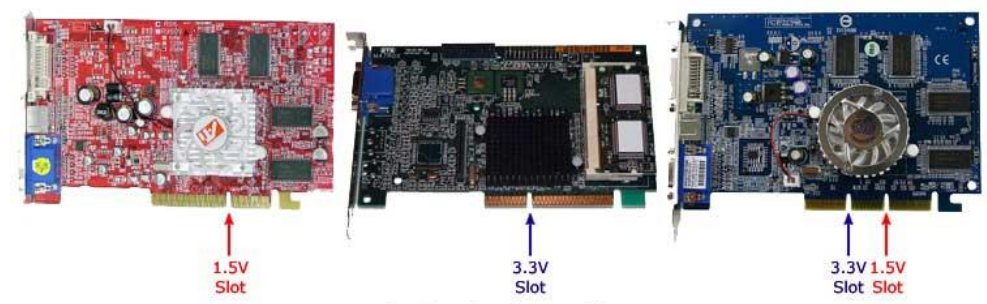


Figura 1

Figura 1: https://es.m.wikipedia.org/wiki/Archivo:AGP_%26_AGP_Pro_Keying.svg
 Figura 2: <https://www.laneros.com/temas/asesoria-sobre-tarjeta-de-video.94975/>
 Figura 3: <https://tienda-first.com/tarjetas-graficas/21666-matrox-g200-8-mb-agp-tarjeta-grafica-matrox-g200-agp-8-mb.html>
 Figura 4: <https://freebiesupply.com/logos/agp-logo-2/>



Figura 2



AGP Card Voltage Slots

Figura 3



Figura 4

Bus AGP: Placa base ATX con slots AGP

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

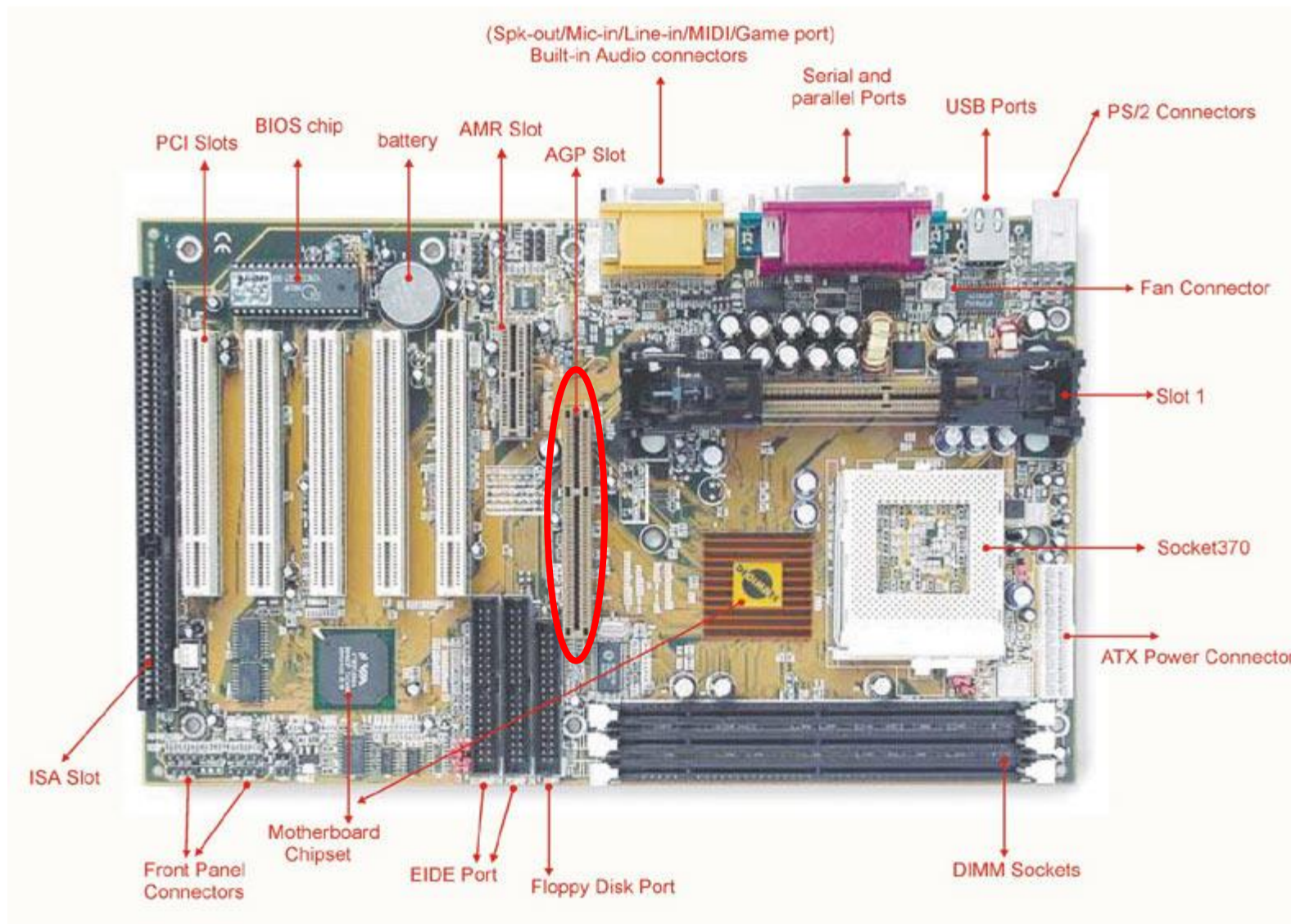


Figura 1

Figura 1: http://www.rojasdelgado.com/basico/la_placa_base1.html
Figura 2: <https://freebiesupply.com/logos/agp-logo-2/>



Figura 2

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus AGP: Ventajas y deficiencias

- AGP 3.0 añadió propiedades nuevas:
 - Permite 2 slots AGP (aunque no es habitual tener placas base con más de un slot AGP)
- Permite velocidades de hasta x8:
 - AGPx1: 32 bits a 66MHz (256MB/s), con 3,3V
 - AGPx2: 32 bits a 133MHz (533MB/s), con 3,3V
 - AGPx4: 32 bits a 266MHz (1GB/s), con 1,5V
 - AGPx8: 32 bits a 533MHz (2GB/s), con 0,8V
- A partir de este momento hubo nuevas versiones para AGP pero ninguno de ellos tuvo éxito porque el lanzamiento de PCI-Express en 2004 derrotó a esta tecnología. PCI-Express es mucho más potente y permite conectar no sólo tarjetas gráficas sino también otros dispositivos HW como discos duros, etc.



Figura

Ejemplos Prácticos: PCI Express

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus PCI Express: Origen

- Retomando la definición básica del bus: "Un bus es un sistema de comunicación que transfiere datos entre componentes dentro de un dispositivo, o entre dispositivos"
- Como hemos visto, los primeros buses eran cables eléctricos en paralelo con múltiples conexiones, pero el término se utiliza ahora para cualquier disposición física que proporcione la misma función lógica que un bus eléctrico en paralelo.
- Los buses de dispositivos modernos pueden usar tanto conexiones de bits en paralelo como en serie, y pueden ser cableados usando una topología multipunto (en paralelo eléctricamente) "daisy chain" o en estrella, o bien conectados directamente por hubs de conmutación



Figura

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Bus PCI Express: Propiedades (I)

- PCI-Express, PCI-E or **PCIe** fue creado en 2004 por Intel como un nuevo interfaz para las tarjetas de ampliación de los PCs
 - Diseñado para reemplazar los buses PCI, PCI-X y AGP
 - No está diseñado como un bus, sino como un enlace serie estructurado punto a punto, y podemos tener muchos slots PCI-Express en las placas base
 - Cada enlace se llama “lane”
 - Las especificaciones del formato son actualizadas y desarrolladas por el PCI-SIG (PCI Special Interest Group), un grupo de más de 900 empresas que también actualizan las especificaciones convencionales del bus PCI.
 - PCIe 3.0 es el último estándar para las tarjetas de ampliación que están en el mercado y disponibles en cualquier PC corriente
- El estándar básico (PCIe 1.1) dispone de 250MB/s por “lane”
 - PCIe 2.0 duplica esta velocidad (250MB/s)
 - PCIe 3.0 fue lanzado en 2010 (8GT/s - Gigatransfer)
 - PCIe 3.1 fue lanzado en noviembre de 2014
 - PCIe 4.0 se anunció en noviembre de 2011, pero se lanzó en 2017

PCI
EXPRESS

Figura

Bus PCI Express: Propiedades (II)

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

- Cada slot PCIe puede tener 1, 2, 4, 8, 16 o 32 “lanes” (x1, x2, x4, x8, x16, x32)
 - PCIe 1.1 con x32 da un resultado de 8GB/s (valor teórico máximo)
 - PCI-X (133 MHz, 64 bits) y un dispositivo PCIe 1.0 que utiliza cuatro “lanes” (x4) tienen la misma velocidad de transferencia de 1064 MB/s, pero el bus PCIe tiene el potencial de funcionar mejor cuando varios dispositivos están transfiriendo datos simultáneamente, o si la comunicación es bidireccional
- El número de “lanes” a utilizar se estima durante el arranque o, incluso en modo de funcionamiento, y esto permite gestionar no sólo las tarjetas gráficas sino también otros dispositivos

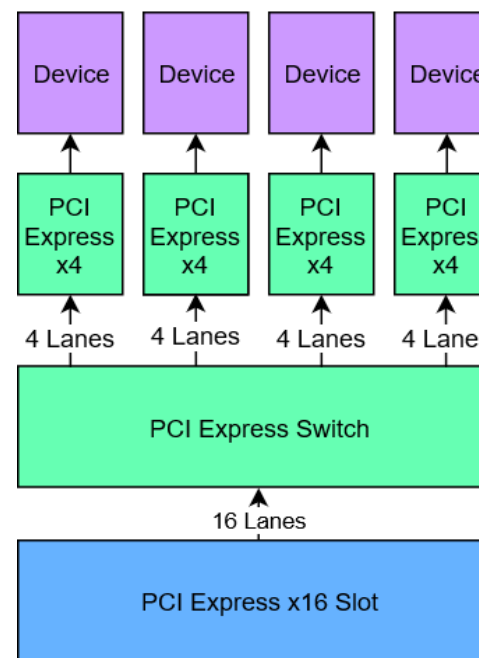


Figura 1



Figura 2

Figura 1: <https://www.stum.de/2019/08/01/adding-multiple-devices-to-one-pci-express-slot>
 Figura 2: https://es.m.wikipedia.org/wiki/Archivo:PCI_Express.svg

Bus PCI Express: Propiedades (III)

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

- Como se trata de una conexión punto a punto, el mecanismo de arbitraje y la liberación del bus no son necesarios

- Esta idea se ha extendido a otros formatos:

- MiniCard
- External PCIExpress
- ExpressCard



Figura 1

Figura 1: <https://www.xataka.com/perifericos/sata-ssd-mini-card-de-samsung-con-hasta-200-mbs-en-lectura>



Figura 2

Figura 2: <https://www.made-in-china.com/showroom/bplus395/product-detailpoXmMScLqRe/China-External-PCI-Express-16x-Slot-Board.html>

Figura 3: https://es.m.wikipedia.org/wiki/Archivo:PCI_Express.svg



Figura 3

Bus PCI Express: Tipos de slot

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

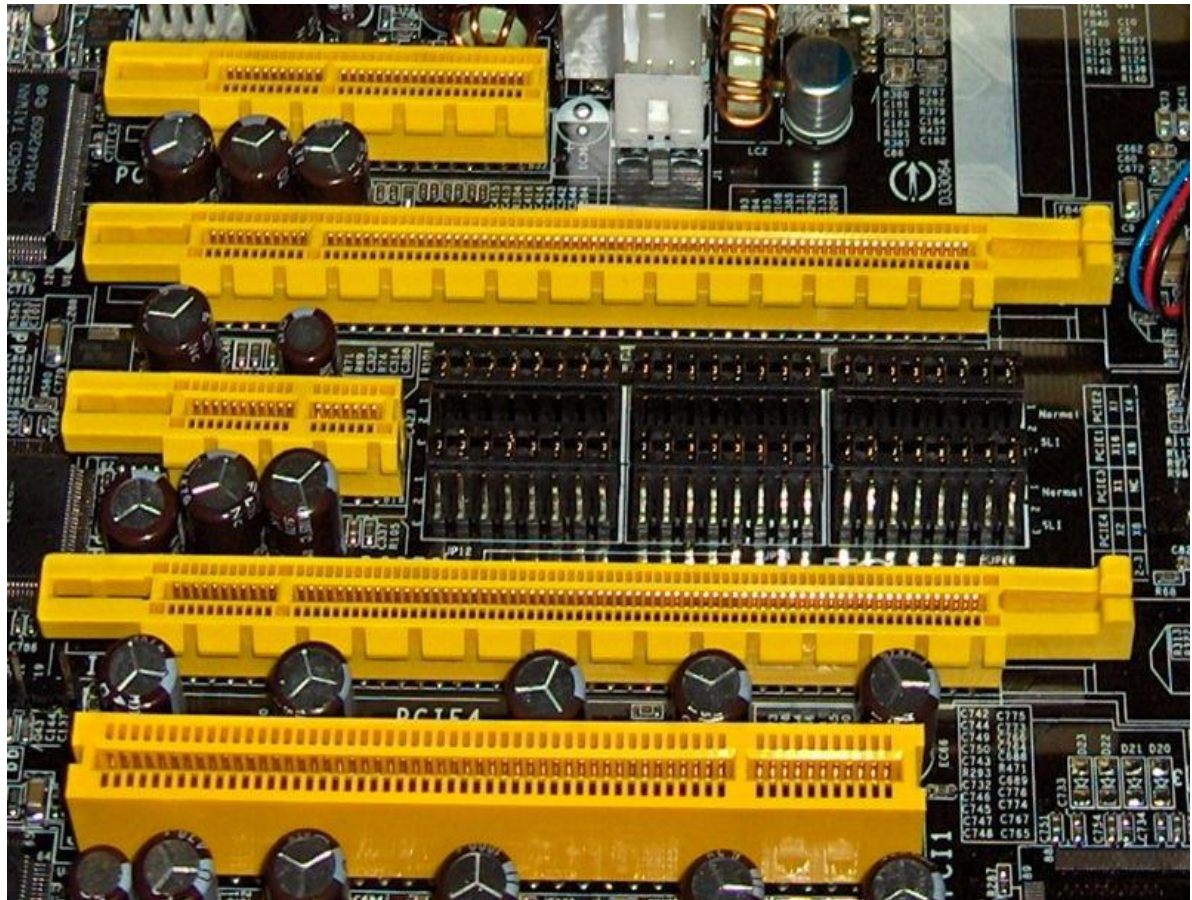


Figura 1

Slots PCI Express (de arriba a abajo: x4, x16, x1 y x16), comparados con un slot PCI de 32 bits (debajo del todo)



Figura 2

Figura 1: https://en.wikipedia.org/wiki/PCI_Express
Figura 2: https://es.m.wikipedia.org/wiki/Archivo:PCI_Express.svg

Bus PCI Express: Placa base ATX con slots PCIe

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses



Figura 1

Figura 1: <https://www.blogelectronica.com/bus-pci-express/>
Figura 2: https://es.m.wikipedia.org/wiki/Archivo:PCI_Express.svg



Figura 2

Ejemplos Prácticos: Otros Buses

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Otros buses: PCMCIA

- Hay muchos más buses en el mercado. Algunos de los más representativos son PCMCIA, IDE y SCSI

• PCMCIA

- 1989 – 1995. Hay muchos estándares
- Inicialmente era un estándar para las tarjetas de memoria
- La inclusión de este bus en los portátiles/PCs permitió lograr la conexión de muchos dispositivos a ellos
- Este bus se sigue usando hoy en día



Figura 1



Figura 2



Figura 3

Figura 1: <https://www.amazon.es/Cablematic-Tarjeta-PCMCIA-Memoria-Pretec/dp/B007KA527Y>

Figura 2: <https://www.cavsi.com/preguntasrespuestas/tag/pcmcia/>

Figura 3: <https://www.startech.com/en-gb/cards-adapters/pci2pcmcia1e>

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Otros buses: IDE

- Fue creado en 1984 como interfaz, para que los controladores de discos de memoria fueran más fáciles y estándar
- Era simplemente una "autopista" para copiar datos de discos duros/DVD/disquetes a/desde a los buses del sistema

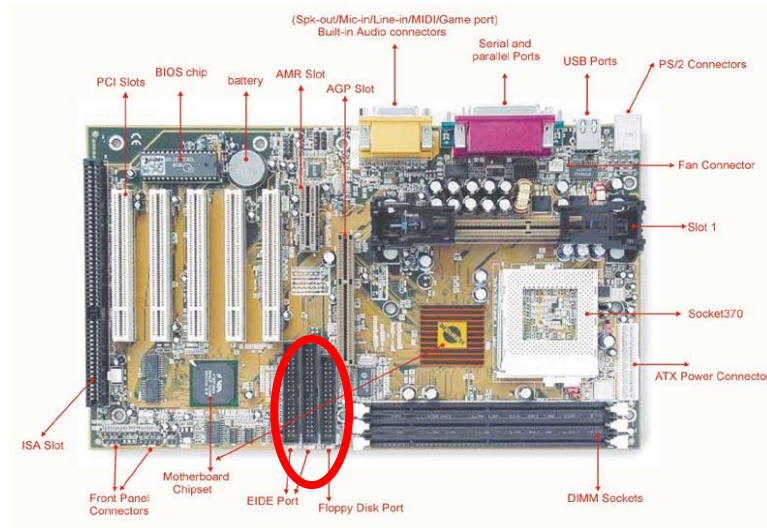


Figura 1

Figura 1: http://www.rojasdelgado.com/basico/la_placa_base1.html

Figura 2: <https://www.quora.com/What-cable-connects-HDD-to-a-motherboard>

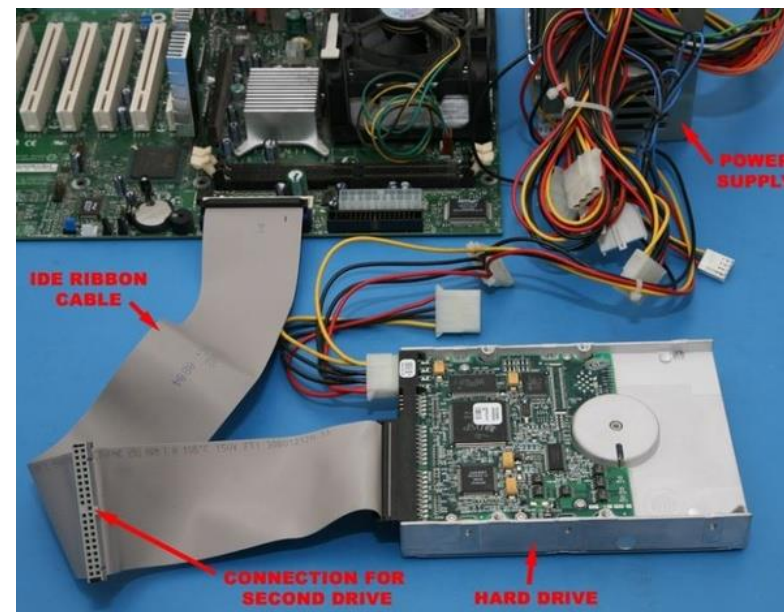


Figura 2

Tema 2: Conexión de buses

1. Introducción y conceptos generales

2. Ejemplos prácticos

- Bus de ampliación para LPC2xxx
- Interfaz externa para ARM7
- Bus ISA / EISA
- Bus PCI
- Bus AGP
- Bus PCI Express
- Otros buses

Otros buses: SCSI

- Este bus se conecta con el sistema a través de otro bus de ampliación
- Utiliza 8 bits de datos, inicialmente a 5MHz (5MB/s), con la posibilidad de conectar hasta 7 dispositivos en cadena
- Es útil para conectar discos duros y cualquier otro dispositivo
- El rendimiento se mejoró con SCSI-II, Ultra SCSI, etc.

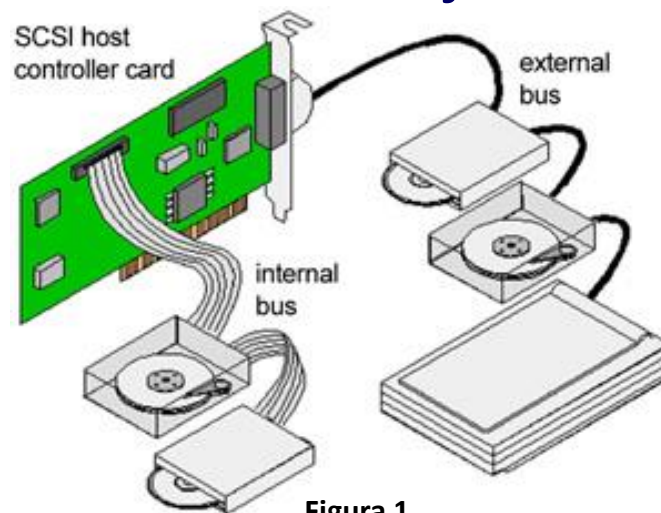
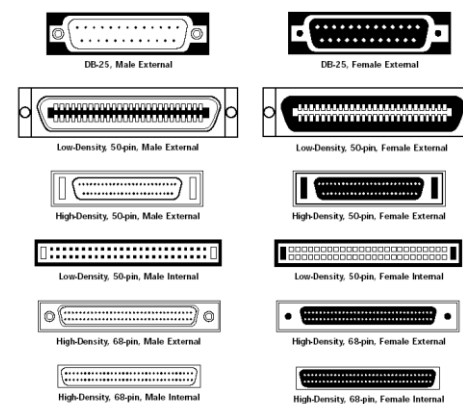


Figura 1

Figura 1: <https://www.pcmag.com/encyclopedia/term/daisy-chain>

Figura 2: <http://cse-resetsg.blogspot.com/2016/02/scsi-connectors.html>

SCSI Connectors, Actual Size



Adaptic Terminology	Alternative Terminology
Low-density 50-pin	Centronics 50-pin
High-density 50-pin	Micro DB50 or Mini DB50
High-density 68-pin	Micro DB68 or Mini DB68
Very high-density condensed 68-pin	Ultra Micro DB68

Figura 2